

**inct**

**NAMITEC**

**Instituto Nacional de Ciência e Tecnologia de Nano e Microeletrônica para  
Tecnologias Habilitadoras**

Processo CNPq No. 406193/2022-3

**Relatório de Atividades do Período de  
22 de dezembro de 2022 a 31 de dezembro de 2023**

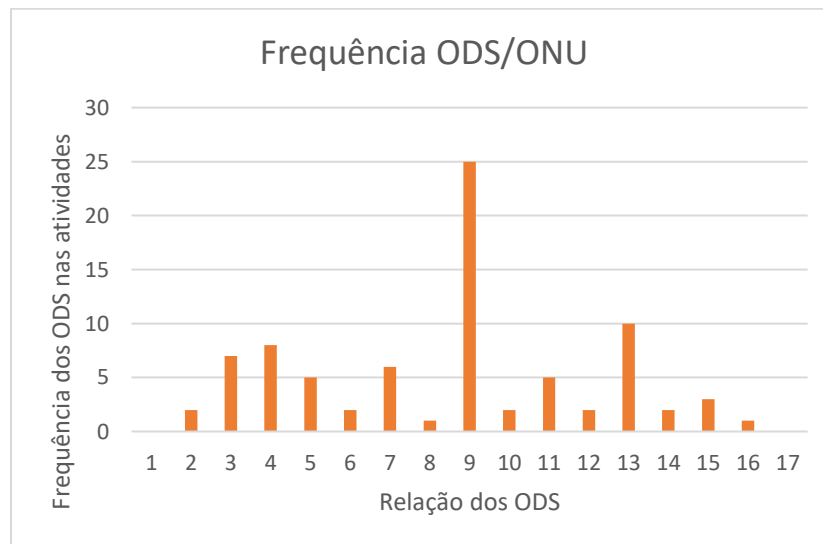
## APRESENTAÇÃO

O INCT NAMITEC é uma rede de pesquisa composta por 86 pesquisadores principais e inúmeros colaboradores e bolsistas em vários níveis de formação. Os membros principais estão localizados em 17 instituições em 8 estados do país localizados nas regiões nordeste, sudeste e sul.

Realizamos pesquisas colaborativas entre grupos e com parcerias também com empresas no país e no exterior. Os temas de pesquisa cobrem todo espectro da nano e microeletrônica, desde materiais, processos, dispositivos, projeto de CI's e aplicações.

Podemos considerar o tema de pesquisa do NAMITEC, como uma área de maior relevância para o país. O chip faz parte de todas as atividades humanas diretamente ou indiretamente. Não existe o digital sem chip (Ursula von der Leyen).

Os temas de pesquisa e desenvolvimento cobrem vários Objetivos de Desenvolvimento Sustentável (ODS) definidos pela ONU. Entre os 17 ODS's da ONU, apenas os números 1 e 17 não foram apontados pelos membros. Os ODS's mais citados como cobertos pelas atividades foram a 9 (Indústria, inovação e infraestrutura) e a 13 (Ação contra a mudança global do clima). Na figura 1, mostramos um histograma da frequência de citações de cada ODS nas 50 atividades do INCT NAMITEC. Nota-se que as ODS's 3 (Saúde e bem-estar), 4 (Educação de qualidade) e 7 (Energia limpa e acessível) foram também frequentemente citados.



*Figura: Histograma de frequência de citações versus número do ODS da ONU citados nos relatórios internos das atividades.*

Fizemos um também um levantamento da presença feminina nas diversas atividades na rede incluindo pesquisadores, colaboradores e bolsistas. A soma deste número deu 105 mulheres, sendo que algumas estão em mais de uma atividade, resultando em soma acima da real. Usando a mesma metodologia de soma de pessoas participantes nas diversas atividades chegamos ao número de 443 pessoas, portanto também incluindo repetições de pessoas trabalhando em mais de uma atividade. Desta forma podemos estimar aproximadamente a participação feminina em quase 25%. Isto

é um número excelente considerando tratar-se a área de engenharia e/ou ciências chamadas de duras.

Neste relatório descreveremos sucintamente os trabalhos em andamento e resultados do primeiro ano do projeto. Também descreveremos sobre as publicações de trabalhos nos diversos meios, as patentes geradas, parcerias com empresas, a formação de recursos humanos e divulgação de conhecimento.

As atividades do NAMITEC foram organizadas em 8 áreas temáticas que serão detalhadas na sequência:

- A1 - IoT e Aplicações
- A2 – Projeto de blocos IP para Aplicações e IoT
- A3 - Dispositivos Avançados
- A4 – Sensores
- A5 - Optoeletrônica, fotônica e dispositivos orgânicos
- A6 - Materiais e Processos Micro e Nanofabricação
- A7 – Encapsulamento
- A8 - Divulgação e Disseminação Científica

Os resultados obtidos e esperados nos próximos anos serão muito importantes para criação de uma base tecnológica e de recursos humanos necessário para o estabelecimento e fortalecimento da indústria de semicondutores no país. O INCT NAMITEC constitui um elo importante na criação desta base.

## Sumário

ÁREA A1 - IoT e Aplicações .....	7
A1.1 Desenvolvimento de Redes de Sensores sem Fio para aquisição, monitoramento e registro de grandezas físicas e ambientais.....	9
A1.2 Desenvolvimento de dispositivos IoT para monitoramento remoto de áreas florestais e de aterros sanitários auxiliados por drones ou nanossatélites .....	11
A1.3 Desenvolvimento de LEDs emissores de UVC-distante (220 nm) para aplicação em Saúde .....	17
A1.4 Transferência de energia sem fios e Aplicações biomédicas .....	19
A1.5 Uma arquitetura inteligente para elementos de IoT aplicada ao desenvolvimento de aplicações urbanas e não urbanas.....	21
A1.6 Inteligência artificial aplicada a sistemas de comunicação sem fio com alta eficiência energética .....	22
Área A2 – Projeto de blocos IP para Aplicações e IoT.....	25
A2.1 Desenvolvimento de um circuito integrado criogênico CMOS para controle de QuBits para Computação Quântica .....	26
A2.2 Conversores Analógico-Digital e Analógico para Informação .....	29
A2.3 Projeto e Análise de Circuitos Integrados (CIs), Baseados em FETs e Novos Dispositivos e Materiais .....	30
A2.4 Confiabilidade em Dispositivos Semicondutores e Circuitos Visando Aplicações em Energy Harvesting .....	32
A2.5 Concepção de um Cabo Instrumentado com nós sensores sem fio autônomos e integrados para medição e detecção de furto de energia elétrica.....	36
A2.6 Amplificadores de Potência para Radiocomunicações Móveis.....	38
A2.7 Circuitos de condicionamento e interface com sensores.....	40
A2.8 Amplificadores Integrados utilizando Nano-transistores Avançados.....	43
Área A3 - Dispositivos Avançados .....	44
A3.1 Dispositivos em SiC para eletrificação veicular .....	45
A3.2 Caracterização Elétrica e Desenvolvimento de Modelos Compactos para Ruído, Aging e Self-Heating em Dispositivos Nanométricos.....	50
A3.3 Simulação Atomística de Dispositivos Semicondutores .....	51
A3.4 Simulação e Modelagem de Dispositivos CMOS avançados e aplicações.....	52
A3.5 Utilização de dispositivos CMOS avançados para aplicações em Internet das Coisas .....	54
A3.6 Utilização de dispositivos CMOS avançados para aplicações em Computação Quântica.....	56
A3.7 Estudo da segunda geração de estilos de leiautes para MOSFETs.....	58
A3.8 Fabricação de transistores de grafeno .....	60

A3.9 Transistor Reconfigurável BESOI MOSFET como Biossensor (BIO-FET).....	61
A3.10 Transistor Túnel-FET como Biossensor .....	63
A3.11 Transistor Bio-FinFET como Biossensor .....	65
Área A4 - Sensores .....	66
A4.1 Microsistema para Detecção de Hidrogênio e Hidrocarbonetos: IMS, LGAD, eletroquímico .....	67
A4.2 Capacitores EIS (Eletrólito-Isolante-Semicondutor) para detecção de pH e de fosfato em água de reuso .....	69
A4.3 Dispositivos GFET com canal de micro fitas de grafeno aplicados no sensoriamento de vírus .....	70
A4.4 Desenvolvimento de antenas miniaturas para sensoriamento de equipamentos de alta tensão. ....	71
A4.5 Desenvolvimento Sensores RFID para aplicações biomédicas e ambientais.....	73
A4.6 Desenvolvimento de Órgão Humano em Microsistema .....	75
A4.7 Desenvolvimento de uma ferramenta para análise e manutenção preditiva de máquinas empregando a fusão de sensores MEMS inerciais e acústicos – incluindo ultrassom .....	76
A4.8 Modelagem e Desenvolvimento de Sistemas Baseados em Dispositivos de Ondas Acústicas de Superfície – SAW.....	79
Área A5 - Optoeletrônica, fotônica e dispositivos orgânicos,.....	82
A5.1 Fabricação de elementos ópticos difrativos integrados à sistemas laríngeos .....	83
A5.2 Fotovoltaicos Tandem Si-Perovskita de Alta Eficiência .....	86
A5.3 Fotônica Integrada .....	88
A5.4 Elementos de circuitos lógicos de materiais orgânicos .....	90
A5.5 Desenvolvimento de dispositivos fotônicos ressonantes para detecção e identificação de materiais .....	91
Área A6 - Materiais e Processos Micro e Nanofabricação,.....	92
A6.1 Síntese e processamento de dicalcogenetos de metais de transição .....	94
A6.2 Camadas nanométricas superficiais de semicondutores sintetizados por feixe de íons .....	95
A6.3 Desenvolvimento de sensores de gás a partir de espumas semicondutoras nanométricas.....	96
A6.4 Semicondutores ultra-tensionados sem atuadores para aplicações e nanoeletrônica, spintrônica e sensoriamento químico .....	97
6.5 Síntese de novos materiais nanoestruturados por micro-ondas.....	99
6.6 Materiais condutores compósitos baseados em grafeno e nanografite .....	100
6.7 Litografia por ponta de prova térmica .....	101
Área A7 – Encapsulamento .....	102
A7.1 Empacotamento Eletrônico Avançado e Tecnologias de Integração Híbrida .....	103
A7.2 Desenvolvimento de cateter implantável para monitorização de pressão e temperatura intracranianas .....	106

A7.3 Simulação e Caracterização do Desempenho Térmico de Encapsulamentos Avançados (WLCSP)	107
Área A8 - Divulgação e Disseminação Científica	109
A8.1 Escola 4.0 - Desenvolvimento de oficinas envolvendo assuntos de Ciências, Tecnologia e Engenharia para professores e alunos do ensino médio.	110
A8.2 Manna Educação	113
A8.3 Página Web, mídias sociais e webinars	115
A8.4 Formação de Recursos Humanos:	116
A8.5 Workshops NAMITEC	118
A8.6 Interação e parcerias com o setor empresarial	119
A8.7 Internacionalização	120
Indicadores	121
Conclusões	122

## ÁREA A1 - IoT e Aplicações

### **Resumo da Área A1:**

*Raimundo Freire*

A área de IoT e Aplicações está dividida em 6 atividades, que se relacionam e abordam Redes de Sensores Sem Fio, dispositivos IoT para monitoramento remoto de áreas rurais e urbanas, transferência de energia sem fios e eficiência energética na transmissão nas comunicações sem fio.

Na primeira atividade foram desenvolvidos diversos trabalhos abordando sensores, circuitos de aquisição e antenas que podem ser usados nas Redes de Sensores Sem Fio – RSSF e também foi feito o desenvolvimento das próprias RSSF. Como sensores foram estudados os sensores a ondas acústicas de superfície, com possibilidades de serem usados para detecção de poluição em rios e mares e para detecção de bactérias.

Uma aplicação que foi estudada foi na avaliação da qualidade de óleos de transformadores de alta tensão. Aplicações foram feitas em aterros sanitários e em ambientes aquáticos para detecção e classificação de poluição aquática por derivados do petróleo.

Na segunda atividade foi feito o desenvolvimento de nós sensores sem fio para monitoramento da qualidade do ar e de parâmetros meteorológicos no entorno de aterros sanitários. Essa rede de sensores é suportada por comunicação sem fio por modulação LoRa.

Na terceira atividade foi realizada uma análise do comportamento das diferentes lâmpadas emissoras de luz UVC com faixa de funcionamento de 200-370 nm e UV-C SENSOR (GUVC-T21GH) com faixa de funcionamento de 220-280 nm. Além disso, foi iniciado um estudo para realizar uma análise microbiológica com a finalidade de observar o comportamento de diferentes amostras de bactérias quando expostas a radiação UVC em diferentes comprimentos de onda.

Na quarta atividade foi feita a implementação de um protótipo experimental para avaliação de transferência de energia para cápsula endoscópica, focando-se em detectar e compensar desalinhamentos entre transmissor e receptor e variações na carga, de modo a garantir que sempre haverá energia suficiente para que a cápsula opere. Um protótipo para verificação experimental do sistema de tomografia por impedância também foi construído com sensores capacitivos planares instalados na base do recipiente utilizado para cultura de células.

Na quinta atividade foi feito o desenvolvimento de um protótipo de IoT a ser usado para prototipação e em oficinas de capacitação de profissionais em TICs, a especificação parcial de requisitos para uma plataforma a ser usada em Drones aplicada à Computação Urbana e a especificação de um sistema de monitoração para a bacia do Rio Doce.

Na sexta atividade tomou-se inicialmente como base um Amplificador de Potência (PA) projetado em tecnologia CMOS 130 nm para funcionamento em 2,4 GHz, com dois estágios reconfiguráveis que podem operar em 4 modos com diferentes configurações de potência de saída e consumo energético, mas ganhos de potência similares. Está também em desenvolvimento uma rede de polarização adaptativa reconfigurável, para os amplificadores, capaz de alterar o modo de funcionamento com base na envoltória do

sinal de entrada, bem como o estudo de uma topologia empilhada híbrida para Amplificadores de Potência multimodos.



## **A1.1 Desenvolvimento de Redes de Sensores sem Fio para aquisição, monitoramento e registro de grandezas físicas e ambientais**

*Raimundo Carlos Silvério Freire, Elyson Adan Nunes Carvalho, Cleonilson Protasio de Souza, Sebastian Yuri Cavalcanti Catunda, José Gilmar Nunes de Carvalho, Edson Guedes da Costa, Edmar Candeia Gurjão*

### **Objetivo:**

O objetivo central desta atividade é a pesquisa e desenvolvimento de redes de sensores sem fio para aplicações ambientais. Essas aplicações serão feitas em aterros sanitários para aquisição de dados como temperatura, umidade, vazão de gás, etc. Aplicações também serão feitas na aquisição de dados de solos sujeitos a erosão e em ambientes de rios, mares e florestas para aquisição de dados de poluição.

### **Resultados:**

Diversos trabalhos foram desenvolvidos nesse tema, desde o desenvolvimento de sensores, circuitos de aquisição e antenas que podem ser usados nas Redes de Sensores Sem Fio - RSSF, até o desenvolvimento das próprias RSSF.

Como sensores foram particularmente estudados os sensores a ondas acústicas de superfície, com possibilidades de serem usados para detecção de poluição em rios e mares e para detecção de bactérias. Uma aplicação que foi estudada foi na avaliação da qualidade de óleos de transformadores de alta tensão.

Começou-se e está em fase de desenvolvimento sensores capacitivos fabricados em PCB para monitoramento de poluição hídrica (figura 1). Os sensores desenvolvidos são planares interdigitados empregando diferentes geometrias



Figura 1: Sensores Capacitivos Planares Interdigitados em PCB.

Foram avaliados e desenvolvidos circuitos para medição com os sensores SAW e com os sensores capacitivos. Foram feitas comparações de diversas topologias de osciladores contendo na malha de realimentação os sensores SAW (ou capacitivos), visando uma maior sensibilidade à grandeza a ser monitorada.

Em um nó sensor de uma RSSF deve existir um sistema de comunicação por RF no qual a antena tem uma grande importância (tamanho, ganho, diretividade, etc.). Dessa forma foram estudadas antenas inspiradas em folhas que possam ser usadas nos nós sensores.

Com relação às RSSF como um todo, alguns trabalhos foram iniciados: Um sistema para monitoramento de grandezas físicas (temperatura, umidade, vazão de gás, etc.) de aterros sanitários; RSSF para monitoramento de sinais elétricos decorrentes de faltas em linhas de transmissão e; Nó Sensor inteligente para Detecção e Classificação de Derivados de Petróleo em Ambiente Aquático marítimos.

Foi iniciado um estudo da aplicação de nanossatélites em sistemas de Internet das Coisas com comunicação através da tecnologia LoRa. Foram estabelecidos os desafios e oportunidades envolvidos na comunicação entre dispositivos finais em Terra e os nanossatélites, com foco em analisar as características de uma rede de sensores baseada em tecnologia LoRaWAN com comunicação através de nanossatélites. Foi realizado o projeto e instalação de rede LoRaWAN para monitoramento de aterro sanitário de resíduos urbanos de Campina Grande, na Paraíba. Na

Figura 2 é apresentada a vista superior do aterro sanitário de Campina Grande, com marcadores indicando pontos de medição.



Figura 2

Uma RSSF com nós sensores inteligentes para detecção e classificação de derivados de petróleo em ambiente aquático também começou a ser desenvolvida. No nó sensor estudado tem um sistema de fornecimento de energia, a comunicação RF e os sensores, um microcontrolador gerencia os sensores de contato com a água, que são usados para medir a temperatura do líquido, o potencial hidrogeniônico (pH) da água e a turbidez, permitindo a detecção e a classificação do composto presente no ambiente aquático por uma rede neuronal embarcada. Esse trabalho é de interesse da Agência Nacional do Petróleo e está sendo desenvolvido em colaboração com a UFMA.

Um outro trabalho em RSSF está em desenvolvimento visando solucionar problemas de nós sensores em ambientes de acesso difícil, para isso está em desenvolvimento o estudo do uso de robôs como nós móveis para essas RSSF. Neste sentido o sistema visa o desenvolvimento de uma rede híbrida (composta por nós móveis e fixos) na qual o nó móvel navega pela fronteira de conectividade estimada em busca de novas conexões (Figura 3).

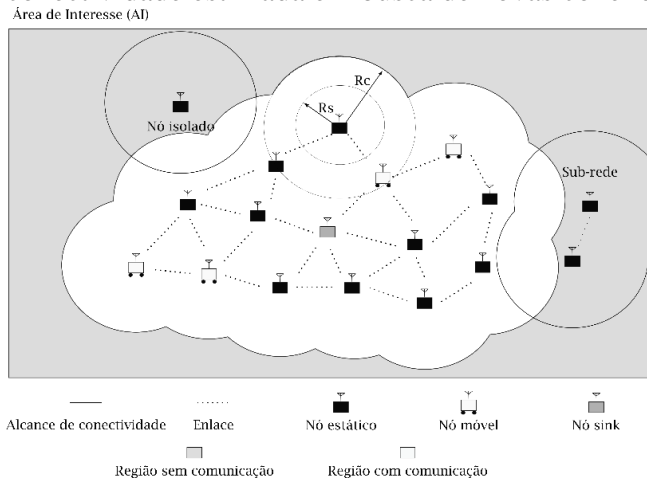


Figura 3

## A1.2 Desenvolvimento de dispositivos IoT para monitoramento remoto de áreas florestais e de aterros sanitários auxiliados por drones ou nanossatélites

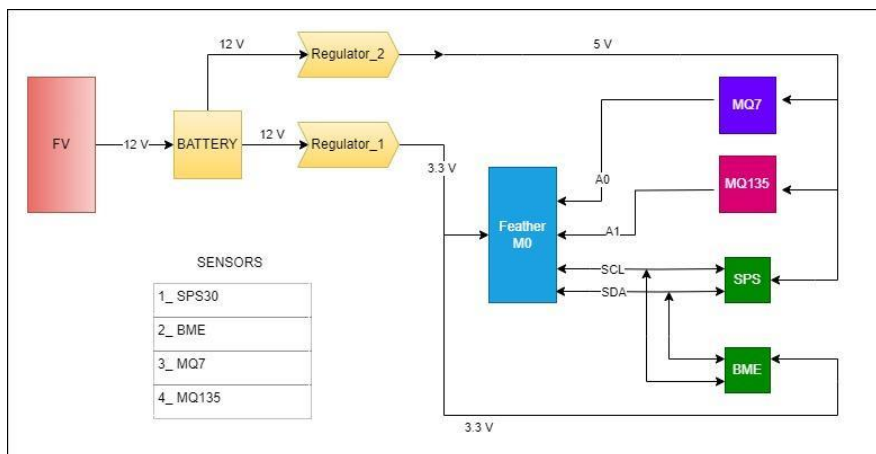
*Cleonilson Protasio de Souza, Nataly Albuquerque dos Santos, Fabrício Braga Soares de Carvalho*

### Objetivo:

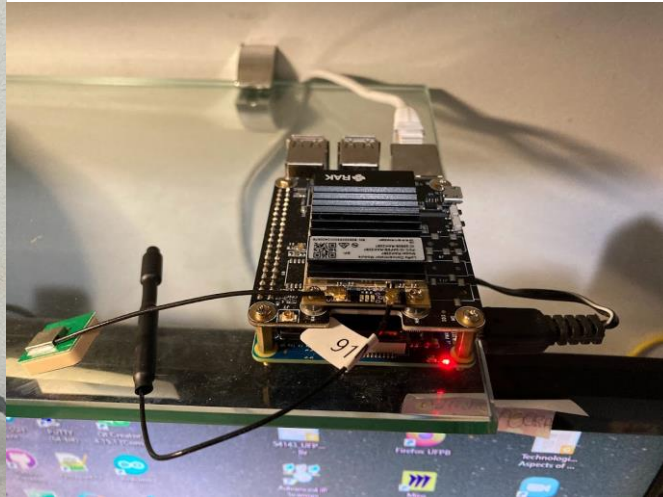
O objetivo principal da atividade é a concepção e desenvolvimento de nós sensores sem fio para monitoramento da qualidade do ar e de parâmetros meteorológicos de grandes áreas florestais visando e no entorno de aterros sanitários. Essa rede de sensores será suportada por comunicação sem fio por modulação LoRa e para atingir longas distâncias, suporte de drone e de nanossatélites serão utilizados. Estão sendo desenvolvidos sensores de gases, no conceito de Nariz Eletrônico, e Nós Sensor Embarcados em troncos de árvore (denominado de Smart Tree) em *energy harvesting* está sendo usado para colher energia térmica da árvore.

### Resultados:

1. Foi desenvolvido um nó sensor LoRa para monitoramento de material particulado (PM2.5) e temperatura, pressão atmosférica e umidade do ar. O sensor é parte do estudo de um doutorado no Programa de Pós-Graduação em Desenvolvimento e Meio-Ambiente (PRODEMA/UFPB). O processamento do nó sensor é baseado em ARM CORTEX-M0+ (SoC ATSAM21G18 @ 48MHz em 3,3V) com um módulo de rádio LoRa RFM95 de 900MHz.



2. Foram implementados 2 gateways LoRa com rádio concentrador. Um dos gateways, é um modelo industrial da RisingHF código RHF2S008 e já foi adquirido pronto para uso. Porém, como será instalado no topo do Hospital Universitário da UFPB, para possibilitar maior alcance e praticamente cobrir todo o campus e parte da vizinhança, e como não tem internet neste ponto, estamos implantando um módulo GPRS. O outro gateway, foi montado no laboratório com uma raspberry pi 3B+ e um rádio concentrador da empresa RAK modelo "RAK2287 WisLink LPWAN Concentrador"



3. Foi instalado o gateway Lora desenvolvido no Aterro Sanitário de Campina Grande para comunicação como nó sensor Nariz Eletrônico. O rádio concentrador utilizado foi o da RAK e foi utilizado o sistema de servidores de rede e de integração TTN (The Things Network, <https://www.thethingsnetwork.org>). Como a rede é pública, qualquer sensor lora nas intermediações do Aterro pode enviar dados ao TTN.

Campina Grande - Aterro Sanitário (UFPB/UFCG) > Gateways

**Campina Grande - Aterro Sanitário (UFPB/UFCG)**  
ID: microengenharia-ufpb-rak01

174 ↓ 3 Last activity 11 seconds ago @

**THE THINGS NETWORK**  
1 Collaborator 2 API keys

**General information**

Gateway ID:

Gateway EUI:

Gateway description: First gateway of the Federal University of Paraíba (Laboratory of Microengineering) supported by a RAK2287 radio concentration.

Created at: Oct 2, 2021 18:52:13

Last updated at: May 9, 2023 18:53:31

Gateway Server address:

**Live data**

17:22:28 Receive gateway status Metrics: { temp: 0, xxin: 0, txok: 0, rxfw: 0, ... }

17:21:58 Receive gateway status Metrics: { rxin: 0, txok: 0, rxfw: 0, ackr: 0, ... }

17:21:28 Receive gateway status Metrics: { txin: 0, txok: 0, temp: 0, rxin: 0, ... }

17:20:58 Receive gateway status Metrics: { txin: 0, txok: 0, temp: 0, rxin: 0, ... }

17:20:28 Receive gateway status Metrics: { ackr: 0, txin: 0, txok: 0, temp: 0, ... }

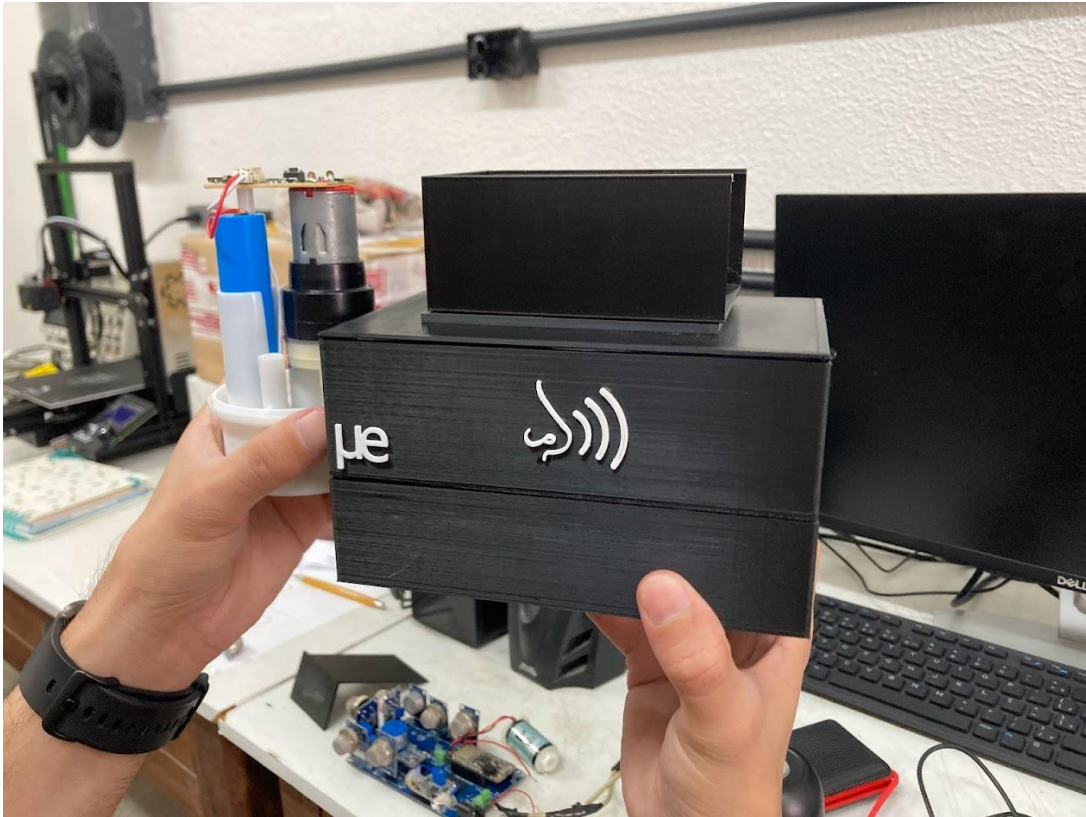
17:19:58 Receive gateway status Metrics: { rxfw: 0, ackr: 0, txin: 0, txok: 0, ... }

**Location**



4. Foi desenvolvido um nó sensor de gases com fusão de dados via redes neurais denominado de **nariz eletrônico**, com requisitos de baixo custo, fácil manuseio e baixo consumo de energia elétrica, para medições automatizadas de parâmetros de biogás em aterros sanitários e transmissão de dados em tempo real no contexto de IoT. Também foi concebido e desenvolvido um sistema de calibração do Nariz Eletrônico. Esse estudo foi realizado no Aterro Sanitário em Campina Grande-PB e promoveu o desenvolvimento do Nariz Eletrônico com uma calibração utilizando uma Rede Neural Artificial (RNA), o biogás do próprio aterro sanitário e um equipamento de referência. O Nariz eletrônico tem como gases alvo: gás metano ( $\text{CH}_4$ ), dióxido de carbono ( $\text{CO}_2$ ), oxigênio ( $\text{O}_2$ ) e monóxido de carbono ( $\text{CO}$ ) e gás sulfídrico ( $\text{H}_2\text{S}$ ),



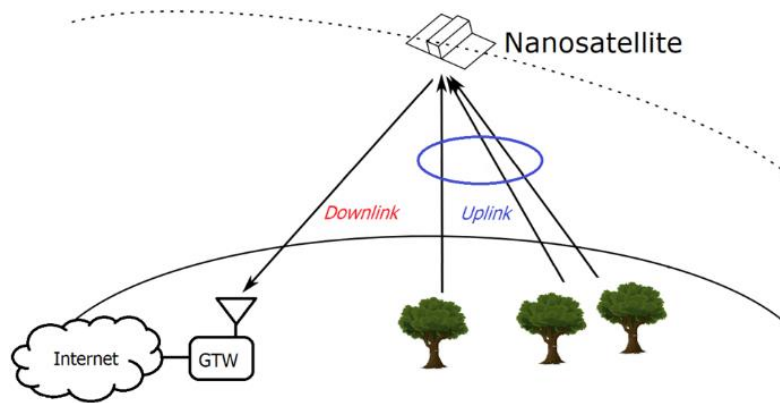


5. Foi iniciado estudos de desenvolvimento de módulo de rádio LoRa para comunicação via nanossatélites. Foram adquiridas antenas próprias para nanossatélites e estamos negociando parceria com uma empresa, a Lacuna Space.



6. Realizamos experimentos de obtenção de dados da árvore inteligente (um nó sensor sem fio que é alimentado pela energia térmica de tronco de uma árvore) e análise de correlação de dados com um estação meteorológica. A proposta é provar que uma árvore inteligente pode ser usada como estação meteorológica, com certa precisão, medindo dados como temperatura, direção e intensidade do vento, umidade, etc. e assim poder ser implantada em locais distantes (florestas, matas, etc.) e fornece dados meteorológicos locais via comunicação com

nanossatélites para diversos usos. Em parceria com a Universidade de Washington Tacoma (UWT), estamos tentando fechar um acordo de cooperação ou um projeto de pesquisa com a Boeing.





### A1.3 Desenvolvimento de LEDs emissores de UVC-distante (220 nm) para aplicação em Saúde

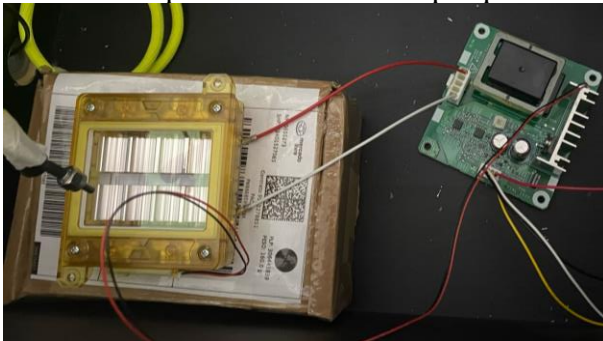
*Cleonilson Protasio de Souza, Nataly Albuquerque dos Santos, Nataly Albuquerque dos Santos*

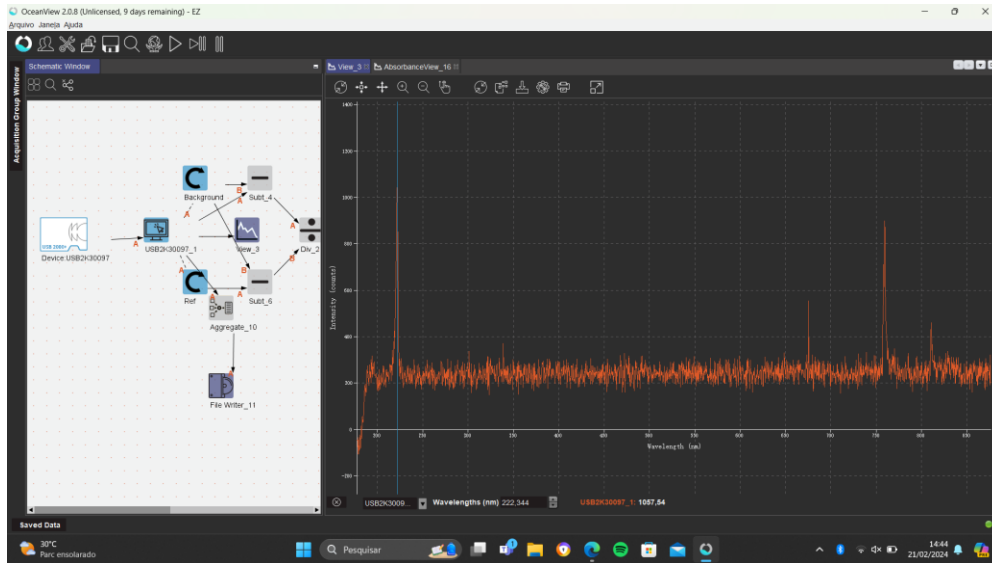
#### **Objetivo:**

A intenção é desenvolver um produto tecnológico inovador sob a forma de uma luminária, com potencial significativo para ser utilizado em uma variedade de contextos, tais como hospitais, clínicas médicas ou odontológicas, bem como em qualquer ambiente ou sistema vulnerável a vírus e bactérias, visando utilizar a radiação UVC em 220 nm - uma vez que essa radiação, além de ser efetiva em esterilização de ambientes, não causa problemas de saúde. Com isso, o foco principal reside no desenvolvimento e avanço dos circuitos eletrônicos destinados a auxiliar lâmpadas de UVC-distante, centradas em 220 nm. Além disso, serão conduzidas pesquisas preliminares para a criação de LEDs que emitem radiação UVC-distante.

#### **Resultados:**

- Foi realizada uma análise do comportamento das diferentes lâmpadas emissoras de luz UVC disponíveis no Laboratório de Microengenharia com auxílio de sensores - UV LIGHT SENSOR (28091) com faixa de funcionamento de 200-370 nm e UV-C SENSOR (GUVC-T21GH) com faixa de funcionamento de 220-280 nm. Dessa forma, além de constatar a faixa de funcionamento de cada lâmpada, foi possível estudar o comportamento de cada sensor e realizar uma análise comparativa e qualitativa de dos sensores, constatando que o sensor GUVC-T21GH obteve resultados de leitura mais precisos e satisfatórios para ser utilizado na pesquisa





- Além disso, no final do ano de 2023, foi iniciado um estudo para realizar uma análise microbiológica com a finalidade de observar o comportamento de diferentes amostras de bactérias quando expostas a radiação UVC em diferentes comprimentos de onda. O estudo permanece em andamento.

## A1.4 Transferência de energia sem fios e Aplicações biomédicas

*Fernando Rangel de Sousa, Valner Brusamarello, Ivan Muller, Jefferson Luiz Brum Marques, Daniel Pagano*

### Objetivo:

Estudo, Análise e Desenvolvimento de um sistema para transferência de Energia sem fios à uma cápsula endoscópica: A cápsula endoscópica é uma técnica que emprega uma pequena câmera sem fio embutida em um pequeno dispositivo. Durante o procedimento, o aparelho é engolido pelo paciente, permitindo que fotos sejam tiradas enquanto percorre o trato digestivo. As características da aplicação fazem com que sejam impostas várias restrições relacionadas ao pequeno volume da cápsula. Essa restrição impacta principalmente na autonomia energética dos circuitos eletrônicos, pois limita o tamanho das baterias. Além disso, imagens de alta qualidade e controle de movimento da cápsula são recursos necessários para melhorar a capacidade de diagnóstico e não podem ser alcançados sem gastar energia extra considerável. Para superar esses problemas, a transferência de energia de fios baseada em acoplamento indutivo está sendo considerada como uma possível solução para alimentar os sistemas eletrônicos e recarregar as baterias.

Desenvolvimento de soluções para aplicação da tomografia por impedância elétrica: A tomografia por impedância elétrica (TIE) é uma técnica baseada na distribuição espacial da admitância elétrica. Existem características particulares da TIE, que a tornam aplicável a análise de sistemas biológicos. Em estudos com culturas de células, por exemplo, é possível a obtenção de dados experimentais em condições inatingíveis por métodos observacionais tradicionais. Neste subprojeto, tem-se como meta desenvolver sistemas eletrônicos para possibilitar o monitoramento não-invasivo da evolução do tecido bioimpresso em tempo real em 3 dimensões. Em especial atenção a geração de imagens de células cancerígenas.

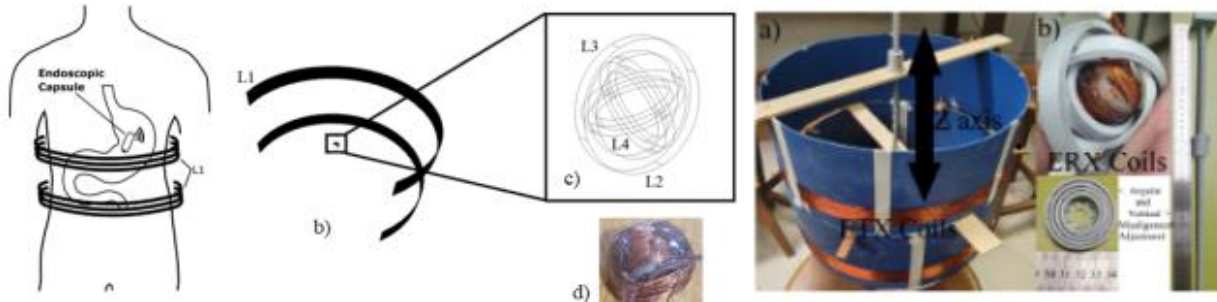
### Resultados:

Em relação ao projeto de transferência de energia para cápsula endoscópica, o principal resultado foi a implementação de um protótipo experimental para avaliação. Com ele foi possível confirmar simulações e teoria. O foco neste primeiro momento foi detectar e compensar desalinhamentos entre transmissor e receptor e variações na carga, de modo a garantir que sempre haverá energia suficiente para que a cápsula opere.



Um protótipo para verificação experimental do sistema de tomografia por impedância também foi construído, o qual inclui sensores capacitivos planares instalados na base do recipiente utilizado

para cultura de células. Para possibilitar a tomografia 2D ou 3D também implementou-se um sistema eletrônico de aquisição de dados capaz de rotacionar eletronicamente o sistema de atuação e medição.



No que diz respeito a execução orçamentária, até o presente momento, além das 2 bolsas IC implementadas, foi adquirido parte do material permanente (computadores), uma ponte LCR, uma licença do software ADS e uma licença de software (COMSOL), estabelecendo a estrutura mínima para **o início das atividades técnicas**. Importante ressaltar que estes recursos foram disponibilizados ao longo do segundo semestre.

## **A1.5 Uma arquitetura inteligente para elementos de IoT aplicada ao desenvolvimento de aplicações urbanas e não urbanas.**

*Linnyer Beatrys Ruiz Aylon, Juliana Verga Shirabayashi, Letica Toledo Maia Zoby, Thais Regina de Moura Braga Silva, Rodrigo Calvo, Antonio Alfredo Ferreira Loureiro, Fabricio Aguiar Silva, Ayslan Trevizan Possebom, Rodrigo Clemente Thom de Souza*

### **Objetivo:**

Projeto e desenvolvimento de um sistema para IoT com potencial para prototipagem de diferentes aplicações, entre elas a monitoração da Bacia do Rio Doce e a educação/capacitação de profissionais em TICs

### **Resultados:**

- A finalização de um protótipo de IoT a ser usado para prototipação e em oficinas de capacitação de profissionais em TICs.
- A especificação parcial de requisitos para uma plataforma a ser usada em Drones aplicada à Computação Urbana.
- A especificação de um sistema de monitoração para a bacia do Rio Doce que representa uma das mais importantes bacias do país, que apresenta elevada biodiversidade, sendo 98% de sua área pertencente ao bioma Mata Atlântica, um dos hotspots mundiais de conservação, e os 2% restantes está inserida em área de Cerrado (Mittermeier et al. 2004). A importância ecológica da região adjacente à foz do Rio Doce está entre alta e muito alta para a conservação marinha de acordo com o Ministério do Meio Ambiente (MMA 2006).

## **A1.6 Inteligência artificial aplicada a sistemas de comunicação sem fio com alta eficiência energética**

*Eduardo Gonçalves de Lima, André Augusto Mariano, Bernardo Rego Barros de Almeida Leite*

### **Objetivo:**

A atividade tem como metas o projeto, fabricação e caracterização de amplificadores de potência (PAs) CMOS, a modelagem comportamental dos PAs usando inteligência artificial (IA) aplicada à pré-distorção digital e o projeto de um redutor de fator de crista baseado em IA para uso combinado com a pré-distorção-digital (DPD). Também objetiva-se viabilizar a transferência tecnológica de PAs projetados em tecnologia CMOS para tecnologias SiC.

No que diz respeito ao projeto dos PAs, objetiva-se que eles sejam capazes de manter altas eficiências energéticas para valores de potência de recuo, isto é, de reduzir seu consumo de energia quando a transmissão requer níveis mais baixos de potência de saída ( $P_{out}$ ). Uma estratégia adotada neste contexto é o projeto de PAs reconfiguráveis, apresentando diferentes modos de funcionamento, com diferentes compromissos entre linearidade e eficiência. No que diz respeito à modelagem e linearização, objetiva-se explorar ferramentas de IA baseadas em redes neurais convolucionais (CNN), com o intuito de realizar a DPD com um número reduzido de redes, e na descrição destas redes em linguagem de descrição de hardware, para posterior síntese em circuitos digitais dedicados

### **Resultados:**

No desenvolvimento relativo ao projeto de amplificadores de potência (PAs), tomou-se inicialmente como base um PA que foi projetado em tecnologia CMOS 130 nm para funcionamento em 2,4 GHz. Este PA apresenta dois estágios reconfiguráveis, podendo operar em 4 modos com diferentes configurações de potência de saída e consumo energético, mas ganhos de potência similares. Trabalhou-se no aperfeiçoamento deste circuito por meio da alteração da sua rede de casamento de impedância de saída, substituindo o circuito fixo inicialmente proposto por um também reconfigurável, cuja capacitância e indutância são alteradas de forma discreta conforme o modo de operação. Enquanto a capacitância é alterada com o chaveamento de dois capacitores conectados em paralelo, para a indutância foi proposta uma estrutura baseada em transformadores integrados. A topologia geral deste tipo de estrutura, incluindo modelagem do transformador e aplicação a um oscilador controlado por tensão está mostrada na Fig. 1. Para a aplicação no PA, foi projetado um transformador integrado com base nas impedâncias dos modos específicos do PA, cujo comportamento foi modelado por meio de simulações eletromagnéticas.

Os resultados de simulação em nível de esquemático para o modo de alta eficiência do PA (modo A) mostram uma nítida melhora com o uso da estrutura proposta (chave aberta) em comparação com uma rede de casamento fixa (chave fechada), conforme mostra a Fig. 2, com o ponto de compressão do ganho de 1 dB referido à saída passando de 22 dBm a 23,4 dBm, e a potência de saturação passando de 23,4 dBm a 24,7 dBm. Observa-se também que o rendimento de potência adicionada (PAE) é equivalente para potências de saída mais baixas, mas devido à melhora na potência de saída, chega a atingir 21 %, significativamente acima do valor máximo de 14,9 % obtido com o circuito original. As etapas seguintes

deste projeto consistem na adaptação do circuito para tecnologia CMOS de 65 nm, até a elaboração do seu leiaute com vistas à fabricação do circuito integrado e posterior caracterização experimental.

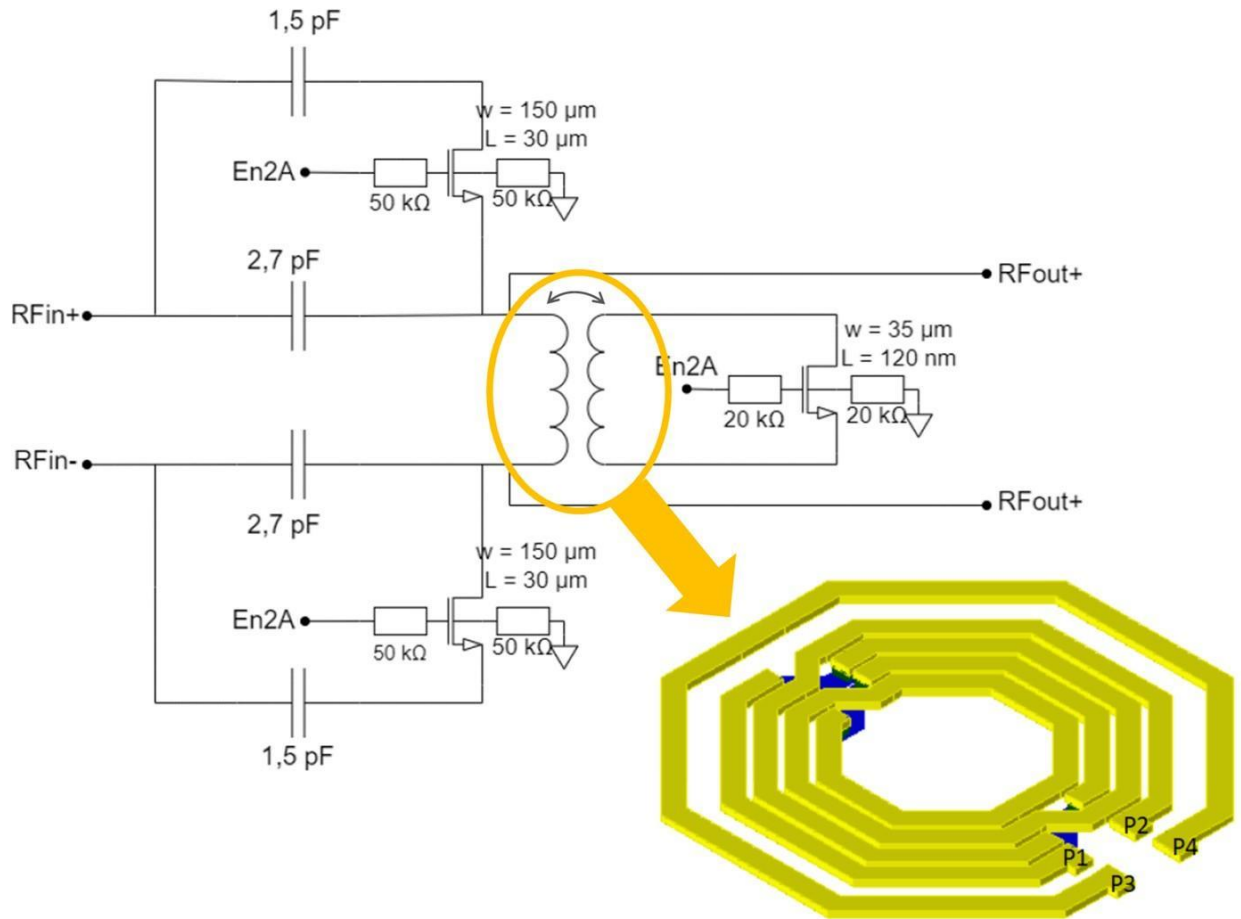


Figura 1. Rede de casamento de impedância variável projetada contendo transformador

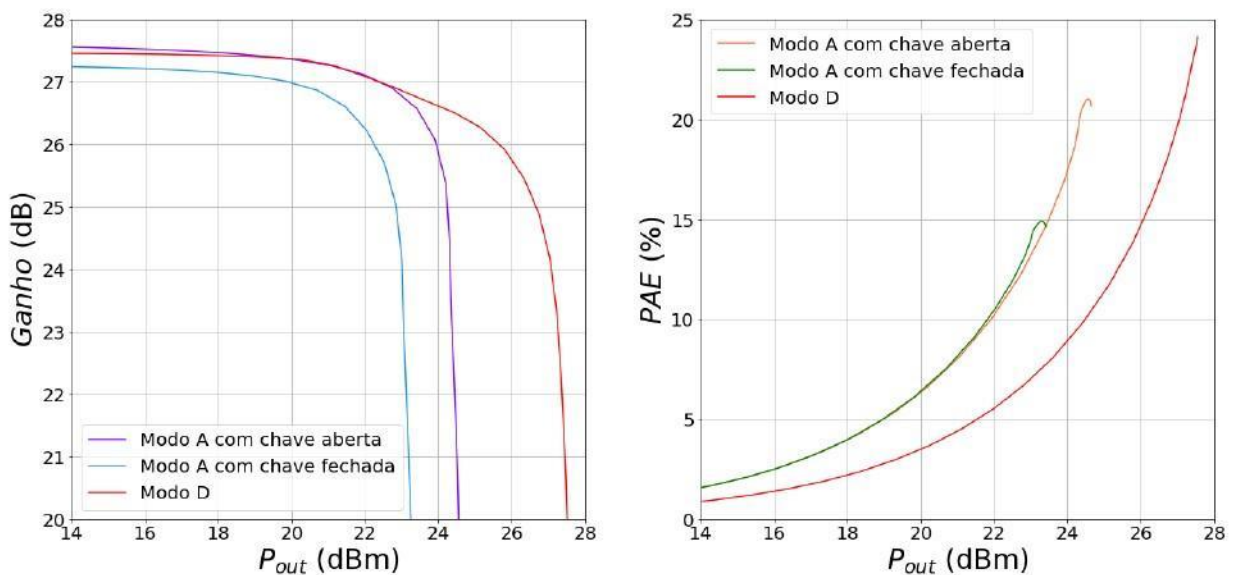


Figura 2. Resultados de simulação do amplificador de potência

Outros eixos de pesquisa em desenvolvimento relativos a esta meta incluem o projeto de uma rede de polarização adaptativa para os amplificadores reconfigurável, capaz de alterar o modo de funcionamento com base na envoltória do sinal de entrada, bem como o estudo de uma topologia empilhada híbrida para PAs multimodos. Buscando ampliar a gama de topologias de circuitos de PA estudadas, outro projeto teve como foco a concepção, em tecnologia CMOS de 45nm, de um PA Doherty e sua linearização a partir da aplicação da técnica de pré-distorção digital. A topologia de amplificador de potência Doherty é escolhida, pois sua principal vantagem é proporcionar uma boa relação linearidade-eficiência, viabilizando sua escolha em cenários onde a relação entre potência média e potência de pico de sinais modulados é alta. A técnica de pré-distorção digital é aplicada a fim de melhorar a linearidade do amplificador, permitindo que o circuito esteja dentro das normas estabelecidas pela ETSI para padrões do 5G New Radio (NR). No desenvolvimento relativo à modelagem e linearização de PAs, redes neurais convolucionais (CNNs) foram aplicadas na modelagem comportamental em banda base de PAs operando em bandas múltiplas concorrentes. As CNNs utilizadas fornecem uma primeira camada que permite a filtragem com compartilhamento de pesos dos sinais de entrada. As demais camadas da CNN são idênticas as de um perceptron de três camadas (TLP). Como os sinais em banda base são de valores complexos, duas abordagens distintas foram estudadas. Em uma delas, os sinais de entrada e saída de valores complexos são inicialmente decompostos em componentes reais para somente então serem manipulados por redes neurais de valores reais. Na outra abordagem, os sinais de valores complexos foram diretamente aplicados a redes neurais capazes de manipular números complexos. A partir de dados coletados em uma netlist de um PA adequado para fabricação em tecnologia CMOS 130 nm, a acurácia e a complexidade das redes TLP e CNN foram comparadas conforme mostra a Tabela 1. Para acurácias similares avaliadas pela métrica do erro quadrático médio (NMSE), as CNNs foram capazes de reduzir as quantidades de coeficientes em até 35% em relação às TLPs. As etapas seguintes incluem a aplicação de CNNs na modelagem e linearização de PAs reconfiguráveis.

Tabela 1. Resultados da modelagem comportamental usando diferentes redes neurais

Rede usada	NMSE (dB)		Quantidade de coeficientes
	Banda 1	Banda 2	
TLP de valores reais	-25,6	-25,4	140
CNN de valores reais	-26,7	-25,2	104
TLP de valores complexos	-26,4	-33,8	28
CNN de valores complexos	-25,5	-32,8	18



## **Área A2 – Projeto de blocos IP para Aplicações e IoT**

***Resumo da Área A2:***

*Yuri Catunda*

## A2.1 Desenvolvimento de um circuito integrado criogênico CMOS para controle de QuBits para Computação Quântica

*José Alexandre Diniz, Francisco Paulo Marques Rouxinol, Marcelo Pavanello, Francisco Brito, José Eduardo Bertuzzo*

### Objetivo:

Obtenção de circuito integrado criogênico CMOS (operação em temperaturas menores que 4K) para controle de QuBits (Bits quânticos) em temperatura de 10 mK. Fabricação de QuBits (Bits quânticos) para operação em 10 mK.

### Resultados

Primeiro protótipo de um Bit Quântico, baseado em junção Josephson, com eletrodos supercondutores de Al ou Nb e dielétrico de NbOx, conforme mostra o esquema da Figura 2.1.1, em detalhe no canto direito inferior, com a imagem de vista superior do QuBit extraída por microscopia eletrônica de varredura (SEM).

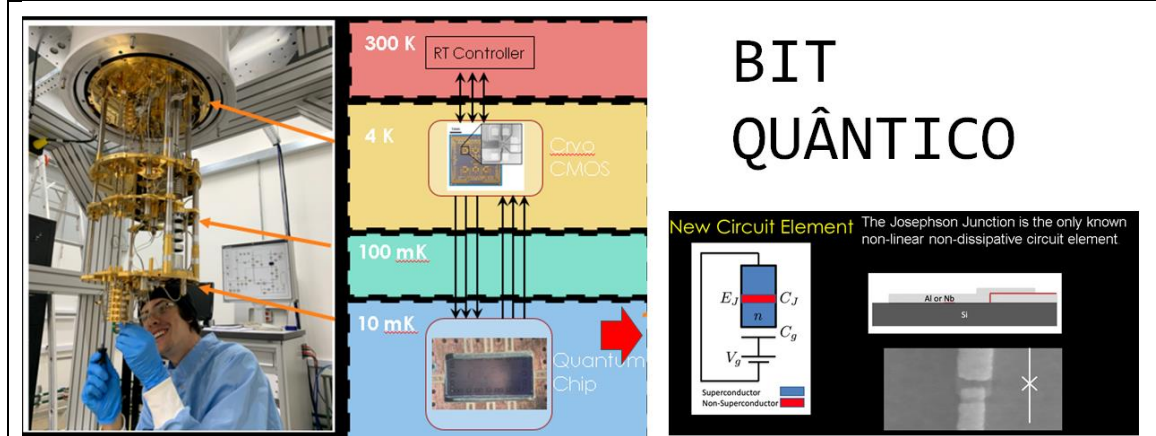
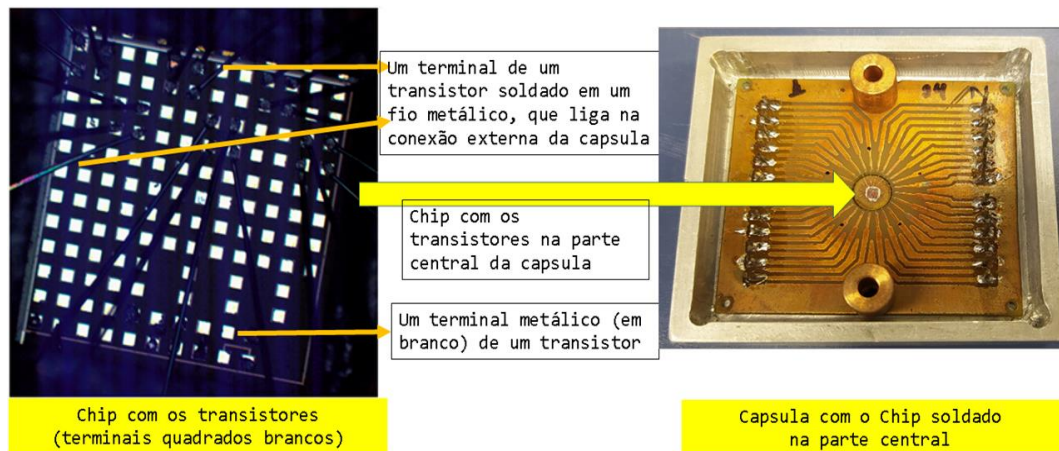


Figura 2.1.1 – Sistema criogênico (IFGW-UNICAMP) de medidas elétricas do QuBit. I) canto esquerdo: imagem do sistema; II) no centro: Indicação das regiões onde se encontram o circuito CryoCMOS em 4K e o Bit quântico em 10 mK; III) no canto direito inferior: a imagem de vista superior do QuBit extraída por microscopia eletrônica de varredura (SEM), o esquema em corte do QuBit com eletrodos supercondutores de Al ou Nb e dielétrico de NbOx e o circuito quântico com a junção Josephson. Trata-se do primeiro QuBit fabricado no Brasil.

Testes elétricos, em temperatura de 4 K, de transistores MOS de tecnologia 180nm, que será usada para obtenção do circuito integrado CMOS criogênico (CryoCMOS), para controle do QuBit. Para executar os testes, os terminais dos transistores no chip precisam estar soldados nos terminais da capsula. A capsula é específica para testes em temperaturas criogênicas de 4 K. Na Figura 2.1.2, a esquerda, apresenta-se a imagem superior do chip com os transistores (com terminais quadrados brancos), onde são indicados os terminais dos transistores, os fios que ligam os terminais aos contatos externos da capsula. A direita, apresenta-se a imagem superior da capsula com o chip já soldado na parte central. Após a soldagem dos terminais do chip, a capsula é lacrada com tampa e colocada no sistema criogênico na plataforma para temperaturas de 4 K, conforme mostra a Figura 2.1.1.



**Figura 2.1.2 - A esquerda - imagem superior do chip com os transistores (com terminais quadrados brancos), onde são indicados os terminais dos transistores, os fios que ligam os terminais aos contatos externos da capsula. A direita - imagem superior da capsula com o chip já soldado na parte central.**

Na Figura 2.1.3 são apresentadas as curvas de corrente de dreno ( $I_D$ ) versus tensão entre porta e fonte ( $V_{GS}$ ) do transistor pMOS TP5 do chip com tecnologia 180 nm, tanto para temperaturas de 3,79 K, em (a) e (c), quanto para 300 K, em (b) e (d). A temperatura de 3,79 K foi alcançada no sistema criogênico mostrado na Figura 2.1.1, a esquerda. As curvas em (a) e (b) apresentam os eixos do módulo de  $I_D$  em escala linear, enquanto, em (c) e (d) estão na escala logarítmica. Respectivamente, são extraídos os valores:

i) da tensão de limiar de condução ( $V_{TH}$ ) dos transistores com a extrapolação linear da curva de corrente  $I_D$  (azul) cruzando o eixo de tensões de módulo de  $V_{GS}$  – de 898 mV e 663 mV, variação de 235 mV; e

ii) do inverso da inclinação na região sub-limiar de condução (SS) para uma década de corrente, que tem como valor de referência ideal de 60mV/década para 300 K – valores obtidos de 34,6 mV/década e 60,6 mV/década. Para temperaturas menores, são aguardados valores menores de SS, que depende exponencialmente da temperatura do dispositivo.

Ainda, respectivamente, mais parâmetros são extraídos:

iii) nas curvas vermelhas de transcondutância ( $g_m$ ) versus o módulo de  $V_{GS}$ , que são obtidas das derivadas das curvas azuis de  $I_{DS} \times V_{GS}$ , são extraídos os valores de  $g_m$  máximo – de 82,1  $\mu S$  e 32,4  $\mu S$ . Como  $g_m$  é proporcional a mobilidade de portadores no canal de condução dos transistores, o dispositivo que apresenta maior  $g_m$  máximo apresenta maior mobilidade, que por sua vez, depende do espalhamento térmico dos portadores no canal. Quanto menor for a temperatura, menor a vibração da rede cristalina do semiconductor, menor a impedância no canal de condução e maior a mobilidade;

iv) os valores de corrente de corte ( $I_{off}$ ) para tensões de  $V_{GS}$  zero. Normalmente, os valores de  $I_{off}$  são proporcionais aos de SS pois dependem da temperatura.

Importante ressaltar que são os primeiros parâmetros extraídos de transistores em temperaturas criogênicas em 4 K no Brasil. Trata-se de um excelente resultado para o nosso país, mostrando para o mundo que temos as facilidades necessárias para desenvolvimento de dispositivos para o futuro da Computação Quântica. Mais medidas de outros transistores serão apresentadas nos próximos relatórios. Os parâmetros extraídos em 4 K são importantes para o projeto dos chips (de tecnologia 180 nm) de controle dos QuBits, usando circuitos CMOS, com transistores similares aos medidos. Assim, o projetista poderá extrair os parâmetros simulados em 4K dos circuitos e compará-los com os experimentais e ajustar o projeto final. Na Figura

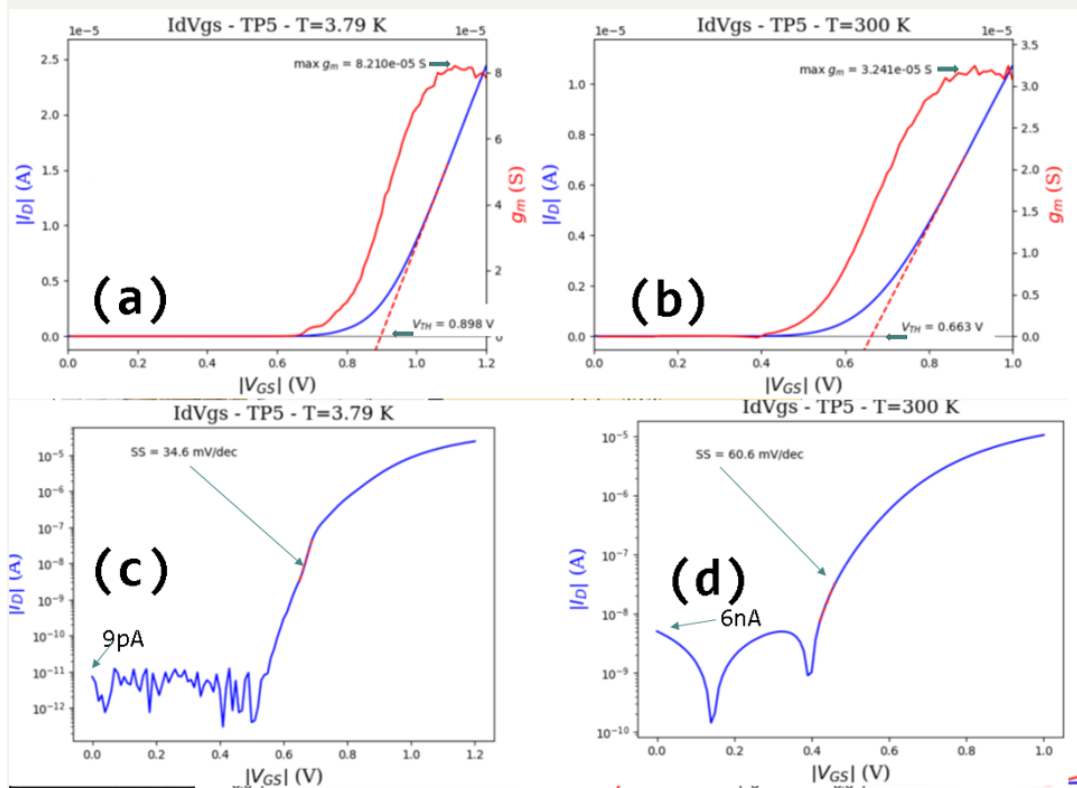

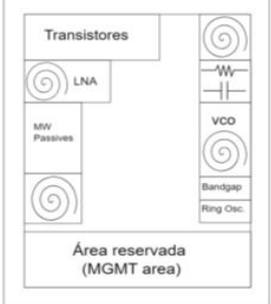



Figura 2.1.3 -Curvas de corrente de dreno (ID) versus tensão entre porta e fonte (VGS) do transistor pMOS TP5 do chip com tecnologia 180 nm, tanto para temperaturas de 3,79 K, em (a) e (c), quanto para 300 K, em (b) e (d). Nota: As curvas em (a) e (b) apresentam os eixos do módulo de ID em escala linear, enquanto, em (c) e (d) estão na escala logarítmica. São indicados os valores de VTH, gm máximo, SS e Ioff.

Usando o programa internacional gratuito (OPENCRYO) para projeto de circuitos integrados CMOS em temperaturas criogênicas (CryoCMOS), o primeiro protótipo (Figura 2.1.4) do chip CryoCMOS foi projetado e fabricado, com tecnologia de 180 nm, contendo estruturas básicas: capacitores, resistores, transistores, amplificador de baixo ruído (LNA), oscilador controlado por tensão (VCO), oscilador em anel e circuito band-gap para medida de temperatura. Estão sendo testados nesse momento nas facilidades da UFERSA-RN (LAMERF) em temperatura ambiente em torno de 300K. Posteriormente, serão trazidos para as facilidades da UNICAMP com o sistema criogênico para serem testados em 4 K. Nos próximos relatórios teremos resultados desse primeiro protótipo. Temos verba do Namitec para projetar e mandar fabricar pelo menos mais um chip CryoCMOS.

**Our Open Source Silicon Designs**

OpenCryo (MPW-2) – test chip to characterize active and passive devices in order to provide a good model to design them at ultra low temperatures for quantum computer applications.

LAMERF

Figura 2.1.4- primeiro protótipo do chip CryoCMOS, com tecnologia de 180 nm, contendo estruturas básicas, mostradas na parte central. Na direita e na esquerda, o chip (placa branca) com o circuito impresso (placa verde) para teste elétrico controlado por computador.

## A2.2 Conversores Analógico-Digital e Analógico para Informação

*Raimundo Carlos Silvério Freire, Elyson Adan Nunes Carvalho, Sebastian Yuri Cavalcanti Catunda, Edmar Candeia Gurjão*

### Objetivo:

O objetivo central desta atividade é a pesquisa e desenvolvimento de arquiteturas de conversores analógicos digitais e analógico para informação. Tem-se também como objetivos o desenvolvimento de arquiteturas para aquisição de dados usando conversores A/D e A/I visando melhorar o desempenho dos sistemas de aquisição

### Resultados:

Nessa atividade foi iniciado um estudo sobre os conversores de analógico para informação visando melhorar o desempenho de arquiteturas desenvolvidas anteriormente em 3 teses de doutorado, em especial na tese desenvolvida por Vanderson de Lima Reis. O objetivo era substituir circuitos moduladores por circuitos de chaveamento. Na avaliação viu-se que a substituição era válida e tinha vantagens com relação à simplicidade dos circuitos e diminuição de incertezas.

Como aplicação dos conversores A/D e sistemas de aquisição de dados foi desenvolvido em um trabalho de conclusão de curso em engenharia elétrica, um sistema de medição de deformação utilizando extensômetros em ponte colados a uma célula de teste. Como forma de automatizar o processo, foi proposta uma etapa de comunicação sem fio em que os dados de medição eram enviados por wifi para o computador onde eram salvos em arquivo csv.

Uma outra aplicação de conversores A/D em RSSF foi iniciada na Detecção e Localização de Descargas Parciais em Subestações de Energia Elétrica (figura 1) a Partir de Envelopes de Sinais Radiométricos. Foram usadas antenas para detectar sinais de descargas parciais emitidos por equipamentos em uma subestação, circuitos amplificadores, detectores de envelope e conversores A/D (Figura 1). Os conversores A/D estão particularmente sendo considerados porque os sinais de descargas parciais podem conter frequências de até alguns GHz e estão sendo desenvolvidas técnicas para se obter as informações desejadas, com boa resolução e custo baixo.

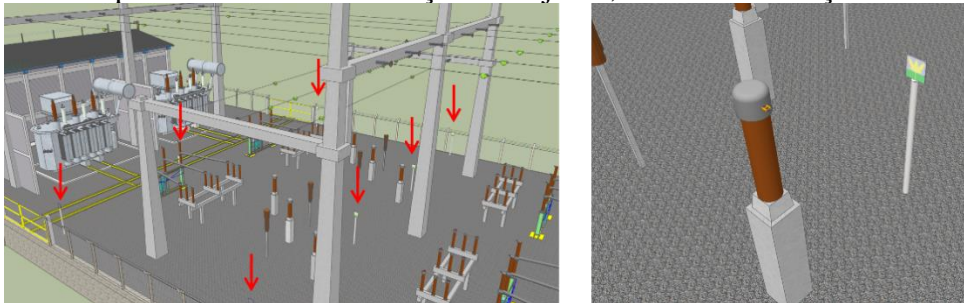


Figura 1

O desenvolvimento dessa atividade foi prejudicado em parte pelo afastamento de um dos professores responsáveis na UFRN (Diomadson Belfort) e pela falta de alunos para desenvolver os trabalhos (talvez ainda como consequência da COVID).

## A2.3 Projeto e Análise de Circuitos Integrados (CIs), Baseados em FETs e Novos Dispositivos e Materiais

*Gilson Inácio Wirth, Alan Carlos Junior Rossetto, Fabio Fedrizzi Vidor, Raphael Martins Brum*

### Objetivo:

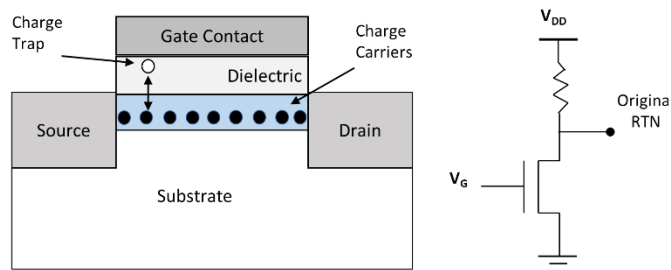
Projeto e análise de circuitos integrados, baseados em FETs e novos dispositivos e materiais. O conhecimento adquirido e ferramentas desenvolvidas nos permitem projetar circuitos de melhor desempenho, confiabilidade e custo. Conhecimento e ferramentas tb podem ser usados de forma vantajosa no projeto de novos circuitos e aplicativos, desde circuitos para computação neuromórfica, TRNGs e PUFs.

### Resultados:

Realizamos a caracterização elétrica do RTN (Random Telegraph Noise) em MOSFETs e dispositivos de chaveamento resistivo, muitas vezes chamados de memristores, para diferentes aplicações, dentre as quais armazenamento de informações, computação estocástica e computação inspirada na atividade cerebral. Investigaremos a fabricação de sinapses eletrônicas capazes de fornecer chaveamento resistivo, tanto voláteis como não voláteis, para simular tanto a plasticidade de curto prazo quanto as regras de aprendizado e plasticidade a longo prazo, incluindo a plasticidade dependente do tempo. Em trabalho colaborativo entre equipes no Brasil, China, Índia e Rússia, fabricamos, testamos e simulamos dispositivos avançados de memristores feitos de diferentes materiais (incluindo materiais bidimensionais - 2D), que possuem propriedades físicas, químicas, eletrônicas, mecânicas e térmicas avançadas. Desenvolvemos ferramenta de simulação de circuitos para simulação de sistemas neuromórficos, bem como realizamos o projeto e implementação de circuitos estudo de caso. Nossas investigações podem representar um avanço significativo, reduzindo a complexidade do hardware necessário para o desenvolvimento de computadores neuromórficos; e circuitos que necessitam dispositivos capazes comportamento estocástico, como aqueles empregados em geradores de números aleatórios verdadeiros, fundamentais para criptografia e segurança da internet.

O projeto de geradores de números aleatórios verdadeiros totalmente integrados, com eficiência de área e energia é um desafio. Propomos uma implementação simples, robusta e totalmente integrada, que utiliza o ruído telegráfico aleatório (RTN) do MOSFET padrão como fonte de entropia.

Abaixo se encontra uma rápida descrição do gerador de números aleatórios - *True Random Number Generator (TRNG)* - proposto.



Lado esquerdo: Captura e emissão de portadores de carga móvel por defeitos eletricamente ativos resultada em RTN.

Lado direito: um estágio de fonte comum simples, onde o RTN aparece como flutuações de tensão no dreno do MOSFET.

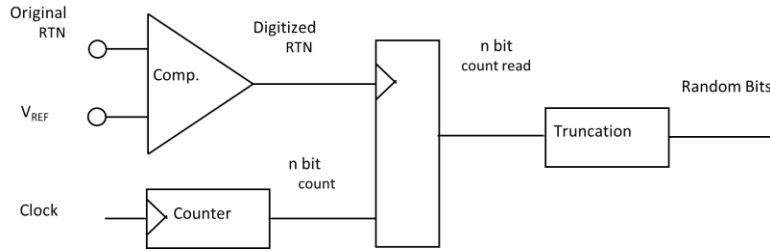
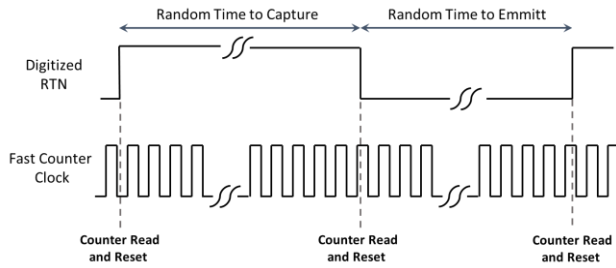


Diagrama de blocos do circuito implementado



Um clock rápido é usado para incrementar um contador. Sempre que ocorre uma transição no RTN digitalizado (evento de captura ou emissão de portador de carga), o contador é lido e zerado, gerando um número aleatório.

## **A2.4 Confiabilidade em Dispositivos Semicondutores e Circuitos Visando Aplicações em Energy Harvesting**

*Rodrigo Trevisoli Doria, Renan Trevisoli Doria, Maria Glória Cano de Andrade, Fernando José da Costa, Nilton Graziano Jr*

### **Objetivo:**

Aprofundar os estudos de alguns dos principais parâmetros que afetam a confiabilidade em circuitos visando à coleta de energia (energy harvesting) e IoT como retificadores de ultrabaixa potência, conversores RF-DC e blocos analógicos básicos implementados com transistores de última geração. Paralelamente, deve-se estudar parâmetros que afetam a confiabilidade em dispositivos semicondutores de última geração, como o NBTI e o ruído telegráfico de transistores sem junções em função da temperatura, bem como determinar os principais parâmetros que afetam a confiabilidade em memórias ReRAM.

### **Resultados:**

Ao longo de 2023, foi possível avançar em diversas das linhas de pesquisa desenvolvidas no escopo da atividade A2.4, como no estudo dos efeitos das armadilhas de interface em transistores sem junções, no estudo das propriedades físicas de memórias RERAM e na aplicação de transistores de última geração em circuitos de ultrabaixa potência visando a coleta de energia através de sinais de radiofrequência. Os resultados alcançados no período compreendido entre janeiro e dezembro de 2023 permitiram a confecção e submissão de 9 artigos em cinco congressos internacionais, além da submissão de 5 trabalhos para periódicos de relevância na área. Na sequência, são descritas as principais atividades realizadas e os resultados alcançados no decorrer de 2023.

### **Circuitos para Aplicação em Sistemas de Ultrabaixa Potência e Energy Harvesting**

No decorrer de 2023, esta linha de pesquisa apresentou diversos avanços significativos. Um dos trabalhos, publicado no periódico IEEE J-EDS, trata da operação de transistores UTBB como diodos e diodos ULP (ultra low power), visando sua aplicação em retificadores de ultrabaixa potência, os quais podem ser aplicados a sistemas de coleta de energia por RF. Na Figura 1 (esquerda), são apresentados esquemas elétricos de transistores configurados como (A) diodos e (B) diodos ULP. Uma característica da tecnologia UTBB consiste na possibilidade de acessar o terminal de substrato de transistores de forma individual, o que permite o seu uso para a modulação das características elétricas de saída dos dispositivos. Na Figura 1(direita), são apresentadas as curvas da razão das correntes de estado ligado e desligado ( $I_{ON}/I_{OFF}$ ) de transistores UTBB operando como diodos em ambas as configurações em função da tensão aplicada ao substrato ( $V_{SUB}$ ). Se pode observar que, dependendo da polarização aplicada ao substrato, diodos baseados em transistores UTBB podem apresentar um aumento em  $I_{ON}/I_{OFF}$ , o qual é mais efetivo na configuração ULP. As vantagens com relação à razão  $I_{ON}/I_{OFF}$ , à corrente de fuga, e mesmo à tensão de condução também são observadas com respeito às características de diodos Schottky, usualmente utilizados em retificadores de ultrabaixa potência.



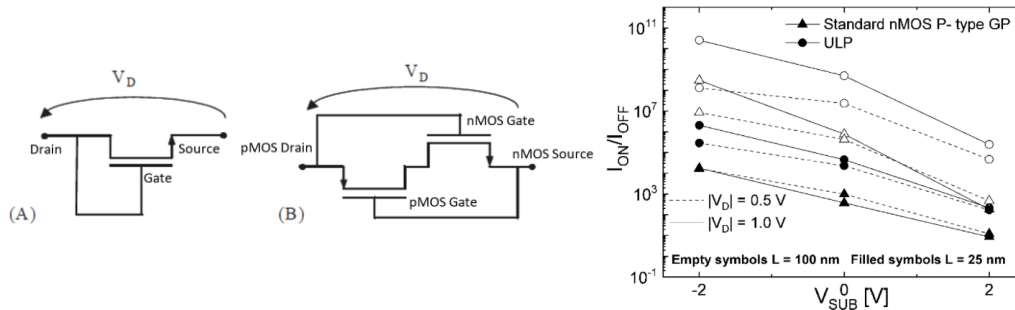


Figura 1. Esquemas elétricos (A) de um diodo implementado com um transistor MOS padrão e (B) de um diodo ULP implementado com dois transistores (esquerda), e curvas da razão das correntes de estado ligado e desligado ( $I_{ON}/I_{OFF}$ ) em função da tensão aplicada ao substrato para diodos convencionais e ULP implementados com transistores UTBB (direita).

Um segundo estudo, apresentado no congresso SBMicro 2023, por sua vez, apresenta um estudo comparativo da aplicação de transistores sem junções a espelhos de corrente de diferentes configurações, onde se pode observar que espelhos de corrente fonte comum apresentam uma boa precisão de saída, embora possuam menor resistência de saída que espelhos de corrente na configuração cascode.

Adicionalmente, foram desenvolvidos alguns estudos visando à otimização de retificadores de sinais RF. Em um deles (apresentado no SIoT 2023), foram utilizadas técnicas de aprendizagem por reforço para a otimização de um circuito retificador de ultrabaixa potência voltado à aplicação em energy harvesting. Também nesta linha de pesquisa, foi proposto um trabalho em que foi utilizado um algoritmo evolucionário para minimizar a influência da temperatura em um circuito retificador proposto para coleta de energia por RF. Neste trabalho, se procurou utilizar um algoritmo evolucionário para identificar quais parâmetros de um diodo RF são responsáveis pela degradação do desempenho em função da temperatura e para otimizar o seu comportamento na faixa de 260 a 340 K. A partir dos resultados, foi possível identificar as faixas de valores para diversos parâmetros, como o expoente da corrente de saturação ( $I_s$  exponent), a resistência de carga ( $R_L$ ), a capacitância de junção ( $C_j$ ), a resistência série do diodo ( $R_s$ ), o potencial da junção ( $V_j$ ) e o coeficiente de transição da junção ( $M$ ), que minimizam a dependência do circuito com a temperatura. Estes resultados foram incluídos em um trabalho recentemente submetido ao periódico Microelectronics Journal.

### Estudo dos Efeitos de Armadilhas de Interface em Transistores de Última Geração

No decorrer de 2023, esta linha de pesquisa apresentou avanços relevantes, visto que foi possível calibrar um simulador numérico a partir de medidas efetuadas antes da pandemia e investigar o efeito da posição das armadilhas de interface no ruído apresentado por transistores sem junções. Este estudo buscou identificar como uma única armadilha de interface localizada em diferentes posições do canal desde as proximidades da fonte até o dreno, como indicado na Figura 2 (esquerda), adiciona uma componente de ruído telegráfico à resposta do dispositivo. Como o potencial de superfície dos transistores sem junções depende das condições de polarização e varia ao longo do comprimento de canal, foi demonstrado que armadilhas próximas à região de fonte resultam em maior densidade espectral de ruído ( $S_{Idmax}$ ), especialmente para baixas sobreensões de porta, como indicado na Figura 2 (direita). Este estudo resultou na confecção de um trabalho publicado recentemente no periódico Solid-State Electronics.

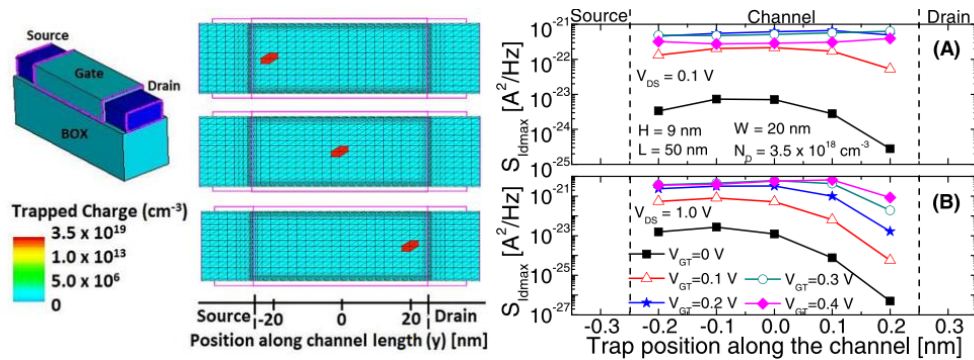


Figura 2. Esquema tridimensional de um transistor sem junções de porta tripla e sua vista superior indicando armadilhas de interface localizadas em diferentes posições (esquerda) e máxima densidade espectral de ruído ( $S_{idmax}$ ) em função da posição de uma armadilha ao longo do canal para diferentes condições de polarização (direita).

Outro efeito relacionado às armadilhas de interface em transistores MOS, consiste no NBTI, em que a tensão de limiar de um dispositivo é alterada após o mesmo permanecer com a porta polarizada por um longo período de tempo. Foi desenvolvido um trabalho buscando identificar a dependência do NBTI de transistores sem junções com suas condições de polarização, em que foi observado que o efeito decorrente do NBTI aumenta com a redução do valor absoluto da tensão de dreno e tende a se estabilizar. Este estudo foi submetido ao periódico Solid-State Electronics, o qual se encontra em avaliação. Finalmente, durante o primeiro semestre de 2023, o docente contribuiu com a Dra. Maria Glória de Caño Andrade, da UNESP, para a confecção de um trabalho relacionado aos parâmetros analógicos e ao ruído de baixa frequência de transistores de alta mobilidade de elétrons (HEMTs). Neste trabalho, baseado inteiramente em resultados experimentais, foi possível notar que a orientação cristalina da região de canal tem pouca influência nos parâmetros analógicos e no ruído dos dispositivos, o que pode estar relacionado à condução ocorrer majoritariamente através da camada bidimensional de elétrons (2DEG) formada no canal. Este trabalho foi publicado recentemente no periódico Solid-State Electronics.

### Estudo da Física de Funcionamento de Memórias ReRAM

Este trabalho se iniciou em meados de 2022 com a oportunidade do aluno de doutorado Fernando José da Costa efetuar um estágio no New Jersey Institute of Technology (NJIT), sob a supervisão do Prof. Dr. Durgahmabad Misra. Durante a estadia, o aluno teve contato com estruturas capacitivas desenvolvidas pela Tokio Electronics para aplicação como memórias ReRAM de múltiplos níveis lógicos. No período compreendido entre novembro de 2022 e março de 2023, foram efetuadas medidas da capacitância dos dispositivos em função da tensão aplicada entre seus terminais, como pode ser observado na Figura 3 (esquerda). Estas curvas permitiram a extração de diversos parâmetros relacionados à física de funcionamento dos dispositivos como a dependência da capacitância com a largura de pulsos aplicada entre os terminais. Como se pode notar na Figura 3 (direita), ao se aumentar a largura de pulso aplicada entre os terminais, há um pequeno incremento na capacitância, o que indica que estes dispositivos podem ser aplicados a memórias de múltiplos níveis lógicos. Os dados foram tratados e geraram dois artigos apresentados em congressos internacionais, ambos tendo sido convidados à submissão de versões estendidas a periódicos de relevância na área.

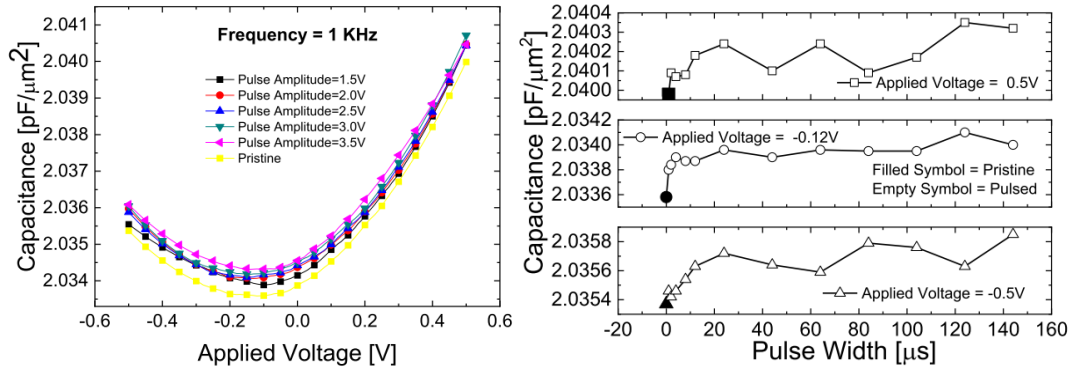


Figura 3. Capacitância de memórias ReRAM em função tensão aplicada entre seus terminais para diferentes amplitudes de pulso (esquerda) e capacitância em função da largura de pulso aplicada para difere

## A2.5 Concepção de um Cabo Instrumentado com nós sensores sem fio autônomos e integrados para medição e detecção de furto de energia elétrica

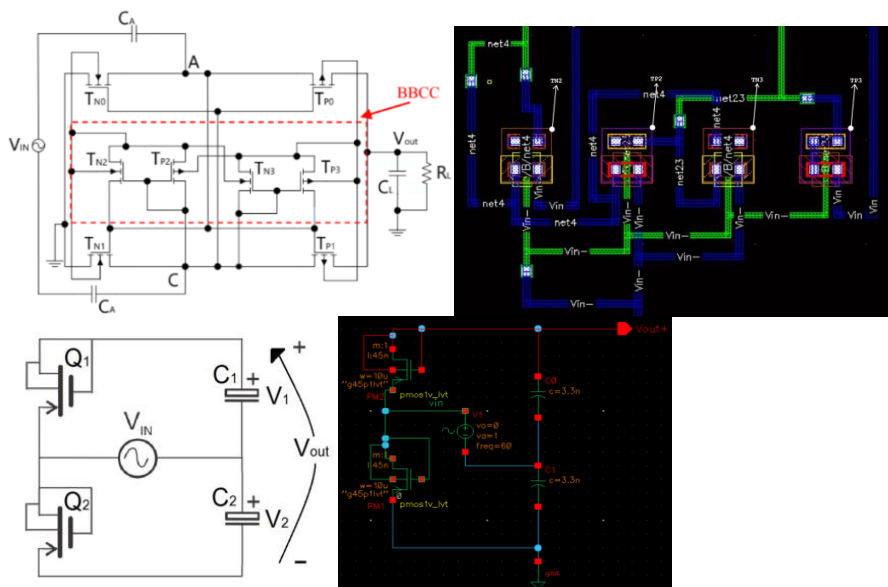
*Cleonilson Protasio de Souza, Yuri Percy Molina Rodriguez, Fabrício Braga Soares de Carvalho*

### Objetivo:

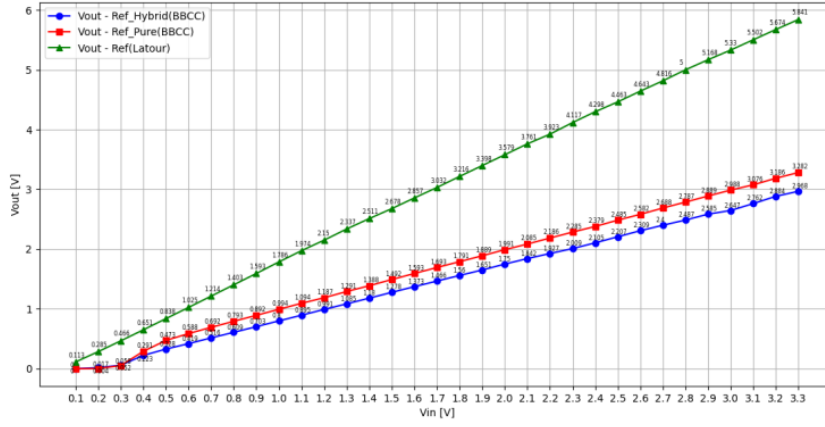
O objetivo desta atividade é o desenvolvimento de uma concepção inovadora de um chip de um nó sensor sem fio implantável em isolamento de cabos de energia elétrica para fins de instrumentação invisível visando monitoramento de energia e detecção de fraudes em ligações de ramais de entrada.

### Resultados:

- Após recebermos a Carta Patente, BR 102014016701-3- CABO DE ENERGIA ELÉTRICA INSTRUMENTADO, expedida em: 19/04/2022, foi dada grande divulgação pela UFPB pelo alcance do potencial da patente: detectar desvios fraudulentos de energia elétrica (gatos). Como resultado, fizemos reuniões com a concessionária local.
- No contexto de detecção de desvios fraudulentos de energia elétrica (gatos), iniciamos um projeto de P&D com a concessionária de energia ENERGISA para o desenvolvimento de um sistema de detecção de fraude por meio de ondas viajantes. Este projeto não prevê a construção de um chip, pois estamos utilizando dispositivos e chips de bancada.
- Realizamos estudos no módulo de retificação do coletor de energia para o chip do CABO INSTRUMENTADO, pois este é alimentado por indução eletromagnética via bobina. Testamos algumas topologias, como a BBCC(Bulk Biasing Control Circuit) e a do retificador de Latour, que atingiu até 42,5% da tensão de entrada nas regiões de 100 mV até 200 mV.



Análise do sinal



## A2.6 Amplificadores de Potência para Radiocomunicações Móveis

*Robson Nunes de Lima, Luciana Martinez, Maicon Deivid Pereira, Fabricio Gerônimo Simões Filho, Edson Pinto Santana, Raimundo Carlos Silvério Freire*

### Objetivo:

O trabalho diz respeito à concepção e implementação de amplificadores de Potência para Radiocomunicações Móveis. Nesse contexto, os principais objetivos são:

- (i) Desenvolvimento de técnicas de síntese de impedância;
- (ii) Concepção de redes de adaptação de impedância baseadas em defasadores;
- (iii) Concepção e implementação de amplificadores de potência de banda-larga;

Além disso, o grupo tem trabalhado com projetos que visam soluções para sistemas de comunicações móveis em redes corporais e arquiteturas de circuitos de baixo consumo.

### Resultados:

- Amplificadores de potência banda larga:

Amplificadores de potência discretos com o transistor GaN HEMT CG2H40010F: foram realizados projetos e simulações de amplificadores de RF classe A fonte comum para avaliação de comportamento do transistor e da largura de banda alcançável na faixa de 3,5 GHz, com potência de saída de 3 W e considerando casamento de impedâncias apenas da fundamental e ideal. A figura 1 apresenta (a) uma configuração de simulação do amplificador, (b) resultados de load pull e (c) resultados de desempenho em grande e pequenos sinais, que indicam eficiência de 31,8 %, ganho de grande sinais de 15,5 dB em 3,5 GHz, com return loss na entrada menor que -10 dB entre 3 GHz e 3,7 GHz, e return loss de saída entre -6,7 dB e -12,7 dB nesta mesma faixa de frequência.

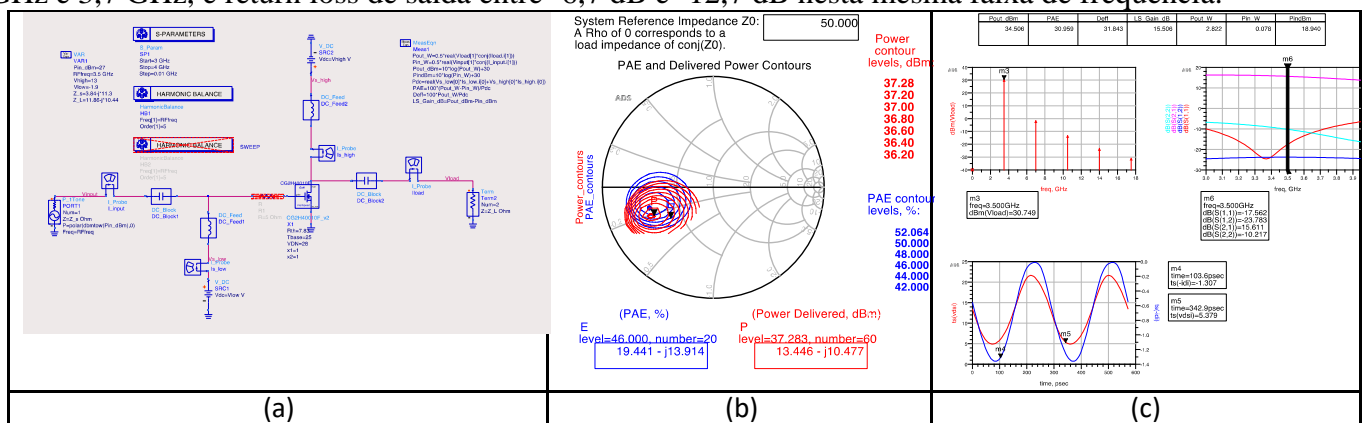
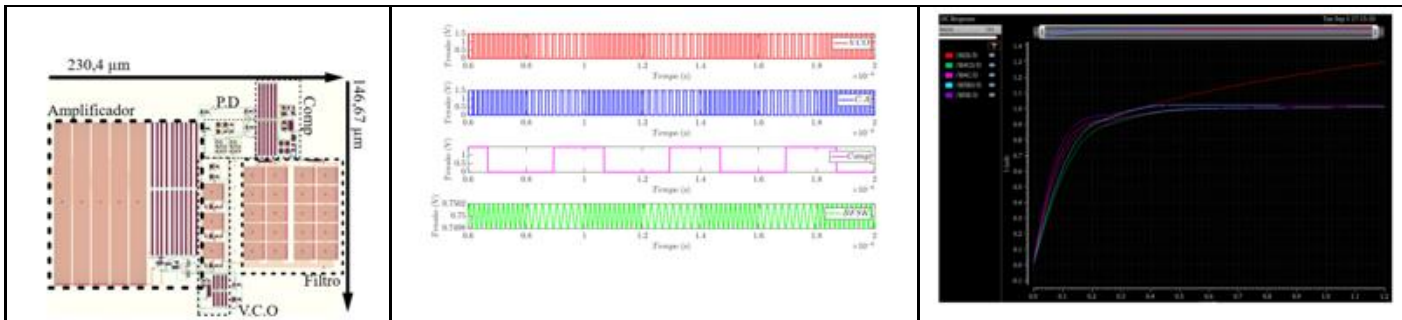


Figura 1 – (a) configuração de simulação, (b) load pull (c) desempenho em grande e pequenos sinais .

- Circuitos de baixo consumo e para redes corporais de comunicação:

1. Circuito de comunicação para redes corporais: foi realizado o projeto de um receptor para HBC em tecnologia CMOS de 180 nm para demodulação BFSK utilizando uma arquitetura que explora o fenômeno de injection locking. As simulações pós-leiaute do circuito demonstram a capacidade do receptor para operar na faixa entre 40 e 60 MHz, com taxas de dados de até 5 Mbps, consumo entre mínimo de 0,74 mW para VDD de 1,5 V, com uma eficiência energética de 148 pJ/bit. O circuito foi enviado para fabricação através do programa APCI - SBmicro no segundo semestre de 2023. Seguem, na Figura 2, (a) o layout do circuito e (b) um resultado de simulação mostrando os sinais de entrada (BFSK) e em outros pontos do circuito (VCO, CA e na saída demodulada Comp).
2. Espelhos de corrente cascode utilizando a rede LSOT: foram produzidos leiautes e simulações pós-leiaute de espelhos de corrente comum e cascode em tecnologia CMOS 130 nm utilizando a rede LSOT (que é um arranjo de transistores projetado para formar um transistor equivalente com uma tensão de saturação menor). Os resultados pós-leiaute confirmam a melhora da regulação com a redução da tensão mínima de saída dos espelhos com LSOT quando comparado com suas versões sem este circuito, mantendo consumo similar e com pouco efeito na resposta em frequência, apesar do aumento da área dos circuitos. A confecção dos leiautes permitirá uma futura fabricação dos circuitos. A Figura 2 (c) apresenta a relação Iout x Vout dos espelhos: Comum (Curva /M2S/D), Cascode (Curva /M4C/D), Cascode+LSOT (Curva /M4C/D), RCCM (Curva /M5R0/D) e RCCM+LSOT (Curva /M5R0/D) respectivamente.



## A2.7 Circuitos de condicionamento e interface com sensores

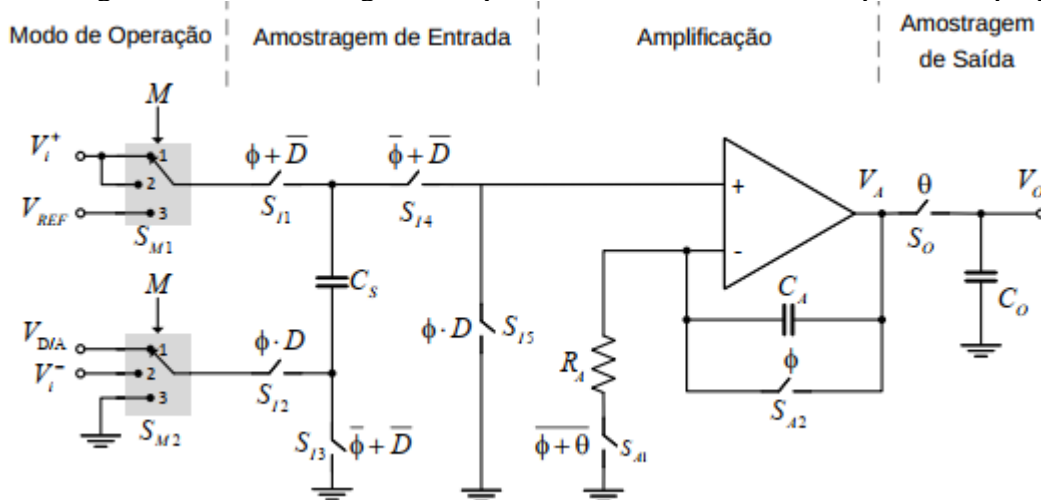
*Sebastian Yuri Cavalcanti Catunda, Antonio Wallace Antunes Soares, Raimundo Carlos Silvério Freire, Juan Moises Mauricio Villanueva*

### Objetivo:

O objetivo central desta atividade é a pesquisa e desenvolvimento de circuitos de condicionamento e interfaces programáveis para sensores, assegurando compatibilidade com uma variedade de tipos de sensores. Além disso, objetiva-se incorporar técnicas avançadas de processamento de dados e inteligência computacional no tratamento de sinais e dados. Isso visa otimizar a medição ou estimação de grandezas medidas, utilizando esses diversos tipos de sensores, para melhorar a precisão, eficiência e capacidade de análise dos sistemas de medição.

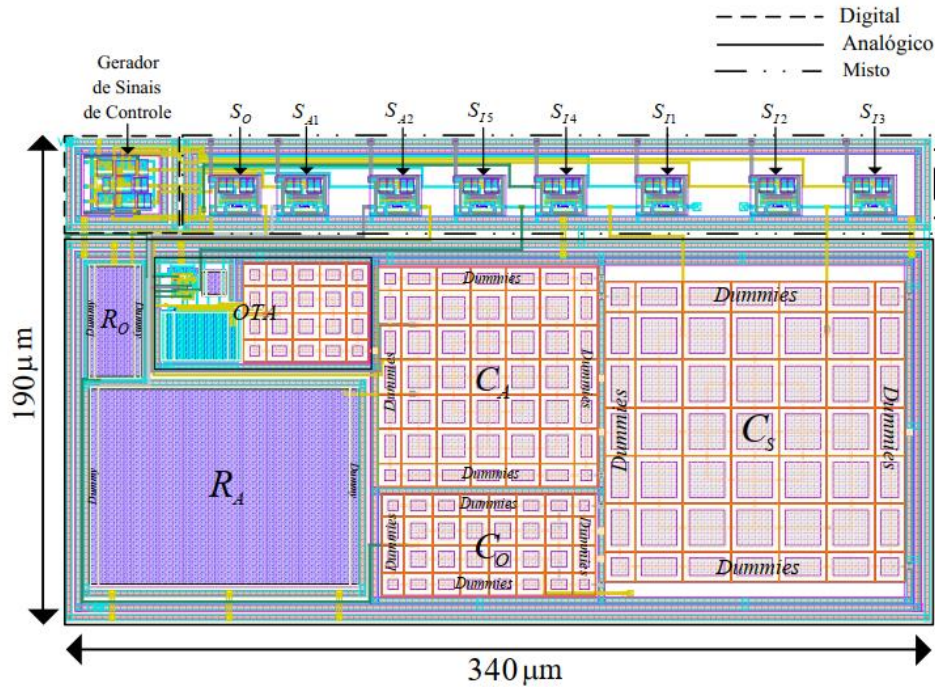
### Resultados:

Este trabalho é um aprofundamento de estudos anteriores e apresenta a pesquisa e desenvolvimento de um amplificador integrador com ganho programável por largura de pulso para sistemas em chip. Uma das principais vantagens da arquitetura do PGA proposto é que ela utiliza poucos componentes e o número dos valores de ganho é independente da área ocupada pelo circuito. Além disso, a arquitetura permite ser configurada para a operação com sinais de terminação única ou para sinais diferenciais. O circuito integrado foi projetado utilizando a tecnologia CMOS de  $0,18\ \mu\text{m}$  da TSMC, apresentando uma dissipação de energia média de  $123,2\ \mu\text{W}$  e ocupando uma área de aproximadamente  $0,065\ \text{mm}^2$ . O amplificador tem as seguintes especificações: Faixa de ganho de 2 a 26 V/V e frequência de amostragem de 20 kHz. Na figura a seguir, mostra-se o diagrama esquemático de alto nível do amplificador programável

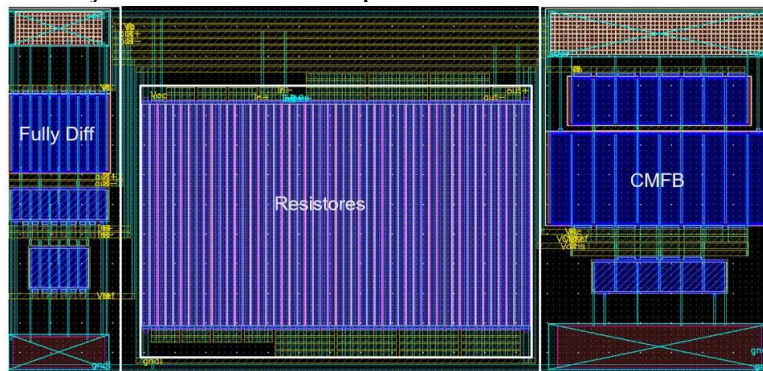


O leiaute completo do amplificador programável é mostrado na figura a seguir

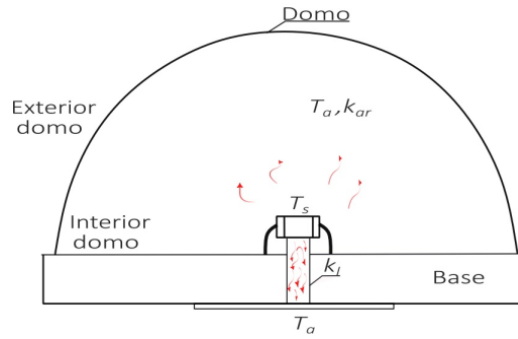




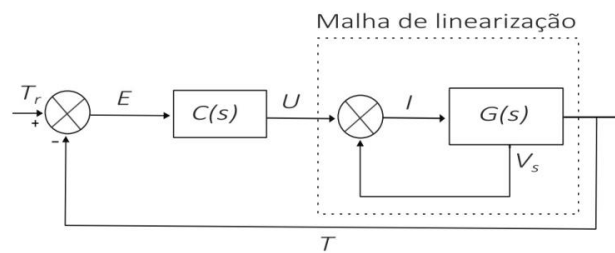
Trabalhamos também no projeto de um amplificador diferencial completo como objetivo de adequar o nível comum de um sinal diferencial para o amplificador programável mostrado anteriormente. A necessidade da adequação do nível comum do sinal diferencial se dá para diminuir o erro de amostragem do amplificador programável para estes tipos de sinais, conforme foi observado por simulações. O leiaute do amplificador diferencial é mostrado a seguir



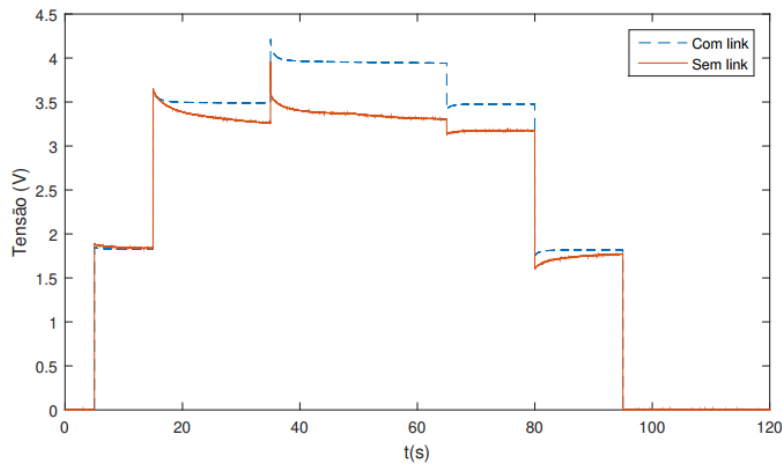
Um terceiro trabalho é na linha de “Arquiteturas para Sensores Termorresistivos para Medição de Radiação Incidente”. Sua proposta será de desenvolver uma arquitetura de sensor aquecido empregando linearização por realimentação de tensão, para que o sensor seja excitado por corrente. A resposta do sistema também será melhorada com a inclusão de um link térmico do sensor para a referência de temperatura ambiente. Estudos iniciais estão sendo realizado para comparação dos modos de controle à temperatura constante e à diferença de temperatura constante. O diagrama estrutural é apresentado na figura a seguir.



O diagrama em blocos do modelo do sistema de controle e medição é apresentado na figura a seguir, em que  $C(S)$  representa o controlador e  $G(S)$  o sensor termorresistivo com linearização por realimentação.



Resultados esperados são uma melhor sensibilidade à radiação incidente, melhor resposta dinâmica e melhor eficiência energética, quando comparado com estruturas clássicas de sensores termorresistivos. Simulações iniciais com modelo de alto nível foram realizadas com a introdução do link térmico apresentando resultados satisfatórios. Na figura a seguir, apresentam-se as respostas de tensão da arquitetura com e sem link térmico para variações da irradiância na forma de degraus. Observa-se que o link térmico proporciona uma maior estabilidade e melhor resposta dinâmica da tensão gerada, do que sem o link térmico.



## A2.8 Amplificadores Integrados utilizando Nano-transistores Avançados

João Anotnio Martino, Paula Ghedini Der Agopian, Vanessa Cristina Pereira da Silva.

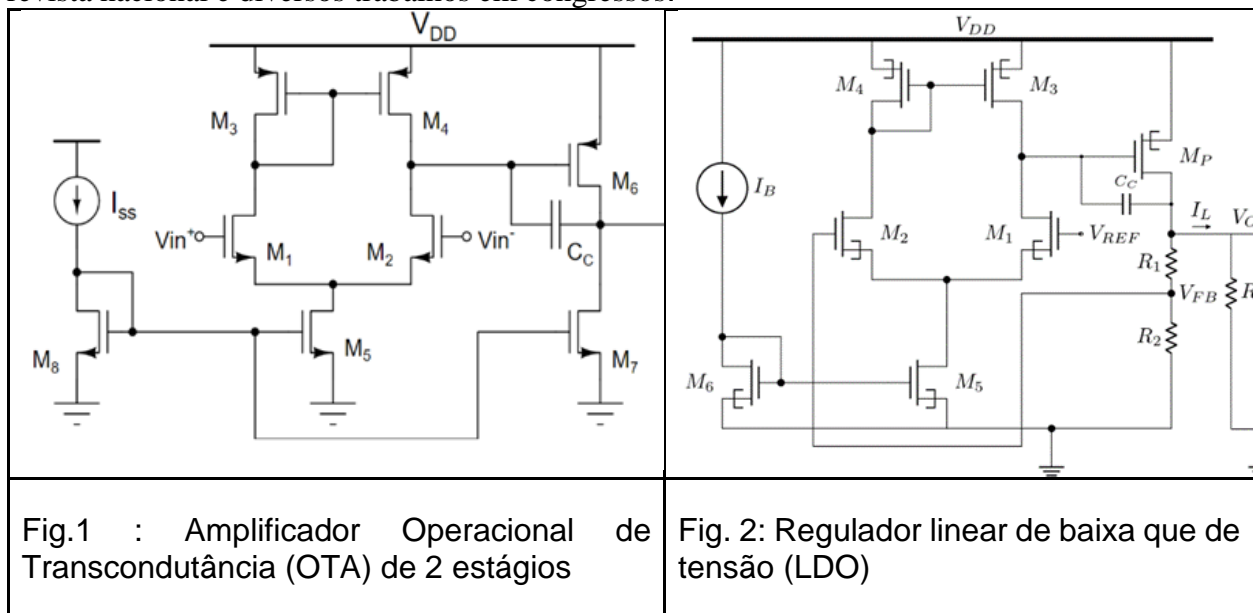
### Objetivo:

- 1) Caracterizar eletricamente os transistores nanométricos avançados.
- 2) Projetar amplificadores de tensão integrados utilizando curvas características experimentais de transistores avançados com tecnologias compatíveis com os Bio-FETs, Bio-TFETs e Bio-FinFETs.

### Resultados:

Uma vez que os transistores que vem sendo desenvolvidos para os futuros nós tecnológicos ainda não possuem modelos bem consolidados para que seja possível a simulação de blocos analógicos de maneira realista, temos como principal objetivo o projeto do blocos analógicos básicos, como por exemplo o amplificador, utilizando transistores fabricados em estruturas de nanofios e nanofolhas de silício utilizando as características experimentais dos mesmos.

No ano de 2023 foram projetados blocos analógicos básicos como o Amplificador Operacional de Transcondutância (OTA) de 2 estágios (figura 1) e o Regulador linear de baixa queda de tensão (LDO) (figura 2), utilizando dados experimentais de transistores avançados. Considerando-se o bloco Amplificador Operacional de Transcondutância (OTA) de 2 estágios foram projetados OTAs utilizando transistores FinFETs de referência, OTAs utilizando transistores FinFETs de canal tensionado e OTAs utilizando transistores fabricados em nanofios de porta ômega. Quando o foco passa para os reguladores lineares de baixa queda de tensão foram projetados LDOs utilizando-se transistores fabricados em nanofolhas de silício e LDOs utilizando transistores de tunelamento (TFETs). Os projetos considerando transistores de tunelamento ainda se dividem em 2 os que utilizaram TFETs fabricados em estrutura de nanofios e os fabricados na estrutura “em linha” (Line-FETs). Como resultado foram publicados 3 artigos em revistas internacionais, 1 artigo em revista nacional e diversos trabalhos em congressos.



## **Área A3 - Dispositivos Avançados**

### **Resumo da Área A3:**

*João Antonio Martino*

*A área de Dispositivos Avançados (Área A3) é composta de 11 atividades:*

*A3.1 - Dispositivos em SiC para eletrificação veicular*

*A3.2 - Caracterização elétrica e desenvolvimento de modelos compactos para ruído, aging e self-heating em dispositivos nanométricos*

*A3.3 - Simulação atômica de dispositivos Semicondutores*

*A3.4 - Simulação e Modelagem de Dispositivos CMOS avançados e aplicações*

*A3.5 - Utilização de dispositivos CMOS avançados para aplicações em Internet das Coisas*

*A3.6 - Utilização de dispositivos CMOS avançados para aplicações em Computação Quântica*

*A3.7 - Estudo da segunda geração de estilos de leiautes para MOSFETs*

*A3.8 - Fabricação de Transistores de Grafeno (GFET – Graphene Field Effect Transistor)*

*A3.9 - Transistor Reconfigurável BESOI MOSFET como Biossensor (Bio-FET)*

*A3.10 - Transistor Túnel-FET como biossensor*

*A3.11 - Transistor Bio-FinFET como Biossensor*

*Como pode ser visto diretamente dos títulos das atividades, serão realizadas a fabricação, caracterização, simulação e modelagem de diversos dispositivos desenvolvidos tanto no Brasil como no exterior.*

*Será apresentado a seguir de forma resumida os principais resultados obtidos das 11 atividades desenvolvidas em 2023.*

### A3.1 Dispositivos em SiC para eletrificação veicular

*José Alexandre Diniz, Marcos Puydinger, Renato A. Minamisawa, Joel Fillipe Guerreiro, Ricardo Cotrin Teixeira*

#### Objetivo:

Desenvolvimento da tecnologia com semicondutor SiC para altas potências (kW), exigidas na eletrificação veicular, com as fabricações e caracterizações de diodos Schottky e capacitores MOS (Metal-Oxide-Semiconductor). A Figura 3.1.1. mostra, respectivamente, os esquemáticos em corte dos dois dispositivos sobre SiC, indicando as concentrações de dopantes de cada parte dos substratos de SiC e os filmes finos que serão usados como eletrodos ou dielétricos. Filmes finos de óxidos  $\text{Al}_2\text{O}_3$  e  $\text{TiO}_x$  e de nitreto  $\text{AlN}$  serão testados como dielétricos de porta nos capacitores MOS sobre substratos de SiC, que são usados para altas potências com centenas de amperes e tensões maiores que mil volts. Para essas mesmas potências, diodos Schottky, também sobre substratos de SiC, serão fabricados com eletrodos de Al, Ti, TiN e Ni, em que serão testados os comportamentos ôhmico e Schottky desses metais com o semicondutor de SiC. Diodos Schottky em SiC com esses materiais são novidades no Brasil, especialmente para aplicações de eletrônica de alta potência para automóveis e aviões elétricos. Tais veículos são essenciais para redução da emissão de carbono no ambiente e para o desenvolvimento sustentável e qualidade de vida. Trata-se de projeto conjunto com o Instituto de Pesquisa Eldorado, para desenvolvimento de dispositivos em SiC de alta potência no Brasil.

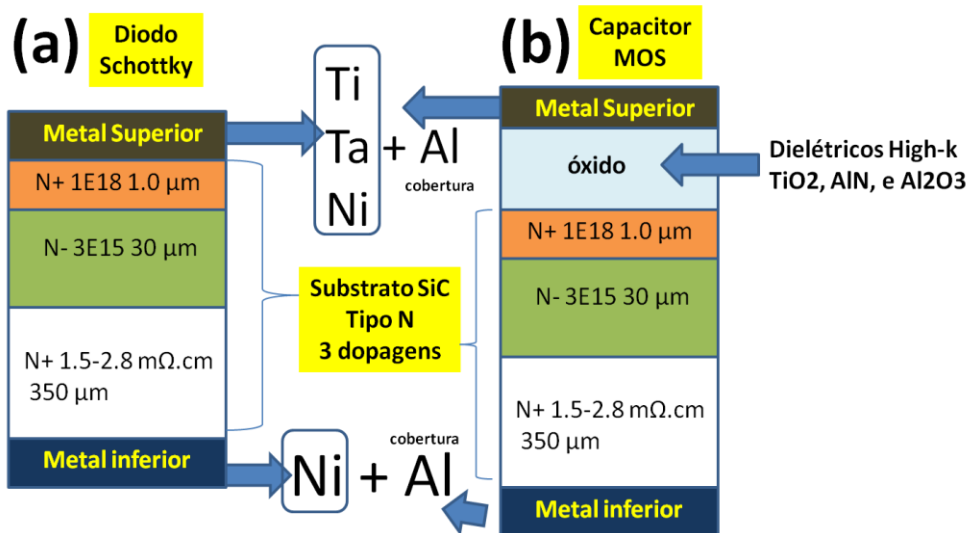


Figura 3.1.1. – Esquemáticos, em corte: (a) diodo Schottky e (b) capacitor MOS (Metal-Oxide-Semiconductor) sobre SiC, indicando as concentrações de dopantes de cada parte dos substratos e os filmes finos que serão usados como eletrodos (Ti, Ta, Ni e Al) ou dielétricos ( $\text{SiO}_2$ ,  $\text{TiO}_2$ ,  $\text{AlN}$  e  $\text{Al}_2\text{O}_3$ ).

#### Resultados:

Primeiros protótipos de Diodo Schottky

Estão sendo fabricadas estruturas de diodos Schottky sobre substrato de SiC, tais como representadas na Figura 3.1.1(a), como eletrodos superiores formados por camadas ultra-finas de 2 nm de espessura de Ti ou Ta ou Ni com adicional filme de 100 nm de Al. Os diodos fabricados foram testados eletricamente, através das medidas das curvas de corrente versus tensão elétrica (IxV). Com essas curvas são possíveis as extrações da altura de barreira de potencial entre metal do eletrodo superior e semiconductor e o fator de idealidade de cada estrutura. Para melhorar os contatos entre metal e semiconductor, e conseqüentemente reduzir a altura das barreiras, recozimentos térmicos, antes da deposição de Al, com temperaturas entre 500 e 650°C, foram executados. Foram extraídas as curvas para todas as estruturas com as temperaturas variadas. Consideram-se os melhores resultados, quando os fatores de idealidade dos diodos são próximos de 1,0, que é o ideal e indica que a fabricação do dispositivo ficou de excelente nível, especialmente em relação aos mínimos defeitos de superfície na interface entre eletrodo superior e semiconductor. Nesse primeiro relatório, são apresentados os resultados das estruturas Ta/SiC. Os valores de fator de idealidade dessas estruturas são em torno de 4,0, 3,8, 2,9 e 1,1 para temperaturas de recozimento de 500, 550, 600 e 650°C, respectivamente. Pelos resultados apresentados, os valores de fator de idealidade reduzem conforme se aumenta a temperatura de recozimento, indicando uma melhora significativa nos contatos de Ta e SiC para 650°C, devido à redução drástica dos parâmetros extraídos de 4,0 para 1,1. A seguir, na Figura 3.1.2. são apresentadas as curvas IxV dessas estruturas para diferentes temperaturas. São curvas com escala logarítmica no eixo I para extração do fator de idealidade ( $\eta$ ) e da altura de barreira ( $\Phi_B$ ) de cada estrutura. Foram testados quatro diodos por estruturas resultando, respectivamente, valores médios de  $\eta$  e de  $\Phi_B$  de 1,1 e 0,77 eV. São valores considerados bons e as fabricações e as caracterizações devem ser repetidas e reavaliadas para verificar a repetibilidade dos parâmetros extraídos.

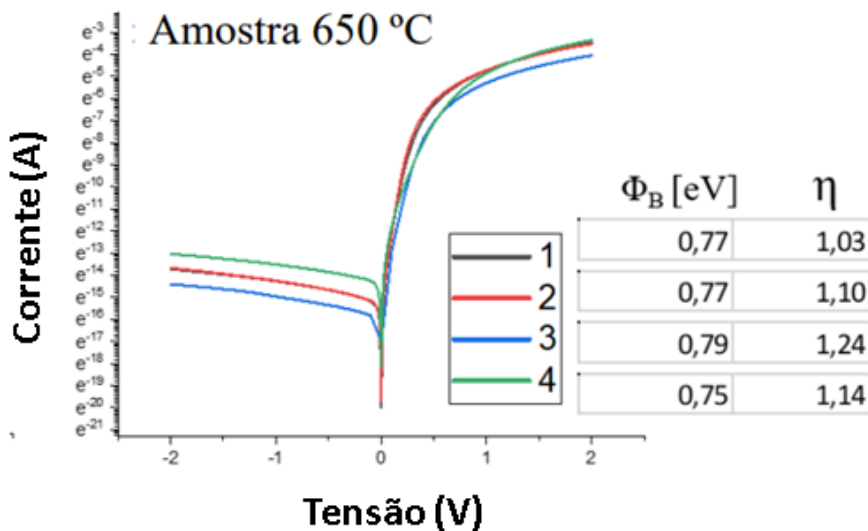


Figura 3.1.2. Curvas IxV das estruturas Ta/SiC com recozimento em temperatura de 650°C. São curvas com escala logarítmica no eixo I para extração do fator de idealidade ( $\eta$ ) e da altura de barreira ( $\Phi_B$ ).

Estão sendo fabricadas estruturas de capacitores MOS sobre substratos de Si e de SiC, tais como representadas na Figura 3.1.1(b), como eletrodos superiores formados por camadas ultra-finas de 2 nm de espessura de Ti com adicional filme de 100 nm de Pt e dielétrico de porta de TiO<sub>2</sub>. Os capacitores fabricados, com as estruturas Pt/Ti/TiO<sub>2</sub>/Si/Ti/Pt e Pt/Ti/TiO<sub>2</sub>/SiC/Ti/Pt, foram testados eletricamente, através das medidas das curvas (Figura 3.1.3) de capacitância versus

tensão ( $CxV$ ) (em (a) e (b)) e de corrente versus tensão elétrica ( $IxV$ ) (em (c) e (d)). Com essas curvas são possíveis as extrações das tensões de banda-plana ( $V_{FB}$ ) e das variações de tensão para a região de depleção, e da corrente de fuga, respectivamente. A Tabela 3.1.1 mostra os valores dos parâmetros extraídos das curvas da Figura 3.1.3.

Tabela 3.1.1. Valores das tensões de banda-plana ( $V_{FB}$ ) e das variações de tensão para a região de depleção, e da corrente de fuga extraídos das curvas da Figura 3.1.3.

Estrutura Capacitor	Tensão de banda plana $V_{FB}$ (V)	Varição de Tensão (V) Região de Depleção	Corrente de Fuga (-1V) (A)	Corrente de Fuga (+1V) (A)
TiO <sub>2</sub> /Si	0.11	0.6	600 n	1 m
TiO <sub>2</sub> /SiC	1.1	0.4	30 p	8 $\mu$

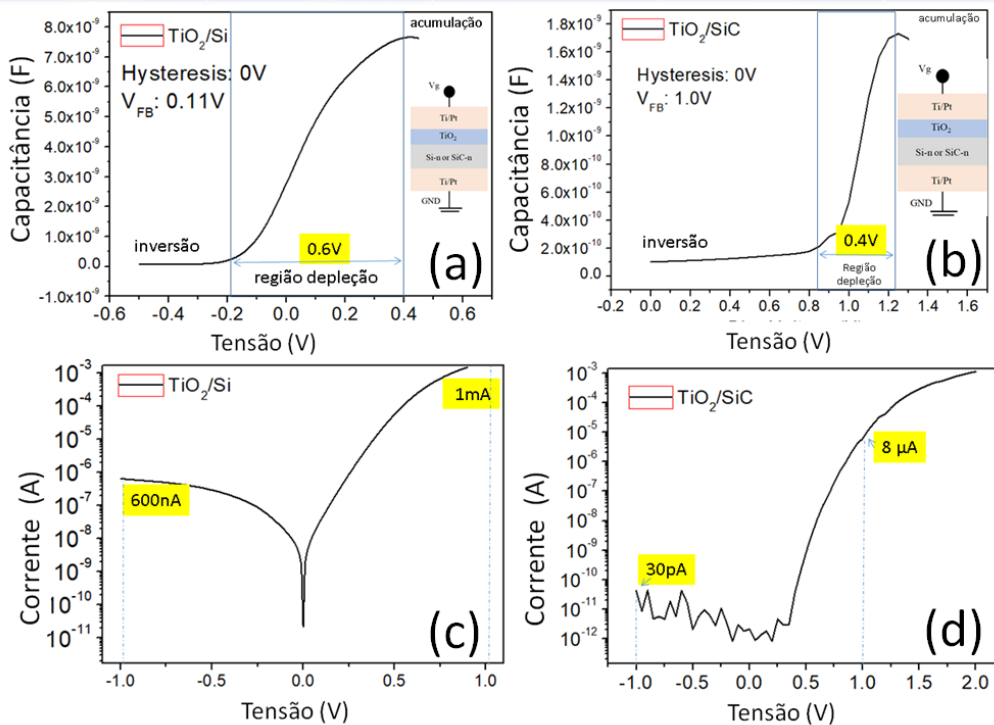


Figura 3.1.3- Curvas de capacitância versus tensão ( $CxV$ ) (em (a) e (b)) e de corrente versus tensão elétrica ( $IxV$ ) (em (c) e (d)) dos capacitores fabricados, com as estruturas Pt/Ti/TiO<sub>2</sub>/Si/Ti/Pt e Pt/Ti/TiO<sub>2</sub>/SiC/Ti/Pt. São indicados os valores de  $V_{FB}$  e da variação de tensão na região de depleção, e de corrente de fuga para nas curvas  $CxV$  e  $IxV$ , respectivamente.

A variação de tensão da polarização da região de depleção (indicada nas curvas  $CxV$  – Figuras 3.1.3 (a) e (b)) do capacitor MOS está relacionada à densidade de carga da interface ( $D_{it}$ ). Quando os valores de  $D_{it}$  são superiores a  $10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ , a transição, observada nas curvas  $CxV$  entre regiões de acumulação e inversão, que é a de depleção de portadores no semiconductor, apresenta distorção (alongamento) na região de depleção, ocorrendo valores de variação de tensão maiores que 1 V. Nas curvas  $CxV$  – Figuras 3.1.3 (a) e (b) – os valores extraídos (Tabela 3.1.1) da variação de tensão da região de depleção são de 0,6 V e 0,4 V para estruturas MOS com TiO<sub>2</sub>/Si e TiO<sub>2</sub>/SiC, respectivamente. Como a estrutura TiO<sub>2</sub>/SiC

apresentou menor valor, indica que tem menor densidade de carga da interface da ordem de 33% de redução.

A corrente de fuga (indicada nas curvas IxV – Figuras 3.1.3 (c) e (d)) pode ser alta ( em torno de 1 mA), pois o material TiO2 apresenta no seu diagrama de bandas de energia (Figura 3.1.4), uma variação de energia da banda proibida entre os extremos das bandas de condução (Ec) e de valência (Ev), conhecida em inglês como band-gap energy (EG), da ordem de 3,25 eV, que é maior do que o EG do Si em torno de 1,1 eV, conforme mostra a Figura 3.1.4, e que é similar ao valor do EG do 4H-SiC de 3,25 eV, para temperatura de 300 K. No diagrama de bandas de energia (Figura 3.1.4) de uma estrutura MOS de Al/TiO2/Si, verifica-se que a diferença de energia entre os níveis Ec (em inglês - conduction band off-set ( $\Delta E_c$ )) do TiO2 e do Si é da ordem de 0,9eV. Para o semiconductor 4H-SiC, o  $\Delta E_c$  é praticamente zero, pois os valores de EG do TiO2 e do SiC são em torno de 3,25 eV. Valores de  $\Delta E_c$  menores que 1eV indica baixa altura de barreira entre o dielétrico de porta e o semiconductor, o que permite aumento da corrente de fuga pelo dielétrico, devido ao tunelamento Fowler Nordheim ou à emissão termoiônica Schottky por cima da barreira. Esses valores de  $\Delta E_c$  podem aumentar quando se tem a formação de ligações TiSiO, TiC ou SiO na interface entre TiO2 e Si ou SiC. Assim, o band-gap na interface (com essas ligações) é alterado e aumentado, pois os valores de EG para SiO2 e TiO2 são de 9 eV e 3,25 eV, já que se tem uma mistura desses materiais, ocorrida da interação/oxidação de ambos no início da deposição do dielétrico sobre o semiconductor. Se as ligações foram formadas, as correntes de fuga devem ser reduzidas, conseqüentemente, a passivação das ligações insaturadas na interface ocorre. Os valores de correntes de fuga para tensões de porta de VG de -1V e +1V indicados nas curvas IxV – Figuras 3.1.3 (c) e (d) – são de 600 nA e 30 pA, e 1 mA e 8 $\mu$ A, para estruturas MOS com TiO2/Si e TiO2/SiC, respectivamente. As correntes de fuga para estruturas TiO2/SiC são muito menores que as apresentadas para TiO2/Si. Para VG negativo a redução é de 4 ordens de grandeza. Para positivo, a redução é de 3 ordens. O deslocamento da banda da condução  $\Delta E < 1$  eV para TiO2/Si permitiu maior corrente de fuga, e a formação de TiSiO ou SiO na interface dessa estrutura não ocorreu. No entanto, devido aos valores mais baixos de corrente de fuga, pode ter ocorrido a formação de TiSiO, TiC ou SiO na interface para a estrutura TiO2/SiC. Está de acordo com a redução de 33% da densidade de carga de interface na mesma estrutura extraída na medida CxV.

A equação 3.1.1, a seguir, mostra que a tensão de banda-plana VFB (extraída nas medidas CxV - Figuras 3.1.3 (a) e (b)) depende da energia do band-gap do semiconductor (EG), da função de trabalho do metal ( $W_F$ ) e da variação do dipolo elétrico na interface do dielétrico de alta constante dielétrica (em inglês High K, tais como o TiO2 com K em torno de 100) com o semiconductor ( $\Delta_{HK/semiconductor}$ )

$$V_{FB} = \left( \frac{Q_0 A}{C_{oxinv}} + \chi_{Si} + \frac{E_{GSi}}{2} \pm \phi_b \right) - W_F + q\Delta_{MG/HK} + q\Delta_{HK/semiconductor} \quad \text{Eq. 3.1.1}$$

Os valores extraídos de VFB são positivos, indicando cargas negativas, o que pode ser devido à variação do dipolo elétrico nas interfaces high-k(TiO2)/semiconductor (Si ou SiC). Além disso, valores positivos de VFB podem ser devidos à variação dos valores da função de trabalho (WF) do metal semiconductor (Ti / Pt ~ 6 eV), principalmente para capacitores em substrato de SiC tipo n. Quando os valores VFB de 0,11 V e 1,1 V, respectivamente, para capacitores MOS em substrato de Si (EG = 1,1 eV) são comparados com aqueles para dispositivos em substrato de SiC (EG = 3,25 eV), foi observado um aumento de cerca de 0,9 V-1V. A maior variação



novamente é para a estrutura  $\text{TiO}_2/\text{SiC}$  e se houve variação de dipolo na interface, provavelmente ocorreu a formação das ligações de  $\text{TiSiO}$ ,  $\text{TiC}$  ou  $\text{SiO}$  na interface dessa estrutura.

## **A3.2 Caracterização Elétrica e Desenvolvimento de Modelos Compactos para Ruído, Aging e Self-Heating em Dispositivos Nanométricos**

*Gilson Inácio Wirth, Alan Carlos Junior Rossetto, Fabio Fedrizzi Vidor, Raphael Martins Brum*

### **Objetivos:**

Desenvolvimento de modelos e técnicas de simulação para a adoção de novas tecnologias por projetistas de circuitos integrados, e para exploração de novos paradigmas de projeto. Suportam o trabalho dos projetistas de circuitos e desenvolvedores de novas tecnologias não apenas como ferramentas computacionais, mas também como plataforma para a compreensão de processos tecnológicos complexos.

### **Resultados:**

Realizamos a caracterização elétrica de ruído, aging e self-heating em dispositivos nanométricos, o que inclui FETs e novos dispositivos, como ReRAM (memristors) e transistores para eletrônica flexível (como de nanopartículas de ZnO). Dispositivos emergentes também estão sujeitos a efeitos de ruído e degradação. O trabalho de caracterização elétrica é desenvolvido localmente na UFRGS, bem como em conjunto com os parceiros, como a empresa NXP Semiconductors na Holanda. Na UFRGS realizamos principalmente medidas de tensão ou corrente em função do tempo em estação micro provadora. Os dispositivos FET são obtidos através dos programas de prototipagem aos quais temos acesso, ou através dos parceiros. Os memristores (ReRAM) são fabricados pelos pesquisadores parceiros sediados em Suzhou (China). Após recebidos aqui no Brasil, os dispositivos são testados eletricamente em uma estação micro-provadora conectada à equipamentos de medição apropriados. No caso de MOSFETs, recebemos amostras da tecnologia SkyWater 130 nm. Além disso, através de trabalho colaborativo, temos acesso a dados experimentais de tecnologias da NXP Semiconductors. Neste caso, as medidas são realizadas na NXP em Eindhoven, Holanda. Novas parcerias para acesso a amostras podem ser estabelecidas ao longo da execução deste projeto.

Desenvolvemos modelos compactos para a simulação de circuitos integrados em larga escala, tanto para FETs como os novos nanodispositivos aqui estudados. Eles devem ser escaláveis com os últimos avanços tecnológicos, precisos em uma ampla gama de condições de processo e operação e computacionalmente eficientes para computação em larga escala. Fazemos a validação abrangente dos modelos desenvolvidos com base em dados experimentais e necessidades dos projetistas de circuitos. Este trabalho inclui extensas discussões entre as equipes responsáveis pela fabricação e também projetistas de circuitos. Fornecerá informações aos engenheiros de processo sobre os parâmetros críticos de desempenho para o projeto de circuitos em larga escala e proporcionará aos especialistas em circuitos informações relevantes para projetar circuitos altamente confiáveis e com alto desempenho. A combinação genuína desses fatores deve levar a um avanço significativo do estado da arte.

Desenvolvimento de métodos de simulação de efeitos de aging, ruído e self-heating em nível de circuito e de sistema. Esta ferramenta será capaz de simular a cinética de traps (armadilhas capazes de capturar portadores de carga) em transistores durante uma simulação transiente, permitindo a simulação simultânea dos efeitos de aging e ruído em diferentes temperaturas. Esta ferramenta é baseada no ngspice de código aberto disponível. Além de FETs, poderá simular os novos dispositivos de dimensões nanométricas com os quais estamos trabalhando. Modelos e metodologias de simulação visam encontrar o correto balanço entre acuidade, simplicidade e eficiência computacional.

### **A3.3 Simulação Atomística de Dispositivos Semicondutores**

*Gilson Inácio Wirth, Alan Carlos Junior Rossetto, Dragica Vasileska, Caroline Santos Soares*

#### **Objetivo:**

Desenvolvimento de simulador atomístico de dispositivos semicondutores, que considera a natureza discreta da matéria e fenômenos quânticos. Simulação atomística complementa o trabalho experimental. Estudo apenas experimental limita o projeto de dispositivos otimizados, bem como a exploração de novas funcionalidades

#### **Resultados:**

Realizamos a simulação atomística de dispositivos para estruturas 3D, o que inclui FinFETS, nanofios (nanowire) e nanofolhas (nanosheet) em que pode haver confinamento quântico. Realizaremos a simulação atomística do impacto de armadilhas (traps) na corrente elétrica destes dispositivos. Estas simulações consideram a natureza discreta da matéria, bem como tratam fenômenos quânticos de forma adequada. Devido à natureza discreta da matéria, dispositivos que por construção deveriam ser idênticos acabam tendo estrutura diferente em nível atômico, causando variabilidade no comportamento elétrico entre dispositivos. Desta forma, contempla-se a inter-relação entre time-zero variability, time-dependent variability e self heating. A simulação atomística complementa o trabalho experimental. O estudo apenas experimental limita o trabalho do engenheiro de dispositivos na sua tarefa de projetar dispositivos que maximizem a confiabilidade. Ferramentas TCAD são fundamentais para alcançar este objetivo.

Dentre os resultados obtidos em 2023, podemos citar a conclusão do doutorado de Caroline Santos Soares. A inclusão de efeitos quânticos no simulador de dispositivos. Publicação de artigo no *Journal of Computational Electronics* (<https://doi.org/10.1007/s10825-024-02145-w>). Intensificação da colaboração com o grupo do Prof. Marcelo Pavanello (FEI). Participação de Caroline Santos Soares no *International Workshop On Computational Nanotechnology* <https://iwcn2023.uab.es/>, com apresentação de artigo

### **A3.4 Simulação e Modelagem de Dispositivos CMOS avançados e aplicações**

*Renato Giacomini, Arianne S N Pereira, Rudolf Bühler, Cleiton Pereira, Andre Perin*

#### **Objetivo:**

Realizar a caracterização de dispositivos avançados em diversas condições e avaliar o seu desempenho frente à radiação. Além disso, busca-se desenvolver modelos compactos que possam auxiliar na compreensão e otimização desses dispositivos. Uma parte significativa da nossa contribuição envolverá a aplicação de pseudoressistores em bioamplificadores, uma área em que já possuímos experiência. Nossa meta é aprimorar os modelos de simulação existentes, permitindo a criação dos primeiros protótipos para realização de testes clínicos, aproximando-nos assim da aplicação prática final.

#### **Resultados:**

O projeto de pesquisa contou com diversos estudos, cada um em diferentes fases de desenvolvimento. Um deles focou na avaliação de amplificadores integrados sob condições de temperatura variáveis, apresentando resultados promissores para futuras comunicações em congressos e projetos aplicados. Outro estudo, parte de uma tese de doutorado, investigou a resistência de dispositivos sob radiação, encontrando-se em progresso e com potencial para contribuições futuras.

Além disso, houve uma pesquisa inicial sobre a compensação térmica em componentes específicos, um campo que, embora ainda em seus primeiros passos, pode ter implicações importantes na estabilidade térmica de dispositivos eletrônicos. Por fim, um estudo concluído propôs uma nova abordagem para a classificação de determinados tipos de pulsos em semicondutores, já resultando em uma defesa de mestrado bem-sucedida e possivelmente em publicações acadêmicas relevantes.

A avaliação de amplificadores integrados sob condições variáveis de temperatura usa o modelo linear por partes (PWL) integrado com pseudorresistores para projetar um circuito para aplicações de ECG, com largura de banda de 0,04 Hz a 2 kHz. O circuito foi totalmente modelado, simulado e caracterizado, ajustando os valores de capacitância de feedback para otimizar o desempenho dentro da faixa de temperatura crucial para aplicações biomédicas. Este amplificador de largura de banda ampla representa um avanço significativo na tecnologia de amplificação de sinais biomédicos, garantindo fidelidade de sinal abrangente aliada a uma resposta de recuperação rápida. A figura 1 mostra o amplificador implementado e a figura 2 a resposta em frequência em função da temperatura.

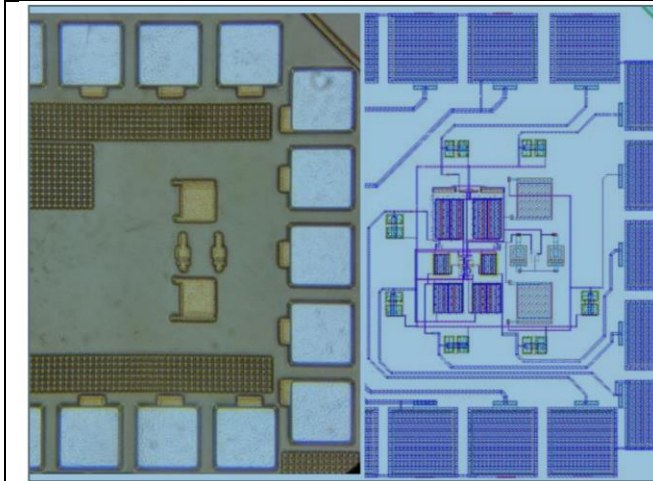


Fig. 1 – Layout e fotografia do amplificador implementado

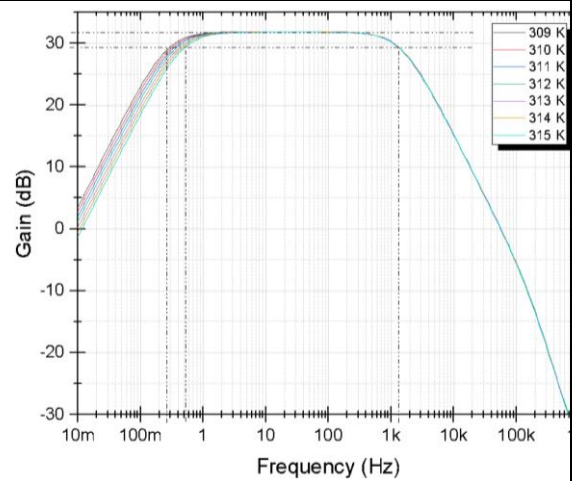


Fig. 2 – Resposta em frequência em função da temperatura

Outro projeto citado acima, a classificação, com nova abordagem, de pulsos em semicondutores resultantes de radiação ionizante, teve seu foco em na utilização do treinamento de uma rede neural para a classificação de efeito de eventos únicos (SEE) em um transistor, sendo transferido esse aprendizado obtido anteriormente para uma nova classificação dados de efeitos destrutivos de íons pesados (SEB), subclasse do SEE, com um transistor diferente, portanto, componentes com características físicas diferentes e efeitos correlacionados, porém distintos. A transferência de aprendizado apresentou resultados satisfatórios com boa acurácia para os dados treinados e uma diminuição no tempo de processamento de aprendizado. Na figura 3, pode-se observar a evolução e convergência da rede em função do número de interações.

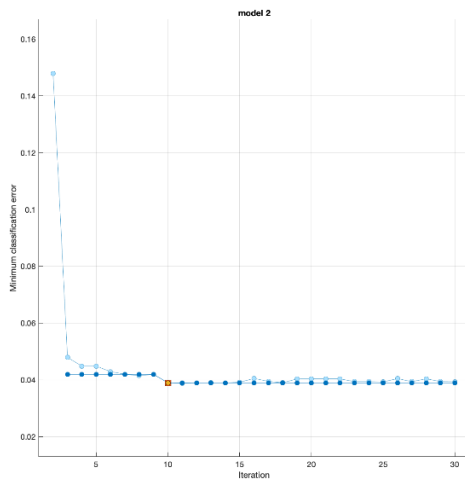


Figura 3 - Evolução e convergência da rede em função do número de interações  
Esses esforços refletem a amplitude de interesses e a busca por inovação do grupo de pesquisa.

## A3.5 Utilização de dispositivos CMOS avançados para aplicações em Internet das Coisas

Michelly de Souza, Marcelo Antonio Pavanello

### Objetivo:

Nesta atividade, efeitos em nível de dispositivo, mas importantes para o funcionamento de circuitos integrados digitais e analógicos, em diferentes temperaturas, serão analisados.

- Realizar medidas elétricas, modelagem compacta e simulações numéricas tridimensionais, em dispositivos semicondutores avançados, para aplicações de baixo consumo
- Operação em altas temperaturas e em temperaturas criogênicas.
- Utilização de dispositivos com baixo consumo, baixas correntes de fuga, e alto desempenho elétrico.
- Explorar o excelente controle eletrostático propiciado pelas tecnologias CMOS avançadas.

### Resultados:

Durante o primeiro ano de desenvolvimento do projeto, foram realizadas medidas elétricas em transistores MOS de nanofios e nanofolhas de Si, empilhados ou não, na faixa de temperaturas entre 300 K e 600 K. Os transistores MOS de nanofios e nanofolhas de Si não-empilhados tipo N foram fabricados no CEA-Leti, França, em lâminas SOI com espessura de óxido enterrado de 145 nm. A camada de silício não é dopada intencionalmente. O eletrodo de porta é composto por uma camada interfacial de SiO<sub>2</sub>, seguida por uma camada de 2,3 nm de espessura de HfSiON, porta metálica de TiN com 5 nm de espessura e polissilício tipo N com espessura de 28 nm. Todos os dispositivos possuem altura de aleta de Si de 10 nm e arquitetura multi-fin com 10 aletas paralelas. Foram estudados dispositivos com comprimento de canal fixo de  $L=100$  nm e largura da aleta ( $W_{FIN}$ ) de 12, 22 e 42 nm. Dispositivos com  $W_{FIN} = 10$  nm e  $L = 40$  nm e  $10 \mu\text{m}$  também foram estudados. A partir das curvas da corrente de dreno ( $I_{DS}$ ) em função da tensão aplicada a porta ( $V_{GS}$ ), medidas com tensão de dreno ( $V_{DS}$ ) de 900 mV, foram obtidos os valores da corrente de GIDL (*Gate-Induced Drain Leakage*), extraídos com  $V_{GS} = -1\text{V}$ . A Figura 1 apresenta os resultados obtidos variando a temperatura. Os resultados mostram que o  $I_{GIDL}$  aumenta com o aumento da largura para uma tensão de porta fixa, especialmente para temperaturas acima de 300 K.

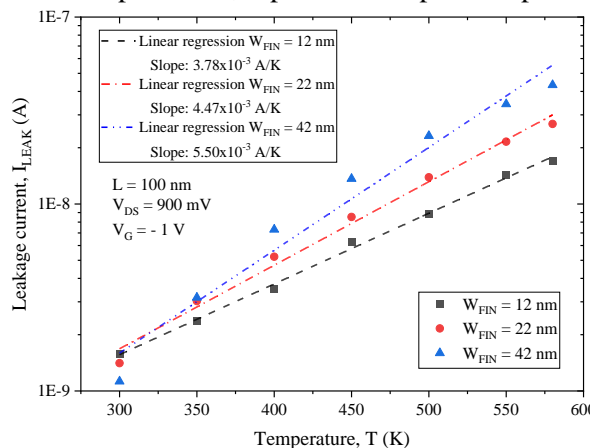


Fig. 1. Corrente de fuga em função da temperatura medida para dispositivos com diferentes larguras,  $V_{DS}=900\text{mV}$  e  $V_{GS}=-1\text{V}$ .

Para remover o efeito da largura dos nanofios e nanofolhas, a corrente de fuga  $I_{LEAK}$  foi normalizado pela largura total  $W_T$ . A corrente de fuga experimental normalizada ( $I_{LEAK}/W_T$ ) em função da temperatura e é apresentada na Fig. 2. Nota-se que a corrente de fuga tem um aumento exponencial com a temperatura para

todos os dispositivos. A corrente de fuga normalizada aumenta com a redução do  $W_{FIN}$  para temperaturas de até aproximadamente 400 K. No entanto, a maior taxa de aumento do  $I_{LEAK}/W_T$  com a temperatura apresentada por dispositivos maiores torna o  $I_{LEAK}$  normalizado mais alto para  $T > 450$  K. À temperatura ambiente, o  $I_{GIDL}/W_T$  é 2,8 vezes maior para  $W_{FIN} = 12$  nm em comparação com 42 nm. À medida que a temperatura aumenta, essa relação diminui e há uma inversão da tendência, levando a um  $I_{LEAK}/W_T$  1,6 vezes maior para  $W_{FIN} = 42$  nm em relação a 12 nm

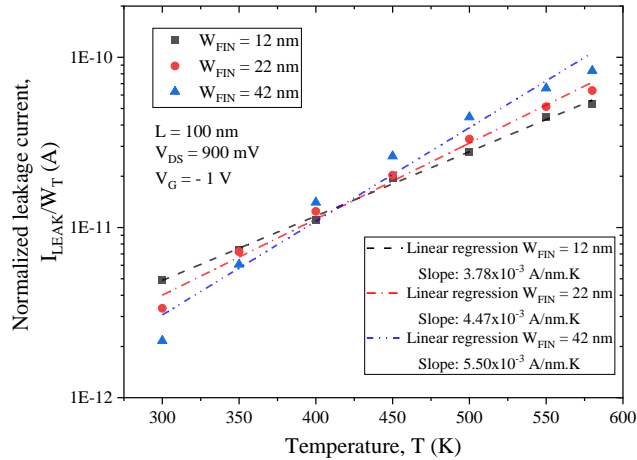


Fig. 2. Corrente de fuga normalizada em função da temperatura medida para dispositivos com diferentes larguras em  $V_{DS} = 900$  mV e  $V_{GS} = -1$  V.

Foram realizadas simulações numéricas tridimensionais para a análise da geração de portadores por tunelamento banda-a-banda. Os resultados da simulação numérica tridimensional indicam que, apesar da fuga na junção aumentar com a temperatura, a corrente de fuga nos transistores SOI de nanofios e nanofolhas é composta principalmente pelo componente GIDL. A intensidade de geração por tunelamento banda-a-banda aumenta à medida que a largura da aleta aumenta, e o aumento da temperatura contribui para esse efeito devido ao aumento mais pronunciado da energia da banda de valência em relação à banda de condução, contribuindo para o aumento do tunelamento banda-a-banda na região de sobreposição entre a porta e a extensão do dreno

## A3.6 Utilização de dispositivos CMOS avançados para aplicações em Computação Quântica

Marcelo Antonio Pavanello, Michelly de Souza

### Objetivo:

Nesta etapa serão desenvolvidas medidas elétricas, modelagem compacta e simulações numéricas tridimensionais, em dispositivos semicondutores avançados, para aplicações de baixo consumo e em temperaturas criogênicas, com vistas a aplicação em computação quântica

### Resultados:

Durante o primeiro ano de desenvolvimento do projeto, foram realizadas medidas elétricas em transistores MOS de nanofios e nanofolhas de Si, empilhados ou não, na faixa de temperaturas entre 82 K e 330 K.

Nos transistores MOS de nanofios e nanofolhas de Si não empilhados tipo N foram fabricados no CEA-Leti, França, em lâminas SOI com espessura de óxido enterrado de 145 nm. A camada de silício não é dopada intencionalmente. O eletrodo de porta é composto por uma camada interfacial de SiO<sub>2</sub>, seguida por uma camada com de 2,3 nm de espessura de HfSiON, porta metálica de TiN com 5 nm de espessura e polissilício tipo N com espessura de 28 nm. Todos os dispositivos possuem altura de aleta de Si de 10 nm e arquitetura multi-fin com 10 ou 50 aletas paralelas. Foram estudados dispositivos com comprimento de canal fixo de  $L=100$  nm e largura da aleta ( $W_{FIN}$ ) de 10, 15, 20, 40 e 60 nm. Dispositivos com  $W_{FIN} = 10$  nm e  $L = 40$  nm e  $10 \mu\text{m}$  também foram estudados. A partir das curvas da corrente de dreno ( $I_{DS}$ ) em função da tensão aplicada a porta ( $V_{GS}$ ), obtidas com tensão de dreno ( $V_{DS}$ ) de 25 mV, foram extraídas a mobilidade de baixo campo dos elétrons ( $\mu_0$ ), na faixa de temperaturas estudada. A Figura 1 apresenta os resultados obtidos variando  $W_{FIN}$  e  $L$ .

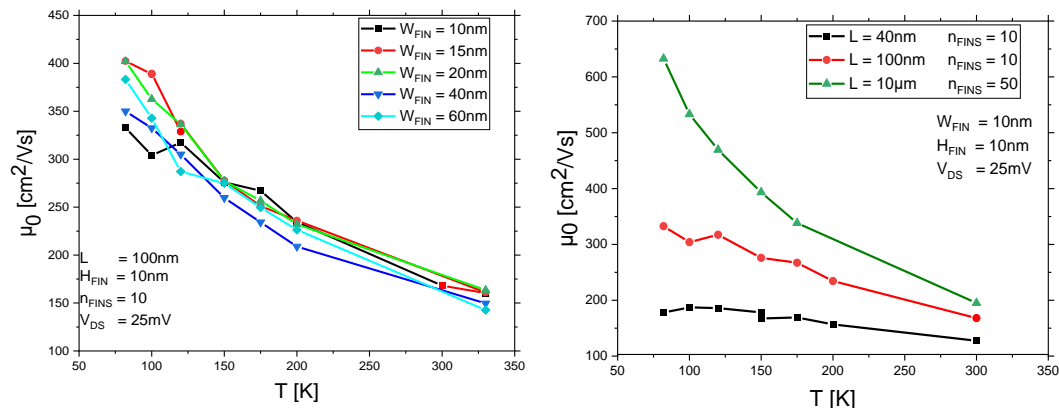


Figura 1 – Resultados extraídos para a mobilidade de baixo campo dos elétrons em função da temperatura de operação, para transistores MOS de nanofios e nanofolhas com  $L=100$  nm (A) e com  $L$  variável (B).

A mobilidade diminui com o aumento da temperatura para todos os transistores e a variação com a largura do canal é insignificante. Foram também estudados transistores MOS de nanofios e nanofolhas empilhados tipo N, fabricados no CEA-Leti, França, na faixa de temperaturas entre 82 K e 400 K. Esses dispositivos consistem em MOSFETs de nanofios empilhados de silício tipo n



de dois níveis, fabricados em lâminas SOI com espessura de óxido enterrado de 145 nm. A região do corpo de cada nível do dispositivo é feita de material tipo p não dopado. O eletrodo de porta é similar ao dos transistores MOS de nanofios e nanofolhas não empilhados. Foram medidos transistores com  $W_{FIN}$  variando de 10 nm a 25 nm, com  $L=100$  nm. Cada nível de nanofolha possui uma espessura de silício ( $H_{FIN}$ ) de 9 nm e há uma separação vertical de 9 nm entre os canais. A Figura 2 apresenta as curvas  $I_{DS} \times V_{GS}$  dos transistores com  $W_{FIN}=10$  nm e  $L=100$  nm e os resultados da mobilidade de baixo campo dos elétrons em função da temperatura variando  $W_{FIN}$ .

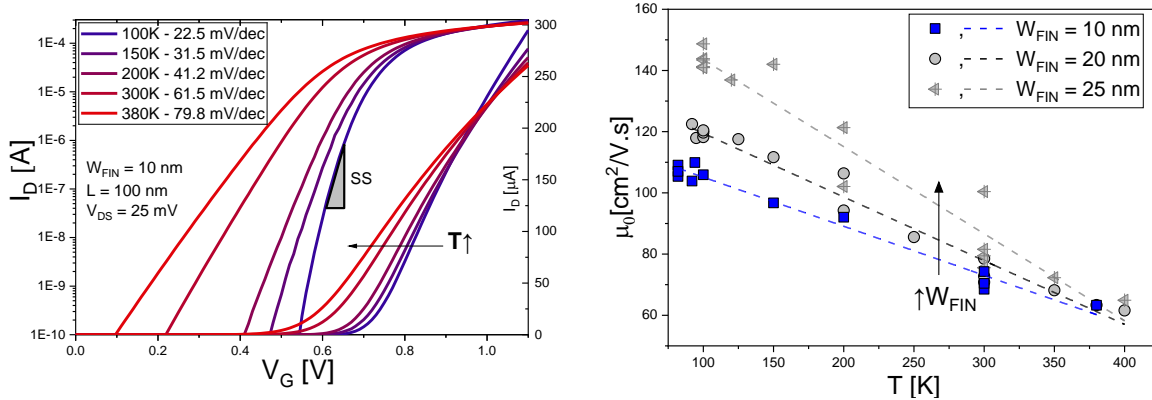


Figura 2 – (A) Curvas  $I_{DS} \times V_{GS}$  do transistor MOS de nanofio empilhado com  $W_{FIN}=10$  nm e  $L=100$  nm em diversas temperaturas e (B) Resultados extraídos para  $\mu_0$  em função da temperatura de operação, para transistores MOS de nanofios empilhados com  $L=100$  nm e  $W_{FIN}$  variável.

### A3.7 Estudo da segunda geração de estilos de leiautes para MOSFETs

Salvador Pinillos Gimenez, Rodrigo Alves de Lima Moreto, Egon Henrique Salerno Galembeck, Vinicius Vono Peruzzi, Marcello Marcelino, Gabriel Augusto da Silva

#### Objetivo:

- Impacto do uso da segunda geração de estilos de leiaute não convencionais para MOSFETs (LCE, PAMDLE e DEPAMBBRE);
- Impacto do uso da segunda geração de estilos de leiaute não convencionais para MOSFETs em ambientes de radiações ionizantes (The Shimadzu XRD-7000 X-ray machine);
- Estudo de células solares implementadas com MOSFETs com geometrias de porta não convencionais;
- Projetos de Circuitos Integrados Analógicos e de Radiofrequência Utilizando o iMTGSPICE (ferramenta computacional de projeto e otimização de CIs analógicos e de radiofrequência robustos por meio da integração da Inteligência Artificial com a Inteligência Humana) – Conversores A/D - MTG2i Soluções LTDA – [www.mtg2isolutions.com](http://www.mtg2isolutions.com)

#### Resultados:

A Figura 2 ilustra o comportamento das tensões de limiar ( $V_{TH}$ ) do HDM e do RM equivalente para uma ampla faixa de variação da temperatura.

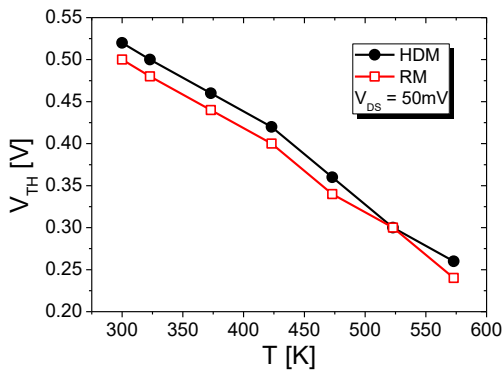


Figura 2.  $V_{TH}$  em função da temperatura ( $T$ ) do HDM e RM.

Analisando-se a Figura 2, verifica-se que as tensões de limiar de ambos os dispositivos apresentam os mesmos comportamentos em função da temperatura (erro máximo menor que 5%).

Isso pode ser justificado devido à dependência de  $V_{TH}$  com o potencial de Fermi ( $\Phi_F$ ), que diminui à medida que a temperatura aumenta, graças à sua dependência com a concentração intrínseca de portadores ( $n_i$ ).

A Figura 3 ilustra as características de transferência [ $I_{DS}/(W/L)$  em função de  $V_{GS}$ ] e o coeficiente de temperatura zero (ZTC) do RM (Figura 3.a) e do HDM equivalente (Figura 3.b),

respectivamente, considerando que  $V_{DS}$  é igual a 0,1V e 1V. O comprimento do canal do HDM utilizado para normalizar os resultados por meio da relação de aspecto ( $W/L$ ) é igual a  $(b+B)/2$ , que corresponde ao comprimento do canal de um RM com a mesma área de porta do HDM.

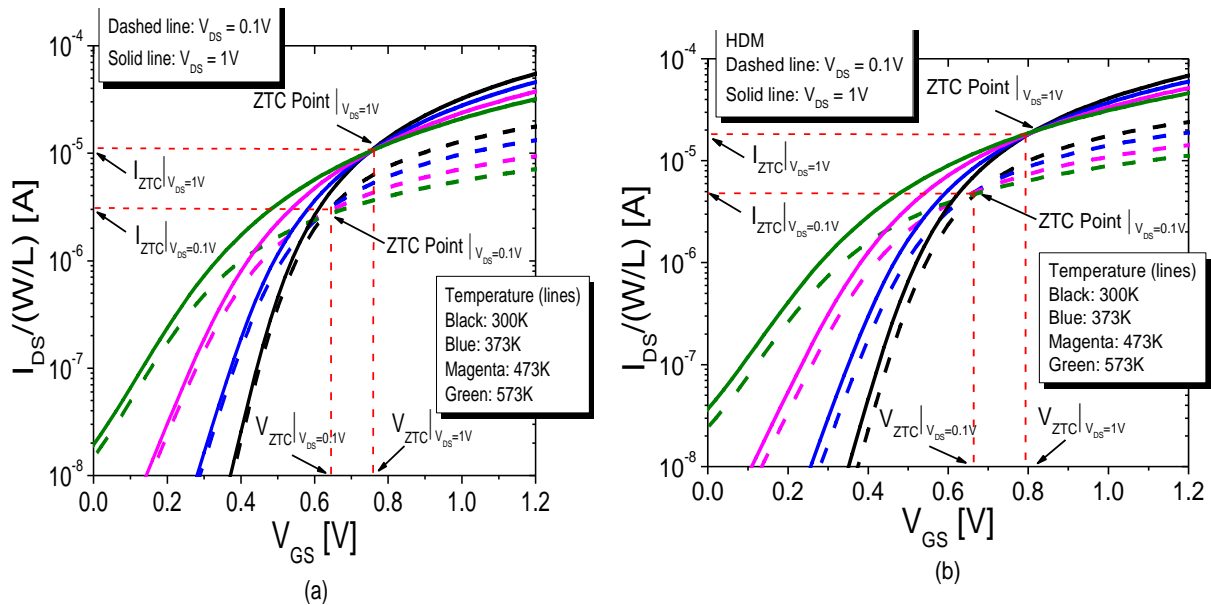


Figura 3.  $I_{DS}/(W/L)$  em função de  $V_{GS}$  do HDM e RM para diferentes temperaturas.

Analisando os resultados da Figura 3, é possível concluir que os valores de  $V_{GS}$  no ponto ZTC ( $V_{ZTC}$ ) para os dispositivos são praticamente semelhantes para os dois valores de  $V_{DS}$  considerados (diferença máxima de 30mV). No entanto, as correntes de dreno no ponto ZTC ( $I_{ZTC}$ ) para as contrapartes HDM e RM são diferentes. Os valores  $I_{ZTC}$  apresentados pelo HDM são sempre superiores aos medidos em contrapartida RM para os dois valores  $V_{DS}$ . Por exemplo, para  $V_{DS}$  igual a 0,1V e 1V,  $I_{ZTC}$  de HDM é igual a  $5\mu A$  e  $19\mu A$ , respectivamente, enquanto  $I_{ZTC}$  de RM é igual a  $3\mu A$  para  $V_{DS}$  igual a 0,1V e  $10\mu A$  para  $V_{DS}$  igual a 1V. Portanto, o HDM é capaz de melhorar o  $I_{ZTC}$  em 67% e 90% para  $V_{DS}$  iguais a 0,1V e 1V, respectivamente, em relação aos resultados encontrados pela contraparte RM. Esses ganhos apresentados pelo HDM são proporcionados pelos efeitos LCE e PAMDLE, que são intrínsecos às estruturas desses dispositivos.

Estudos do comportamento dos efeitos das radiações ionizadas de raios-X serão realizados com esses dispositivos para verificar como o efeito DEPAMBBRE em função da temperatura.

### **A3.8 Fabricação de transistores de grafeno**

*Celso Renato Peter , Leticia de Menezes Mariano, Sandro Binsfeld Ferreira, Samuel Tavares da Silva Maraschin, Arthur Lira Neto, Henri Ivanov Boudinov*

#### **Objetivo:**

Fabricar transistores de efeito de campo de grafeno (graphene field effect transistor - GFET) para aplicação em redes de casamento de impedância em circuitos de radiofrequência (RF) de alta frequência.

#### **Resultados:**

- Desenvolvimento do layout inicial do transistor e realização de testes de fabricação;
- Testes e aprimoramento de duas técnicas de transferência de grafeno para a fabricação do transistor;
- Caracterização inicial das amostras de grafeno.

### A3.9 Transistor Reconfigurável BESOI MOSFET como Biossensor (BIO-FET)

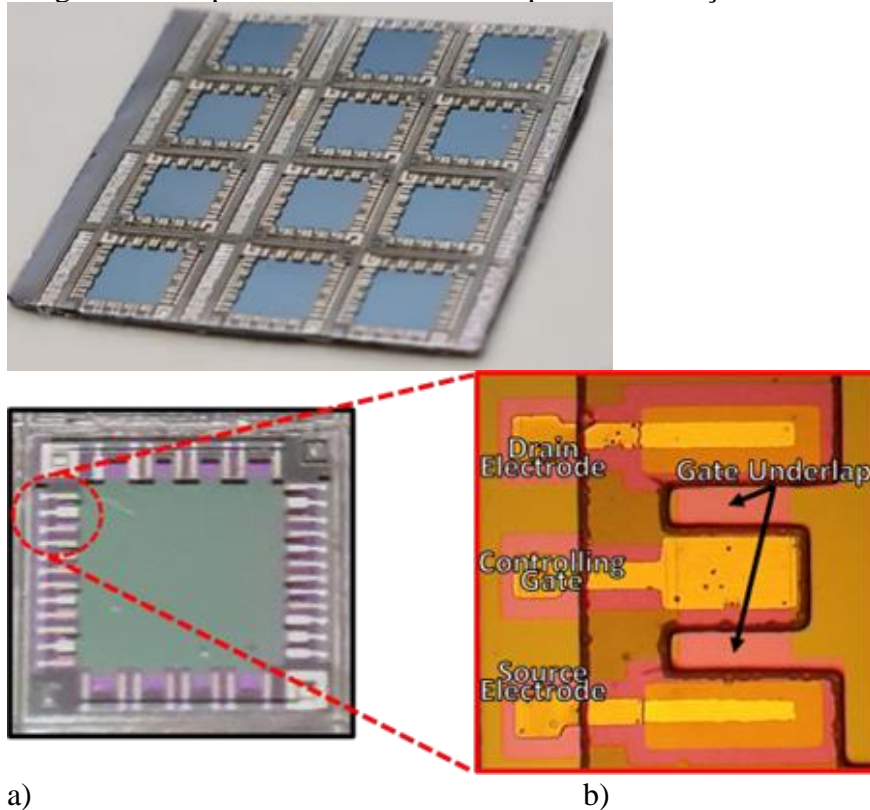
*João Antonio Martino, Ricardo Cardoso Rangel, Katia Regina Akemi Sasaki, Paula Ghedini Der Agopian*

#### Objetivo:

Esse projeto tem 2 objetivos principais: desenvolvimento de transistores reconfiguráveis (do tipo BESOI MOSFET) e desenvolvimento de funcionalização da superfície dos transistores para operação como biossensores.

#### Resultados:

O primeiro ano da atividade no contexto do projeto NAMITEC foi produtivo. A funcionalização da enzima glicose oxidase sobre o transistor reconfigurável BESOI MOSFET permitiu a prova de conceito relativa à utilização deste transistor como biossensor. Deste modo o transistor foi fabricado, a enzima foi funcionalizada (isto é, foi fixada sobre a superfície do transistor mantendo-se quimicamente ativa, ou seja, capaz de catalisar a reação de oxidação da glicose, assim gerando cargas sobre o transistor) e os resultados obtidos da caracterização elétrica permitiram comprovar uma correlação confiável entre a concentração de glicose nas soluções colocadas sobre o transistor e os valores de corrente de dreno obtidas. A Figura 1 a seguir mostra imagens dos dispositivos ao final das etapas de fabricação dos BioFETs.



a)

b)

Figura 1: Aspecto geral do wafer ao final da fabricação (a). E detalhe de um transistor fabricado destacando as regiões de subposição onde as enzimas são funcionalizadas(b).

Após a fabricação e funcionalização da enzima os transistores foram submetidos a imersão em soluções contendo concentrações conhecidas de glicose e suas características elétricas foram extraídas nesta condição. A Figura 2 a seguir apresenta os principais resultados.

A caracterização elétrica mostra uma elevação consistente da corrente de dreno após imersão em solução contendo 200mM de glicose. Isto ocorre devido à oxidação da glicose, catalisada pela glicose oxidase, ter gerado cargas positivas na região de subposição, estas últimas induzem um aumento na concentração de elétrons no filme de silício sobre o isolante provocando um aumento na corrente de dreno. Repetindo-se este experimento para várias concentrações de glicose (de 10 a 200mM) é possível estabelecer um gráfico de sensibilidade em função da concentração. Neste caso, pode-se observar maior sensibilidade para menores tensões na porta de programação ( $V_{GB}=15V$ ). Este resultado pode ser explicado devido à maior influência das cargas geradas na reação da glicose sobre os elétrons atraído para o canal.

Para a continuidade desta atividade será necessário estudar melhorias no protocolo adotado para as medidas elétricas, tais como as polarizações mais adequadas. Uma otimização dos processos de fabricação e também a calibração das simulações numéricas com os resultados experimentais e, desta forma, prever a quantidade de enzimas imobilizadas nos dispositivos fabricados. Com um processo de fabricação e protocolos de medidas mais bem estabelecidos, será possível imobilizar outros compostos biológicos, com a finalidade de se produzir outros sensores, além do de glicose, utilizando a estrutura do BESOI MOSFET.

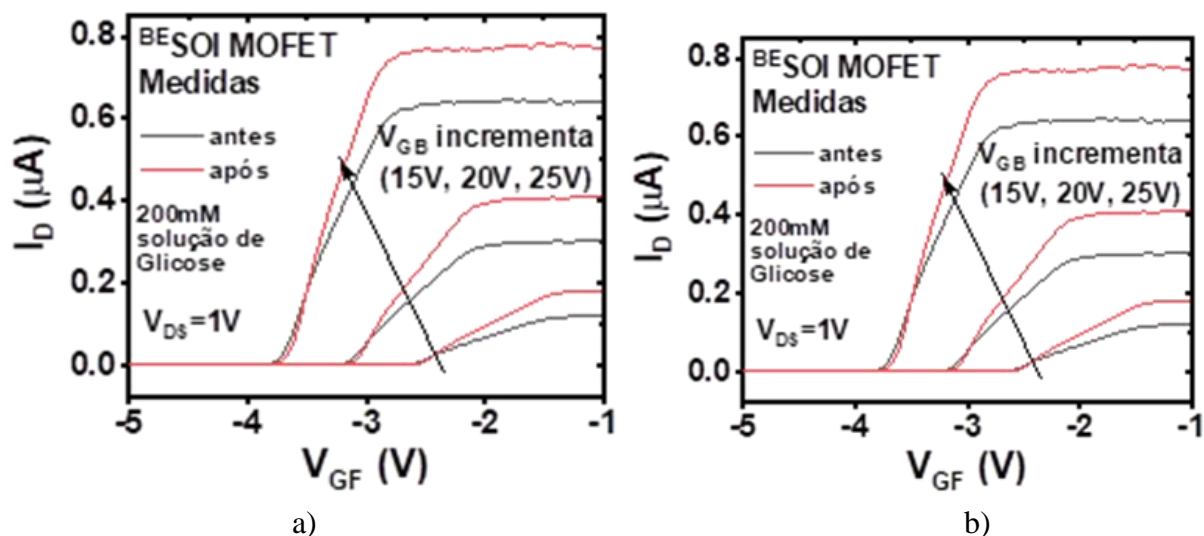


Figura 2 - Característica de Transferência Experimental antes e depois da imersão em solução de glicose com 200mM de concentração (a). E curva de sensibilidade baseada na diferença de corrente de dreno observada em função da concentração de glicose nas soluções de imersão (b).

### **A3.10 Transistor Túnel-FET como Biossensor**

*João Antonio Martino, Paula Ghedini Der Agopian.*

#### **Objetivo:**

Estudar teórica e experimentalmente o potencial dos transistores de tunelamento para trabalharem com biossensoreamento.

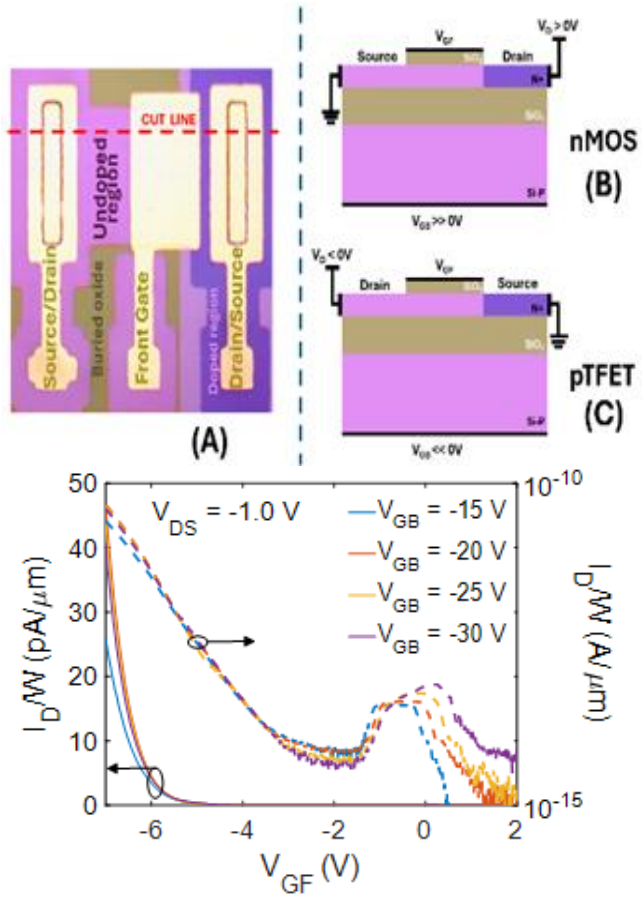
- 1) Obtenção do Túnel-FET (TFET) fabricado na sala limpa do LSI/USP.
- 2) Caracterizar o TFET como Biossensor (Bio-TFET).
- 3) Simular o funcionamento TFET como Biossensor (Bio-TFET) e circuitos com TFET.

#### **Resultados:**

Nos últimos anos, o estudo de transistores reconfiguráveis produziu muitas estruturas e tecnologias diferentes. De particular interesse para este trabalho é o BESOI MOSFET, patenteado em 2015, que possui um processo de fabricação muito simples e depende apenas da polarização da porta de programação para alternar entre um dispositivo tipo n ou tipo p. Aqui, propomos um novo tipo de reconfigurabilidade: não apenas alterando o tipo do dispositivo, mas também o seu principal mecanismo de condução. Portanto, ao invés de alternar entre nMOS ou pMOS, propomos um dispositivo que alterne entre nMOS e pTFET. Uma possível aplicação deste tipo de dispositivo é utilizá-lo como nMOS para circuitos digitais e como pTFET em circuitos analógicos onde é notório o comportamento superior devido à menor condutância de saída apresentada pelos FETs de túnel de silício.

Neste primeiro ano foi fabricado o pTFET (Túnel-FET tipo p) no LSI/USP (patente solicitada) tendo como plataforma o BESOI MOSFET que foi patenteado em 2015.

A Figura 1(A)



(D)

Figura 1 - (A) Foto do transistor TFET fabricado no LSI/USP; (B) Polarização utilizada para funcionar como nMOS e (C) pTFET; (D) Curva experimental no pTFET



### A3.11 Transistor Bio-FinFET como Biossensor

*João Antonio Martino, Paula Ghedini Der Agopian*

#### Objetivo:

- 1) Caracterizar eletricamente o Bio-FinFET.
- 2) Estabelecer um procedimento detalhado de medidas elétricas para dispositivos de porta líquida.

#### Resultados:

Parte desta atividade foi realizada no doutorado sanduíche do meu orientado Carlos Mori, desenvolvida em conjunto com o imec (Bélgica), que possui uma linha de pesquisa em biossensores utilizando dispositivos FinFET, também chamados nesta aplicação de Bio-FinFETs. Estes dispositivos foram fabricados no Imec/Bélgica. O foco deste trabalho será a caracterização elétrica, com ênfase maior na análise de ruído, elemento central para se determinar os limites de detecção alcançáveis utilizando esta tecnologia.

Na Figura 1 são apresentados um esquema com a seção longitudinal dos Bio-FinFETs fabricados no Imec/Bélgica, bem como uma imagem feita por microscopia eletrônica de varredura da sua seção transversal. Todos os dispositivos apresentam altura de aleta ( $H_{fin}$ ) de 19 nm, largura de aleta ( $W_{fin}$ ) variando entre 10 nm e 40 nm, e comprimento de canal ( $L$ ) entre 50 nm e 1  $\mu\text{m}$ .

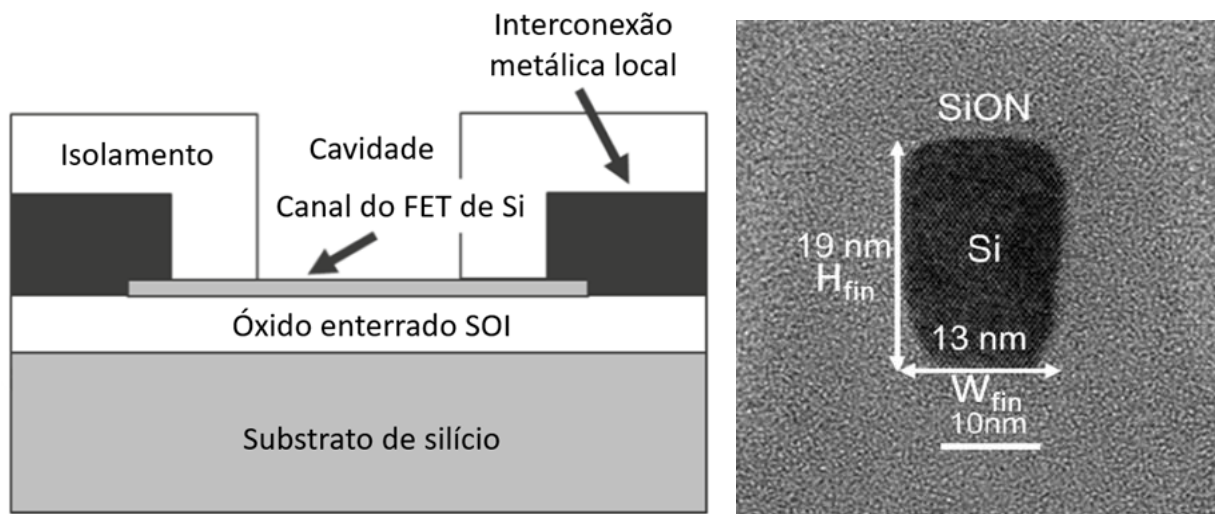


Figura 1 – (a) Seção longitudinal do canal do dispositivo Bio-FinFET fabricado no Imec/Bélgica; (b) imagem por microscopia eletrônica de varredura por transmissão da seção transversal do dispositivo.

## Área A4 - Sensores

**Resumo da Área A4:**  
*José Alexandre Diniz*

## A4.1 Microssistema para Detecção de Hidrogênio e Hidrocarbonetos: IMS, LGAD, eletroquímico

*Sebastião Gomes dos Santos Filho, Nilton Itiro Morimoto, Ronaldo Domingues Mansano, Antonio Carlos Seabra, Maria Lúcia Pereira da Silva, Ana Neilde Rodrigues da Silva, Maurício Massazumi Oka, Gustavo Marcati Alexandrino Alves*

### Objetivo:

- Construção de dispositivo IMS (Ion Mobility Spectroscopy) para identificação de moléculas ionizadas de hidrocarbonetos através de sua mobilidade enquanto fluem através de gás de arraste.
- Construção de detector de avalanche de baixo ganho (LGAD: Low Gain Avalanche Detector) para detecção de hidrocarbonetos.
- Construção de sensores químicos (quimioresistores) e de dispositivos com fibras e membranas de fibras eletrofiadas para detecção H<sub>2</sub>, hidrocarbonetos e compostos orgânicos voláteis (VOCs) O<sub>2</sub>, CO e CO<sub>2</sub>
- Construção de diodo MOS para detecção de hidrocarbonetos e moléculas orgânicas e, como célula fotovoltaica para energy harvesting.
- Proposta de protótipo de microssistema integrado para detecção H<sub>2</sub>, hidrocarbonetos e compostos orgânicos voláteis (VOCs) O<sub>2</sub>, CO e CO<sub>2</sub>.

### Resultados:

O foco da atividade é o desenvolvimento de um Microssistema para detecção de H<sub>2</sub>, hidrocarbonetos e compostos orgânicos voláteis (VOCs) O<sub>2</sub>, CO e CO<sub>2</sub> utilizando dispositivos IMS (Ion Mobility Spectroscopy), LGAD (Low Gain Avalanche Detector), sensores químicos (quimioresistores) e diodos MOS para: (a) Detecção dos gases expirados da respiração; (b) Monitoramento preditivo de falhas em transformadores de alta tensão e (c) Monitoramento de qualidade de água e de efluentes.

Durante o ano de 2023, foram realizadas as seguintes atividades:

#### **1) Fabricação de protótipo inicial de teste de um sensor IMS de acetileno e foi iniciada a montagem da linha de gases (H<sub>2</sub>, hidrocarbonetos, O<sub>2</sub>, CO e CO<sub>2</sub>) e VOCs para realizar os testes de sensores.**

A FIGURA 1(a) mostra o diagrama do arranjo experimental projetado e construído para realizar a detecção de hidrocarbonetos utilizando a técnica IMS. O princípio de funcionamento desse tipo sensor é bem semelhante ao empregado pelos espectrômetros por mobilidade de massa, assim sendo, o gás de análise e o gás de arraste (argônio) são inseridos na câmara de análise por meio de uma agulha polarizada por uma alta tensão. Durante a análise das trajetórias dos íons com o gás acetileno, o foco do estudo foi voltado inicialmente para os íons C<sub>2</sub>H<sup>+</sup> e C<sub>2</sub>H<sub>2</sub><sup>+</sup>, pois eles aparecem em uma quantidade relativa muito maior do que as outras espécies possíveis. Os íons gerados na agulha são acelerados e então defletidos pelo campo elétrico entre o eletrodo central em direção aos eletrodos posicionados ao longo da câmara de medição. Para facilitar a simulação e o projeto do sensor a geometria da câmara de medição foi escolhida cilíndrica de forma que a resolução das equações de campo pelo simulador SIMION 8.1 fica facilitada e os problemas de geração de turbulência pela passagem de gás são mitigados. Na montagem indicada na FIGURA 1(a), foi instalada na saída da câmara de medição uma bomba de vácuo mecânica, uma válvula para controle de fluxo de gás e um medidor de pressão. A abertura da válvula permite ajustar a velocidade de bombeamento a fim de evitar turbulência na passagem de gás ao longo da célula de medição e tornar o regime de transporte de gás o mais laminar possível. A FIGURA 1(b) mostra a corrente de ionização medida em função da concentração de acetileno que é controlada através do fluxo de argônio (Ar + 1% C<sub>2</sub>H<sub>2</sub>).

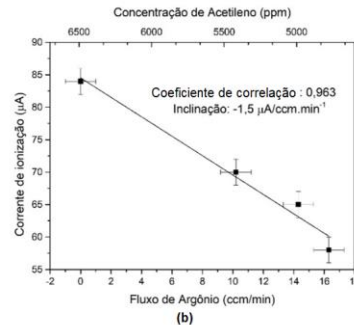
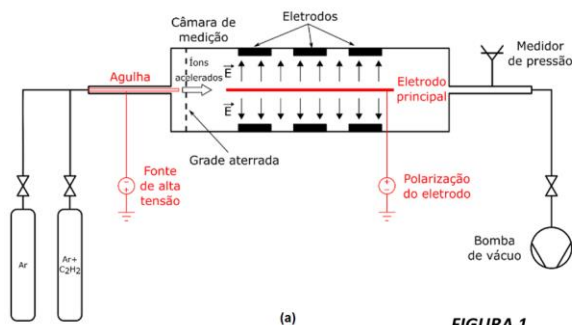


FIGURA 1

## 2) Projeto dos leiautes das máscaras e fabricação de 4 diferentes geometrias de diodos MOS

Quanto a fabricação de diodos MOS para detecção de hidrocarbonetos e moléculas orgânicas, foram desenvolvidos os primeiros leiautes das máscaras que serão empregadas durante o projeto. Na fabricação de diodos MOS com porta de alumínio utilizou-se substratos do tipo P (100) de 3 polegadas com espessura de aproximadamente 380  $\mu\text{m}$  e resistividades de 1-10 $\Omega\cdot\text{cm}$  e 0,1-1 $\Omega\cdot\text{cm}$ . A FIGURA 2 mostra o detalhamento do processo de fabricação iniciando pela limpeza química. O próximo passo após a limpeza química foi o crescimento do dielétrico de porta pelo processo RTP em 850 $^{\circ}\text{C}$  crescido com espessura de 1,73 nm. Na sequência, depositou-se cerca de 200nm de alumínio pelo processo PVD (FIGURA 2c) e depois utilizou-se a litografia para definir as dimensões dos dispositivos (FIGURA 2d). Posteriormente foi realizado corrosão do alumínio em solução com 175  $\text{H}_3\text{POH}_4 + 70 \text{H}_2\text{O} + 15 \text{HNO}_3$  na temperatura de 40 $^{\circ}\text{C}$  (FIGURA 2e) e a remoção do fotorresiste. O dielétrico de porta formado nas costas foi removido por meio da solução de HF (20 $\text{H}_2\text{O}$ :1HF) e, por fim, alumínio (200nm) foi depositado nas costas (FIGURA 2f). O reticulado dos diodos MOS fabricados foi implementado com diversas larguras (L) e distâncias (D) entre linhas (LxD) com valores de 50  $\mu\text{m}$ , 100  $\mu\text{m}$  e 150  $\mu\text{m}$  como mostrado na FIGURA 3(a). A FIGURA 3(b) mostra a vista de topo e a de perfil do diodo MOS fabricado, respectivamente.

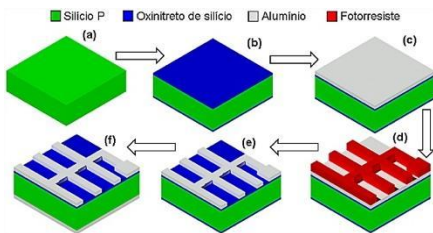


FIGURA 2

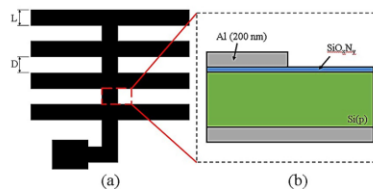


FIGURA 3



FIGURA 4

## 3) Fabricação de quimioresistores com membrana seletiva para $\text{H}_2$ , hidrocarbonetos, $\text{O}_2$ , $\text{CO}$ e $\text{CO}_2$ e VOCs

A FIGURA 4 mostra o sensor químico (quimioresistor) construído composto por uma camada sensível de Pd (P) (300nm de espessura) depositada sobre uma camada de silício policristalino intrínseco (espessura de 500nm). O controle de temperatura consistirá de uma placa aquecedora de alumina com 1 mm de espessura e dimensões de 5 mm X 25 mm sobre a qual foi feita a deposição resistor de filmes espessos. Para o controle das linhas de gases e VOCs, estão sendo utilizadas as plataformas Arduino (Nano, UNO, MEGA, DUE e GIGA) e ESP (ESP-32 e ESP-32 Lora) e respectivas interfaces/shields com o sistema de coleta automatizado. A prototipagem eletrônica para a construção de circuito de condicionamento de sinais baseados em arquitetura microprocessada está sendo realizada sob a supervisão técnica da empresa Milmedic Soluções Hospitalares Ltda.

Foi iniciado também um estudo de BI (Business Intelligence) e Marketing Estratégico, no sentido de se avaliar o Mercado, Concorrentes, Cenários, Modelos Financeiros e Análise de Riscos para o dispositivo final a ser proposto sob a supervisão técnica da empresa Milmedic Soluções Hospitalares Ltda. O dispositivo final a ser proposto no 5 $^{\circ}$ . Ano do projeto será um protótipo de microssistema integrado versátil para detecção  $\text{H}_2$ , hidrocarbonetos e compostos orgânicos voláteis (VOCs)  $\text{O}_2$ ,  $\text{CO}$  e  $\text{CO}_2$ .

## A4.2 Capacitores EIS (Eletrólito-Isolante-Semicondutor) para detecção de pH e de fosfato em água de reuso

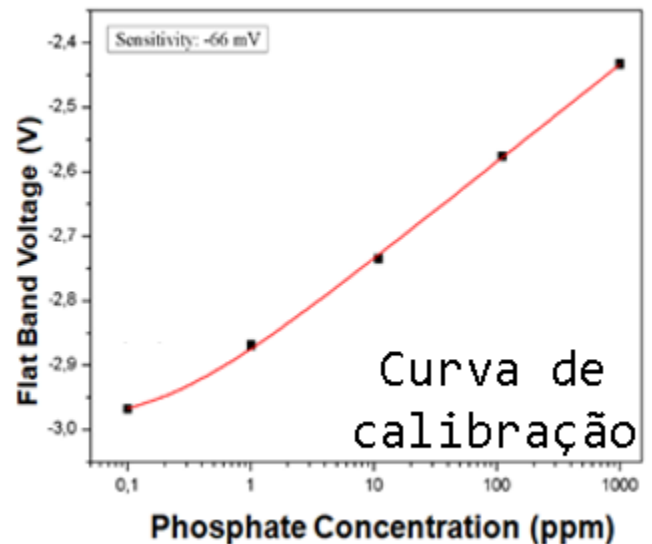
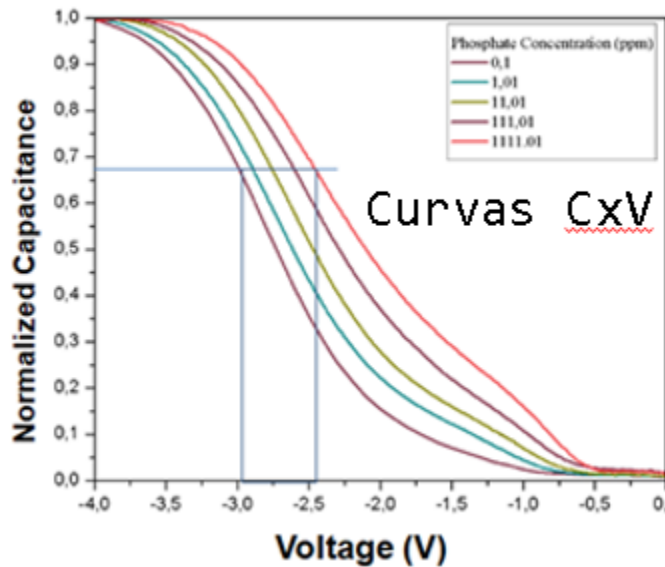
*José Alexandre Diniz, Ednan Joanni, Ricardo Cotrin Teixeira, Sergio H. Fernandes*

### Objetivo:

Desenvolvimento de dispositivos de efeito de campo sensível a íons, tais como os capacitores EIS (Eletrólito-Isolante-Semicondutor), com os óxidos de titânio ( $\text{TiO}_2$ ) ou de zircônio ( $\text{ZrO}_2$ ) ou de háfnio ( $\text{HfO}_2$ ) como membranas sensíveis, que serão utilizadas para detectar fosfato em soluções de água de reuso.

### Resultados:

Foram fabricados capacitores EIS com dielétrico de porta de  $\text{TiO}_2$  para detecção de íon fosfato em água de reuso. Foram executadas as medidas de capacitância versus tensão (CxV) dos sensores e extraídos os valores de tensão de referência VFB em relação à concentração (em ppm) de fosfato em água. A curva de calibração entre as tensões VFB e as concentrações de fosfato (em ppm) - escala logarítmica - foi obtida, resultando em comportamento linear com sensibilidade de 66 mV/ppm. A seguir são apresentadas as curvas CxV e a de calibração.



### A4.3 Dispositivos GFET com canal de micro fitas de grafeno aplicados no sensoriamento de vírus

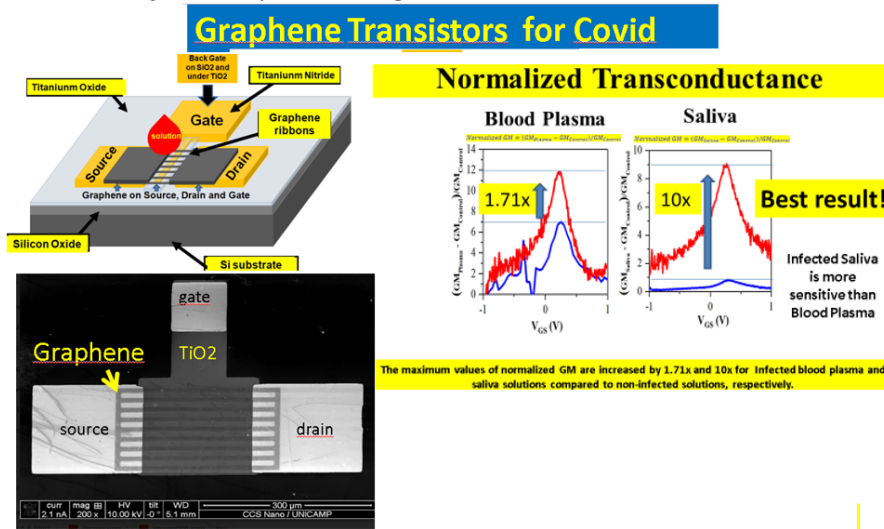
*José Alexandre Diniz, Dunieskys Roberto Gonzalez Larrude, Ricardo Cotrin Teixeira, Fernando Cesar Rufino*

#### Objetivo:

Desenvolvimento de biosensores de dispositivos GFET com canal de micro fitas de grafeno aplicados no sensoriamento de vírus

#### Resultados:

Foram fabricados transistores de efeito de campo baseados em canal de tiras de grafeno (GFET) capaz de detectar a contaminação por SARS-CoV-2 no plasma sanguíneo e na saliva. O GFET (Figura A.4.3.1) foi fabricado em um substrato de Si/SiO<sub>2</sub> com finos filmes metálicos depositados por pulverização catódica DC e RF. Filmes de TiN são eletrodos de Porta e de Fonte/Dreno. A porta dielétrica é formada por TiO<sub>2</sub> de 10 nm, um material de alto k. Dez fitas paralelas de grafeno monocamada, definidas por fotolitografia e gravação com plasma de O<sub>2</sub>, formam o canal do transistor. Os testes de detecção de vírus foram realizados com plasma e saliva SARS-CoV-2 contaminado e não contaminado como analitos na região do canal. O formato do canal permite que o analito entre em contato com as dez fitas de grafeno e o dielétrico da porta de TiO<sub>2</sub>. A sensibilidade do biossensor GFET ao SARS-CoV-2 foi evidenciada pelas curvas de corrente dreno-fonte versus tensão gate-fonte (I<sub>DS</sub> x V<sub>GS</sub>) e transcondutância normalizada (G<sub>m</sub> – Figura A4.3.1) onde essas medidas com as amostras infectadas apresentaram correntes elétricas mais elevadas, especialmente para a saliva. A técnica de microscópio de força de sonda Kelvin (KPFM) foi usada para extrair as cargas sobre as fitas de grafeno e as características do filme de TiO<sub>2</sub>. Estas análises indicam que o filme de TiO<sub>2</sub> promove a interação dos dois grupos hidroxila em suas terminações atômicas com os RNAs virais em soluções contaminadas (plasma sanguíneo e saliva). Assim, essa interação pode aumentar a corrente elétrica no canal de grafeno entre a fonte e o dreno. Na verdade, a detecção ocorre quando as partículas virais ou moléculas induzidas entram em contato com a superfície do TiO<sub>2</sub>, injetando portadores no canal de grafeno. Portanto, a principal contribuição deste trabalho é a apresentação de uma plataforma de transistor GFET para BioFET para detecção de SARS-CoV-2, sem necessidade de funcionalização da superfície de grafeno no canal.



## A4.4 Desenvolvimento de antenas miniaturas para sensoriamento de equipamentos de alta tensão

*Alexandre Jean René Serres, Edson Guedes da Costa, George Victor Rocha Xavier, Pavlos Lazaridis*

### Objetivo:

Desenvolvimento de sensores não invasivos utilizando a técnica radiométrica para monitoramento de equipamentos de alta tensão. Os sensores são antenas miniaturizadas, para a miniaturização das antenas são utilizadas formas bioinspiradas.

Objetivos específicos associados:

- Desenvolver antenas miniaturizadas na faixa UHF.
- Desenvolver um hardware para processar os dados em tempo real.
- Desenvolver técnicas de processamento de dados para criar um sistema preditivo de falhas em equipamento de alta tensão.

### Resultados:



Em 2023, foi avaliada a aplicação prática de antenas bioinspiradas para detecção de descargas parciais (PD) em equipamentos de alta tensão, com o objetivo de validar a eficiência do uso dessa tecnologia para monitoramento de PD. Para isso, foram realizadas medições de PD usando antena bioinspirada em transformadores de potencial de 69 kV operacionais em uma subestação real. Após o experimento de campo, foram realizadas medições de laboratório utilizando o método padrão IEC 60270 e uma antena bioinspirada, simultaneamente, nos PTs avaliados. Os resultados obtidos na subestação indicaram frequências suspeitas de atividade de descarga parcial em dois dos três transformadores de potencial avaliados, principalmente nas frequências de 461 MHz, 1366 MHz, 1550 MHz e 1960 MHz. Durante os testes de laboratório,

a presença de atividade de descarga parcial nos transformadores de potencial suspeitos foi confirmada com a detecção de níveis de carga aparente de PD acima de 20 pC. Por fim, o espectro de frequência obtido a partir dos sinais de PD detectados pela antena bioinspirada no laboratório apresentou valores de frequência semelhantes aos obtidos durante a aplicação prática na subestação, tornando-a um indicador promissor para futuros estudos de classificação de defeitos usando inteligência artificial.

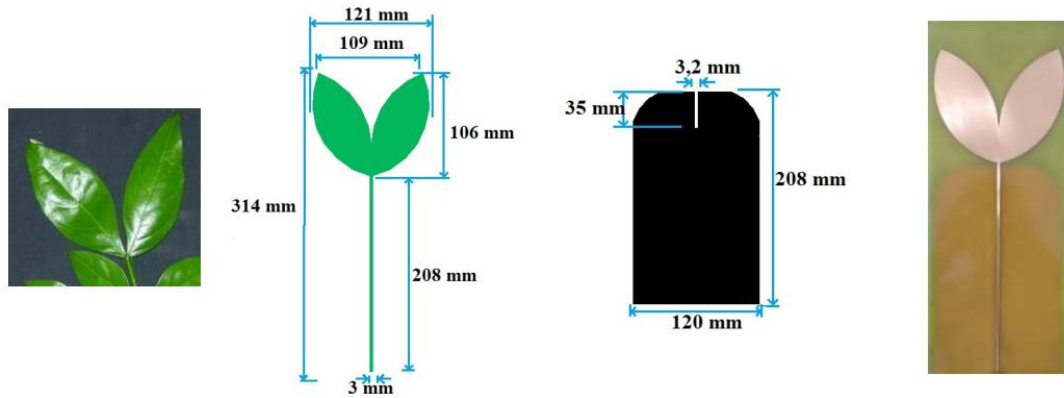


Figura 1. Modelo projetado para a PMA bioinspirada em *Inga Marginata*: (a) folhas de *Inga Marginata*; (b) dimensões do patch; (c) dimensões do plano de terra e (d) antena bioinspirada fabricada

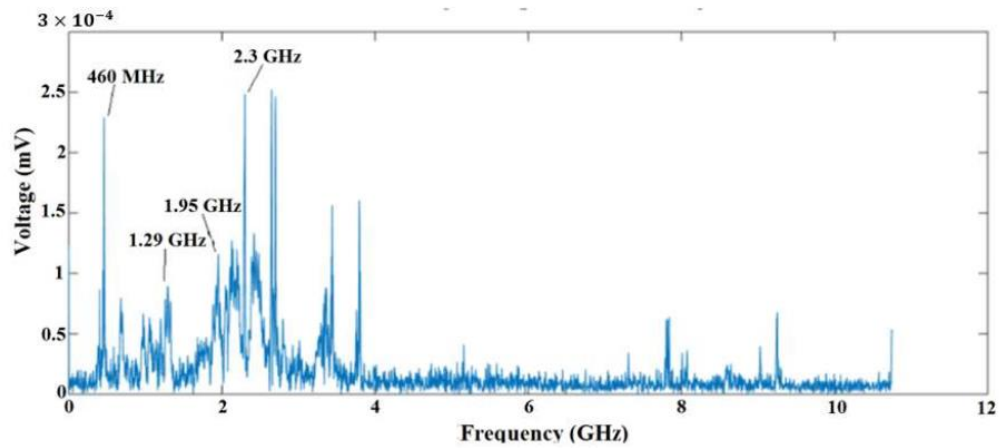


Figura 2. Pulso de descarga parcial medido pela PMA bioinspirada no domínio da frequência.



## A4.5 Desenvolvimento Sensores RFID para aplicações biomédicas e ambientais

*Alexandre Jean René Serres, Danilo Freire de Souza Santos, Georgina Karla de Freitas Serres, Simone Genovesi*

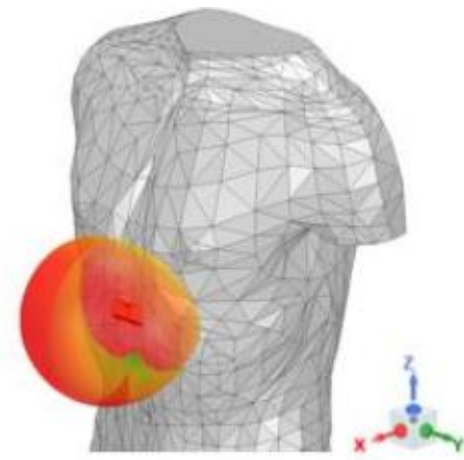
### Objetivo:

Desenvolvimento de sensores baseados em etiquetas RFID que possam monitorar parâmetros físicos (temperatura, umidade, etc.) e de saúde humana (frequência respiratória e cardíaca).

Objetivos específicos associados:

- Desenvolver sensores baseados em tecnologia RFID para monitorar parâmetros físicos como temperatura e umidade;
- Desenvolver sensores para aplicações biomédicas baseados na tecnologia RFID;
- Desenvolver técnicas de processamento dos dados em tempo real;

### Resultados:



Foram desenvolvidos sensores RFID UHF passivos e flexíveis para monitoramento das frequências cardíaca e respiratória, bem como a avaliação de sua viabilidade. As etiquetas RFID foram fabricadas em substrato flexível de poli-imida com estrutura metamaterial para melhorar seu desempenho em proximidade ao corpo, resultando em um alcance de leitura simulado de até 3,32 m. Foi também simulado um circuito de colheita de energia RF para ampliar o alcance de leitura do sensor de frequência respiratória e alimentar os componentes do circuito de detecção da frequência cardíaca, obtendo eficiências de conversão de energia de até 72,75%. O monitoramento da frequência respiratória é baseado nas variações do Indicador da Intensidade do Sinal Recebido (RSSI) pelo

leitor, enquanto o monitoramento da frequência cardíaca é baseado no intervalo de tempo entre duas interrupções sucessivas na comunicação RFID, correlacionadas com batimentos cardíacos. Os dados de RSSI medidos foram processados usando a wavelet de Daubechies de ordem 5, e as frequências resultantes foram validadas comparativamente com os resultados de um monitor de sinais vitais.



Figura 1 - Sensor RFID UHF flexível de frequência respiratória

Foi desenvolvido um protótipo de etiqueta RFID para identificação e monitoramento da poluição em torres de alta voltagem. Para isso, foram realizados os seguintes passos: caracterização dielétrica da poluição artificial; projeto via simulação de etiquetas RFID para aplicação em torres metálicas; fabricação, validação e teste das etiquetas; análise de sensibilidade do alcance da



etiqueta; e algoritmo computacional para tratamento do sinal e subsequente identificação. A identificação da poluição foi baseada nas variações do Indicador da Intensidade do Sinal Recebido (RSSI) pelo leitor em função da quantidade de poluição depositada. A validação e os testes das etiquetas foram realizados em um ambiente externo com uma emulação de uma torre de alta tensão desenergizada. Para todos os níveis de poluição depositada analisados, o alcance máximo médio da leitura do sinal, em um ambiente externo, foi de 18 m. Os dados de RSSI, obtidos pela leitura da etiqueta RFID, foram processados e analisados para identificar a poluição depositada nas torres de transmissão de alta voltagem. Os resultados demonstraram o potencial das etiquetas para identificação e monitoramento dos níveis de poluição em torres de metal de alta tensão.

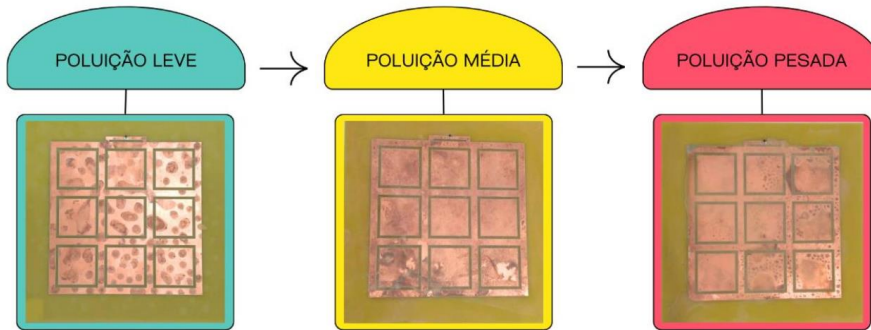


Figura 2 - Fotografias das etiquetas com poluição leve, média e pesada.

## A4.6 Desenvolvimento de Órgão Humano em Microsistema

*Celso Renato Peter, Sabrina Esperança Nunes, Ariadna Schuck, Tatiana Louise Avila de Campos Rocha, Luíse Cambruzzi Dalló*

### **Objetivo:**

Desenvolver e caracterizar um dispositivo microfluídico organ-on-a-chip; incorporar eletrodos para a aplicação de campo elétrico para estimular e monitorar os processos biológicos no dispositivo.

### **Resultados:**

No ano de 2023, foi possível realizar a modelagem e simulação do dispositivo, levando em consideração aspectos elétricos e microfluídicos. Após esta etapa, realizou-se o desenvolvimento do dispositivo utilizando as tecnologias de fotolitografia e microfabricação em conjunto com a fabricação de eletrodos para a caracterização da cultura celular por espectroscopia de impedância.



## **A4.7 Desenvolvimento de uma ferramenta para análise e manutenção preditiva de máquinas empregando a fusão de sensores MEMS inerciais e acústicos – incluindo ultrassom**

*Fabiano Fruett, Bruno Sanches Masiero*

### **Objetivo:**

- Desenvolver, por meio da fusão de sensores MEMS acústicos e inerciais, um sistema de monitoramento de máquinas rotativas, capaz de captar os sinais vibracionais e acústicos provenientes do equipamento, analisar os dados adquiridos pelos sensores, e classificar o estado da máquina, indicando se há ou não a presença de anomalias ou falhas incipientes.
- Realizar ensaios em laboratório utilizando máquinas rotativas, nas quais será possível introduzir situações de anomalias ou falhas. Com esses ensaios, testar e validar: o hardware de aquisição de sinais, os algoritmos de software para processamento de sinais, o modelo de Inteligência Artificial para detecção de anomalias.
- Com as captações de sinais feitas ao longo dos ensaios e testes laboratoriais, construir bancos de dados a respeito das máquinas monitoradas, contendo quantidade substancial de dados inerciais e acústicos referentes ao comportamento saudável (normal) dessas máquinas, e, também, quantidade substancial de dados inerciais e acústicos referentes a estados anômalos dessas máquinas

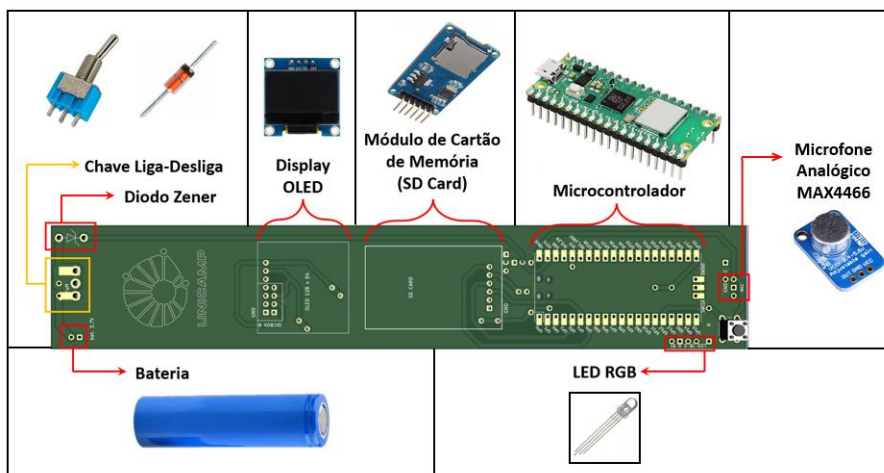
### **Resultados:**

1) Foi realizada grande parte da revisão bibliográfica e da busca de anterioridade planejadas para o projeto, a respeito do que vem sendo feito, na comunidade científica, com relação ao tema de detecção de falhas em máquinas rotativas utilizando sensores acústicos e/ou inerciais.

2) Foi concluída a dissertação de mestrado do aluno, membro da equipe, Gabriel Tonon Gialluca. A dissertação foi defendida em dezembro de 2023. Ele, agora, segue com sua participação na atividade A4.7 do projeto INCT Namitec ao longo de seu doutorado, já iniciado. O projeto servirá de base para sua tese, que deverá ser finalizada dentro do período de aproximadamente dois anos. A dissertação de mestrado teve como título “Sistema de Sensoriamento Acústico, Processamento de Áudio e Detecção de Anomalias para Transformadores de Potência” e abrangeu as seguintes etapas principais:

- Estudo detalhado sobre falhas em transformadores: entendimento de como as falhas ocorrem; quais são as principais causas das falhas; como anomalias incipientes de origem mecânica ou dielétrica evoluem, em um transformador, até a sua falha; quais são as grandezas físicas envolvidas nos processos de falha e como essas grandezas se alteram ou se manifestam de acordo com o tipo de defeito; como é o comportamento acústico de um transformador; e quais anomalias ou defeitos mecânicos incipientes na sua estrutura podem alterar seu comportamento vibro-acústico, tornando possível a detecção por meio de um sistema de monitoramento.
- Pesquisa do que já foi realizado, tanto em estudos e trabalhos científicos de cunho acadêmico, como também em projetos empresariais, a respeito de detecção de anomalias em transformadores por análise acústica.
- Definição precisa de quais são os requisitos do projeto e, a partir daí, definição de quais as especificações técnicas que os componentes eletrônicos devem apresentar para que a solução desenvolvida atenda às necessidades estabelecidas.

- Seleção preliminar de um conjunto de componentes que, segundo suas fichas técnicas, atendem às necessidades definidas para a solução e apresentam as especificações técnicas previamente estabelecidas. Dentre esses componentes, encontram-se microcontroladores, microfones (sensores acústicos), módulos para cartão de memória, etc.
- Realização da etapa destinada a testar os componentes previamente escolhidos, por meio de ensaios práticos em laboratório. Nessa etapa, foram testados parâmetros como: capacidade e qualidade de reprodução de alto-falantes utilizados para os testes; capacidade e qualidade de captação, faixa de frequências de operação, diretividade, e relação sinal-ruído (SNR) dos microfones; resolução, taxa de amostragem e qualidade da conversão analógica-digital dos microcontroladores. A partir desses ensaios, foi realizada uma comparação entre os dispositivos e, em seguida, foram selecionados aqueles componentes que mais se adequam ao objetivo da solução a ser desenvolvida.
- Construção do hardware, que deve ser capaz de captar adequadamente os sinais acústicos provenientes do transformador, enviar esses dados captados para um servidor via comunicação sem fio (Wi-Fi). Além disso, dado que o hardware é projetado para ser instalado no interior do pátio de uma subestação, que é um lugar aberto, com a presença de campos elétricos e magnéticos intensos e distante de tomadas ou fontes de energia, ele deve apresentar um invólucro que confira a ele proteção contra intempéries (vendo, chuva e poeira), deve ter uma proteção contra ruídos eletrostáticos e eletromagnéticos, e deve ser capaz de operar sem fio (tendo autonomia energética, o que é garantido pela utilização de uma bateria recarregável). Para a construção do hardware, foi projetada uma PCB (placa de circuito impresso) para conectar os componentes. A figura a seguir mostra a PCB projetada com os espaços destinados para posicionamento de cada componente que compõe a solução:



Além disso, foi projetado o encapsulamento para envolver a PCB e conferir aos componentes eletrônicos proteção contra intempéries. A figura a seguir mostra a construção do hardware final:

- Construção dos algoritmos de software, para serem executados em um computador com acesso ao servidor do sistema, que é o destino para onde os dados acústicos captados pelo hardware são enviados. O software é capaz de realizar a leitura e o processamento dos dados acústicos, obter a FFT (Transformada Rápida de Fourier) dos fragmentos de áudio, identificar as principais harmônicas de maior energia do espectro e alimentar um banco de dados com os pares de frequência e amplitude referente a cada harmônica. Em seguida, é desenvolvido um software de

Inteligência Artificial para detecção de anomalias, que é executado sobre o banco de dados constantemente alimentado. O software de detecção de anomalias é baseado em um modelo de aprendizado não supervisionado, que aprende como é o comportamento saudável do equipamento. O modelo treinado, quando é exposto a um conjunto de dados cujos pares de valores de frequência e amplitude se destoam da média dos pares referentes ao comportamento normal, superando um limiar pré-estabelecido, é capaz de acusar a presença de uma anomalia.

- Teste experimental em laboratório para validar o sistema como um todo (hardware e software). Nesse teste, o hardware foi utilizado para captar as emissões acústicas do transformador do laboratório. Para o ensaio, foram feitas manobras nas fases do transformador, onde cada fase foi desligada alternadamente, de forma a estabelecer quatro configurações distintas no transformador: fases A, B e C ligadas; apenas fases A e B ligadas; apenas fases A e C ligadas; apenas fases B e C ligadas. Para cada configuração, foi gravado um arquivo de áudio. Todos os arquivos de áudio foram processados para se rodar o algoritmo de detecção de anomalias. Ao executá-lo, as configurações do transformador com vibrações mais simétricas ao longo de sua estrutura foram classificadas pelo modelo como **normais** e as configurações com desbalanceamento mecânico devido ao estado vibratório mais assimétrico, foram classificadas como **anômalas**. Assim, os resultados obtidos foram interessantes para futuras aplicações

## A4.8 Modelagem e Desenvolvimento de Sistemas Baseados em Dispositivos de Ondas Acústicas de Superfície – SAW

*Elyson Ádan Nunes Carvalho, José Gilmar Nunes de Carvalho Filho, Raimundo Carlos Silvério Freire*

### Objetivo:

- Propor soluções para sistemas de interrogação a distância de sensores SAW.
- Implementar um sistema de medição a distância para aquisição, análise e armazenamento de dados (amplitude, frequência, fase e impedância) referentes ao sensor acústico de superfície.
- Estudar e implementar modelos de dispositivos SAW para facilitar o projeto de circuitos elétricos de interface.
- Desenvolver, projetar, simular e implementar circuitos de medição baseados em sensores SAW.

### Resultados:

Na primeira etapa desta atividade, foi dado foco no desenvolvimento e testes de modelos para os Sensores a Onda Acústica de Superfície baseados em ondas de Love, com o principal objetivo de servir de base para o desenvolvimento de sensores para poluição de água e sensores para a detecção de níveis de PSA no sangue humano.

Dessa forma, os modelos de dispositivos SAW desenvolvidos devem ter o máximo de fidelidade possível quando comparados com os resultados obtidos com os dispositivos SAW baseados em onda de Love, mas também possibilitar sua simulação em sistemas SPICE, permitindo, assim, o desenvolvimento e testes de novas arquiteturas de medição para sinais.

Diante disso, foi desenvolvido um modelo baseado em linhas de atraso, que pode ser simulado em SPICE, não possui erro de simulação na frequência central (ao contrário da solução clássica) e apresentou grande fidelidade quando comparado com os sensores desenvolvidos na Université de Bordeaux e Université de la Guyanne para uma frequência de 117 MHz.

O modelo completo desenvolvido é mostrado na Figura 1, enquanto que nas figuras 2 e 3 são apresentados, respectivamente, o modelo para o IDT adotado e o modelo para o sensor (parte acústica do dispositivo).

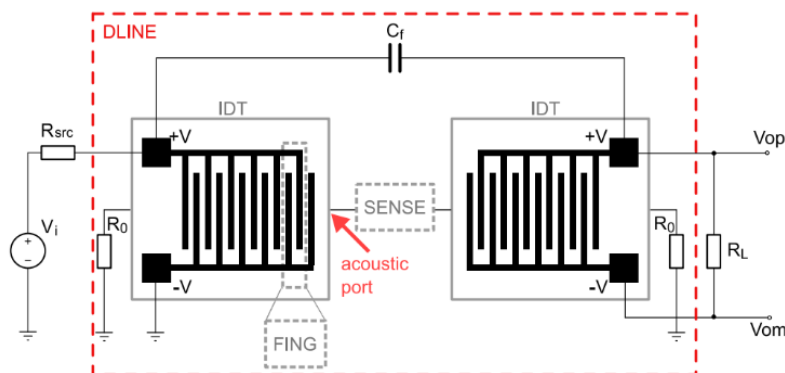


Fig. 1: Modelo completo baseado em linha de atraso com circuito de teste.

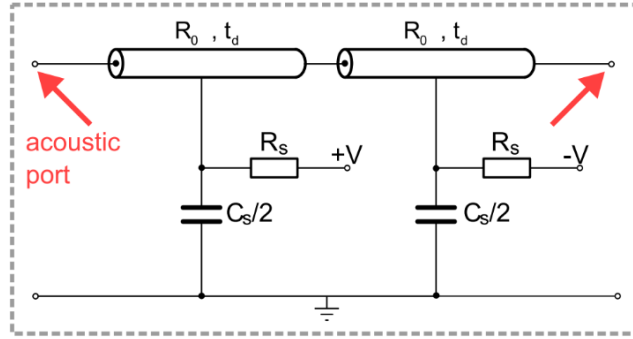


Fig. 2: Modelo simplificado baseado em elementos distribuídos para um par de IDTs.

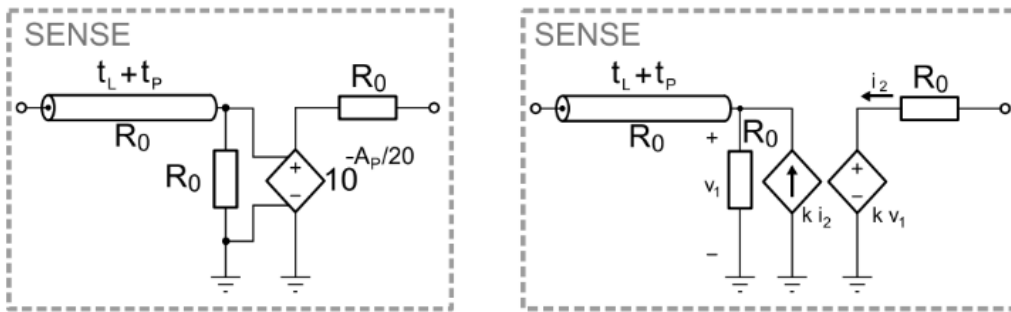


Fig. 3: Duas alternativas desenvolvidas para o controle de ganho no subcircuito "SENSE".

Os resultados obtidos com o modelo desenvolvido, em comparação com um sensor SAW baseado em ondas de Love, são apresentados na Figura 4.

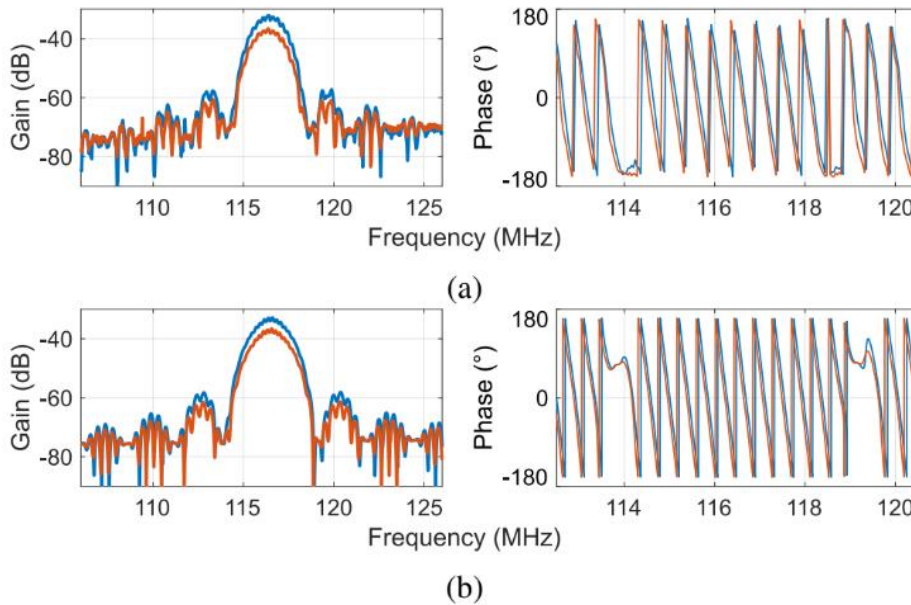


Fig. 4: Comparação entre (a) resposta medida com o sensor SAW antes (azul) e depois (vermelho) da perturbação por uma gota de água e (b) resposta do modelo distribuído desenvolvido modelando a perturbação com ganho de  $-4$  dB e atraso de 2 ns.



No momento, outros modelos também estão sendo desenvolvidos, assim como estão sendo desenvolvidos osciladores com os sensores SAW na malha de realimentação, visando seu uso em sistemas mais simples, sem necessidade de um VNA para medir a resposta do sensor.

## Área A5 - Optoeletrônica, fotônica e dispositivos orgânicos,

### **Resumo da Área A5:**

*Henri Boudinov*

Esta área é até um certo nível heterogênea e aborda várias atividades e resultados de pesquisa e desenvolvimento em diversos projetos da optoeletrônica, fotônica e dispositivos orgânicos. Um dos itens descreve a fabricação e integração de elementos ópticos difrativos baseados em grafeno para sistemas laríngeos. Protótipos de redes de difração foram fabricados, com o objetivo de criar um dispositivo para quantificar células cancerígenas na superfície glótica usando reconstrução óptica da glote. O subitem de células solares aborda o desenvolvimento de fotovoltaicos tandem Perovskita-Silício de alta eficiência. Foram preparados materiais semicondutores perovskita com *bandgap* adequado para integração com células de silício cristalino. Diversas abordagens foram testadas, visando eficiências de conversão superiores a 30%. A subárea de fotônica integrada foca no desenvolvimento de sensores ópticos, estruturas de integração III-V e com silício, e dispositivos para criptografia quântica. Avanços foram feitos na fabricação e caracterização de sensores ópticos, estruturas de integração de materiais 2D e fotônica de silício, bem como na arquitetura de chip para criptografia. O trabalho de semicondutores orgânicos descreve o desenvolvimento de elementos de circuitos lógicos de materiais orgânicos, como capacitores, transistores e osciladores em anel. Estes elementos são parte de um projeto mais amplo de eletrônica orgânica para fabricação de circuitos eletrônicos simples em embalagens de papel, tecido e plásticos. O último subprojeto da área aborda a utilização da técnica de espectroscopia Raman amplificada por superfície (SERS) para identificar problemas ambientais e industriais. O projeto visa desenvolver sensores SERS com nanopartículas de prata, ouro e materiais alternativos.

## A5.1 Fabricação de elementos ópticos difrativos integrados à sistemas laringeos

*Jose Alexandre Diniz, Fernando César Rufino, Giuseppe Antônio Cirino, Arlindo Neto Montagnoli*

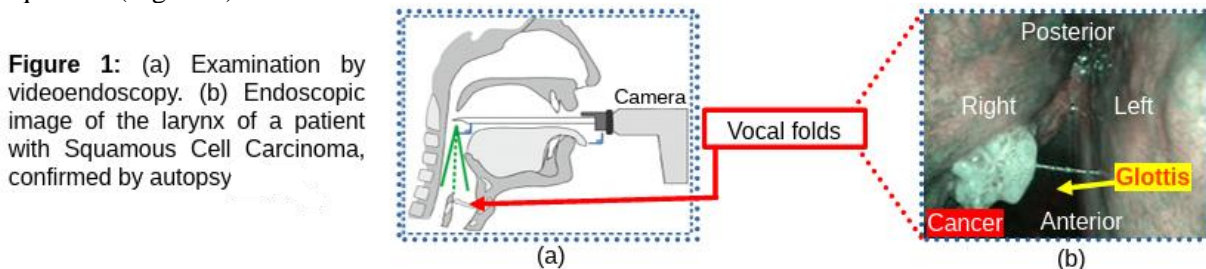
### Objetivo:

- Fabricação e caracterização de elementos ópticos difrativos baseados em grafeno integrados à sistemas laringeos
- Integração dos sistemas laringeos com os elementos difrativos

### Resultados:

Primeiros protótipos de redes de difração baseadas em estruturas de grafeno, com tiras de 10  $\mu\text{m}$  de largura sobre vidro, foram fabricados. A seguir os detalhes:

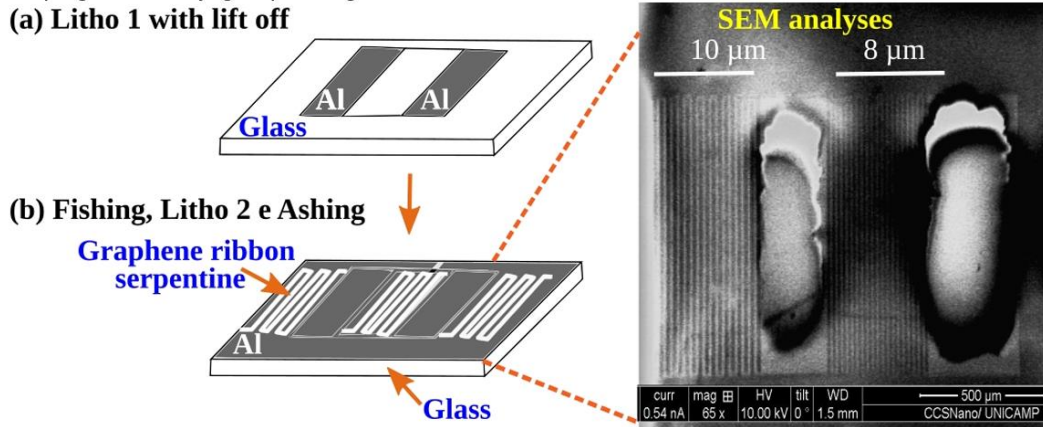
Dispositivos endoscópicos utilizados no exame clínico de patologias como tumores glóticos podem registrar imagens em tempo real das cordas vocais durante a vibração. A análise quantitativa da superfície glótica requer o sistema métrico para obter as dimensões absolutas da laringe em uma série de imagens adquiridas (Figura 1).



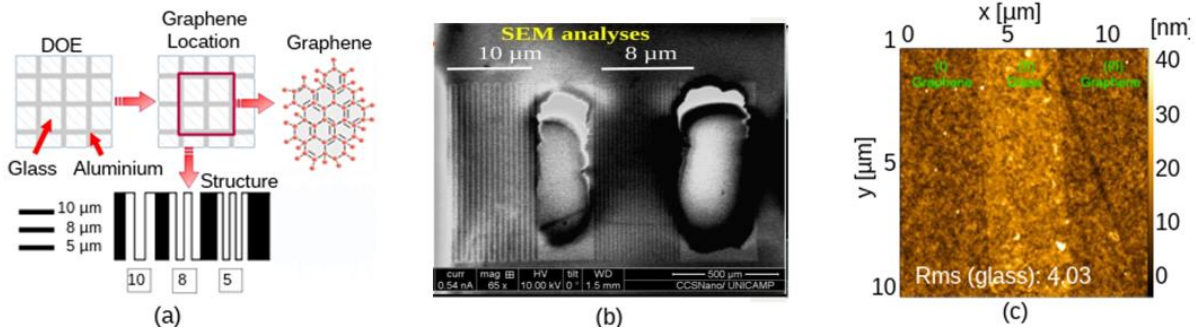
No entanto, até o momento, não existe um método de calibração efetivamente automatizado e estável para uso clínico. Portanto, a maioria das métricas utilizadas pelos profissionais são invasivas e subjetivas. Assim, este estudo relata a microfabricação de um elemento óptico difrativo (DOE) que poderia potencialmente quantificar células cancerígenas da superfície glótica de pacientes. Observou-se que a imagem da glote vista através de um endoscópio é moldada por suas propriedades geométricas e pela tonalidade de cor e brilho. Portanto, a localização e o tamanho do tumor podem ser quantificados pela sobreposição da métrica DOE com pontos de luz em imagens que incluem a região glótica. O DOE (Figuras 3 e 4) foi desenvolvido a partir de processos utilizados na fabricação de circuitos integrados e MEMS, já bastante maduros. Para obter imagens de alta qualidade a partir da reconstrução óptica da glote, investigou-se o uso de monocamadas de grafeno cultivadas por deposição química de vapor (CVD) em folha de cobre (Cu). Este foi transferido para um substrato de vidro pelo método úmido (método de pesca) e as etapas de gravação do substrato de Cu foram realizadas. Neste método, o polimetilmetacrilato (PMMA) foi utilizado como polímero de suporte através do spinner. Duas litografias (Figuras 3 e 4) foram feitas sob o substrato de vidro com diferentes abordagens (utilizando um sistema alinhador de máscara Karl Suss MJB3 com resolução máxima de 1  $\mu\text{m}$ ). A primeira, que antecedeu a transferência de filme fino, teve como objetivo delinear a área de transferência de grafeno utilizando uma técnica de deposição de alumínio (Al) por sputtering. A segunda litografia, ligada à corrosão por plasma (Ashing) de oxigênio, possibilitou estudar a modulação de um micro-relevo contendo padrões paralelos e serpentinos, de amplitude e fase, espaçados de 1 a 10  $\mu\text{m}$ . Um sistema óptico contendo um EOD e uma lente de Fourier foi acoplado à extremidade do endoscópio para projetar uma linha de laser paralela às cordas vocais. Os métodos de processamento de imagem identificam automaticamente pixels nos dados da imagem que pertencem à linha de laser projetada. Assim,

a detecção do padrão difrativo (Figura 5) baseou-se na segmentação das imagens endoscópicas centrada na filtragem Sobel e no método com regiões limítrofes ativas da bacia hidrográfica. Essas características temporais e espaciais geralmente robustas das linhas de laser são projetadas na sequência de imagens endoscópicas. Em suma, a combinação do dispositivo de projeção a laser e do processamento de imagens (Figura 5) permite a calibração de imagens endoscópicas e pode fornecer dados métricos quantitativos para tumores na superfície das cordas vocais. Portanto, o método de calibração proposto pode ser considerado uma ferramenta poderosa para auxiliar no prognóstico de patologias laríngeas.

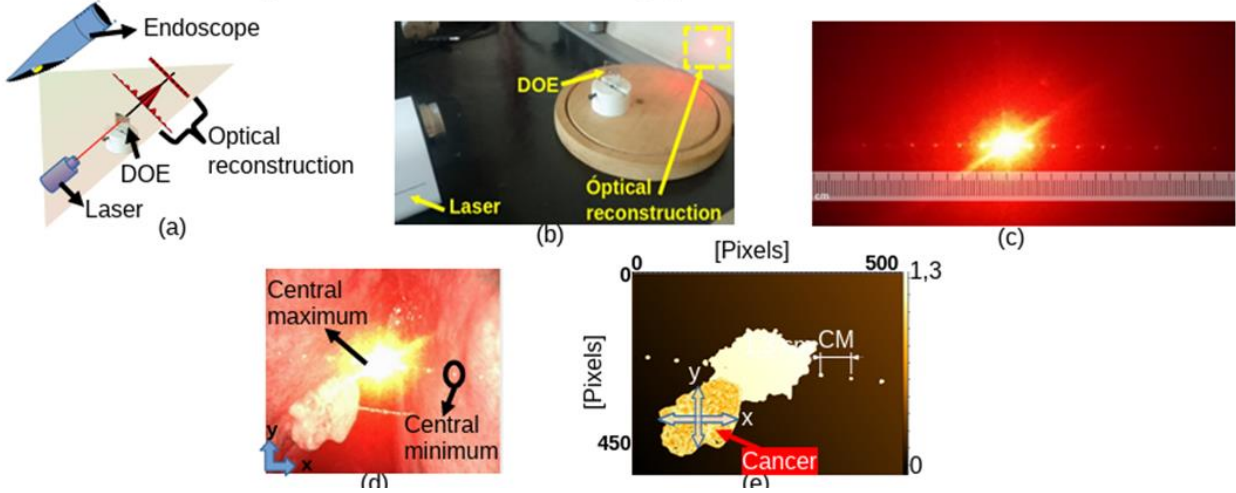
**Figure 3** – Steps of the microfabrication of the diffractive optical element (DOE)



**Figure 4:** (a) Illustration of the device fabrication. (b) SEM image of the graphene ribbons defined by O<sub>2</sub> plasma ashing. (c) AFM image characterization (Regions I and III: Graphene. Region I: Glass substrate).



**Figure 5:** (a) DOE system. (b) Optical characterization of device width (10  $\mu\text{m}$ ) fringe patterns. (c) Diffractive pattern with fringes (central maximum and minimum). (d) Pattern to be detected. (e) Image processing measures using the free Gwyddion software. (f) Behavior of central minimum with graphene.



## A5.2 Fotovoltaicos Tandem Si-Perovskita de Alta Eficiência

*Fernando Ely*

### **Objetivo:**

O objetivo geral da atividade é aumentar a eficiência de fotoconversão de células fotovoltaicas para valores superiores a 30% utilizando uma configuração tandem (empilhada) monolítica com silício cristalino como célula de fundo e perovskita, tipo haleto de chumbo, como célula de topo.

### **Resultados:**

Atividade 1: Preparação e caracterização de materiais perovskita semicondutores com  $E_g = 1,70-1,90$  eV. Uma das tarefas mais importantes do projeto está relacionada ao desenvolvimento de processo para preparar materiais de perovskita policristalinos com bandgap amplo de 1,70 a 1,90 eV, visando uma combinação perfeita com o absorvedor de fundo de silício. Considerando o valor do bandgap do silício de 1,1 eV (bottom cell), o valor de bandgap para célula de topo (top cell) que fornece o melhor desempenho é de aproximadamente 1,7 eV. Com essa combinação é possível teoricamente eficiências entre 44 e 46%. No período, diversas abordagens, incluindo: engenharia de composição, dopagem com cátions metálicos e hibridização, foram testadas para estabilizar a fase escura perovskita fotoativa. Como resultado, foram desenvolvidas composições de precursores moleculares e um processo de deposição-recozimento que produziu filmes de perovskita fotoativos com valores de  $E_g = 1,48$  eV e CsFA e  $E_g = 1,62$  eV, para as composições CsFA e FACs, respectivamente. Os filmes mostraram promissora estabilidade química em condições ordinárias de laboratório, com taxas de degradação na faixa de 0.0106%-0.0007%/min, viabilizando seu uso em arquiteturas tandem Si-perovskita, em especial aqueles com composição FACs, que apresentam bandgap dentro da faixa ideal. Entregável no período: Processo/técnica documentado.

Atividade 2: Fabricação de células fotovoltaicas de dupla junção entre c-Si/perovskita

Em células tandem, as duas camadas de transporte de elétrons e buracos (ETL e HTL) correspondem a região de junção (RJ) das respectivas sub-células, cumprindo assim, uma dupla função: coletar portadores de uma das sub-células e possibilitar a recombinação eficiente dos portadores majoritários através da estrutura empilhada. No caso das células de fundo de c-Si, a RJ dependerá da tecnologia de célula de c-Si empregada, que pode ser dividida em duas categorias com base na região de coleta frontal da célula: (i) uma região dopante-difusa na lâmina de c-Si ao empregar tecnologia de célula solar c-Si padrão [por exemplo, o chamado campo de superfície traseira de Al (BSF) ou emissor passivado no caso de células PERC (Passivated Emitter Rear contact); (ii) um filme fino de Si dopado depositado, (p.ex. Si-amorfo (a-Si) ou nanocristalino (nc-si)), no caso de células de heterojunção de silício (SHJ) ou tecnologia de contato com silício policristalino. inicialmente foi feita a especificação das células de silício que serão utilizadas como célula posterior, na configuração de dupla junção (tandem) com a célula perovskita. Para a utilização no projeto, as células não podem estar acabadas e necessitam ser pré-processadas para posterior fabricação da célula superior perovskita. Dois tipos de células foram adquiridas, sob encomenda:

- Células PERC (Passivated Emitter Rear contact Cell), tipo-p
- Células SHJ (SHJ-Silicon Heterojunction Cells), tipo-p

As células PERC foram obtidas de duas formas: por encomenda do Laboratório NT-Solar da PUC-RS, especializado na fabricação desse tipo de tecnologia e via reprocessamento de células comerciais acabadas, com a retirada do grid metálico de Ag e da camada antirreflexo de  $\text{SiN}_x$ , conforme descrito mais adiante. As células com estrutura PERC, encomendadas da PUC-RS, possuem tanto o emissor p+ quanto o emissor n+. Essas diferentes estruturas de célula de fundo dão maior flexibilidade de integração com a sub-célula perovskita, buscando determinar a combinação mais adequada e de maior eficiência. A terceira opção de célula de fundo foi obtida do Fraunhofer Institute for Solar Energy Systems – Alemanha. Essas células são SHJ tipo-p, texturizadas na face posterior e possuem contatos seletivos dopados com B e com P e uma

camada de Si-intrínseco como passivação. A conexão em série com a célula perovskita de topo é feita, nesse caso, via uma camada de óxido de índio e estanho (ITO), previamente depositada. Células PERC com emissor P apresentaram uma distribuição menos uniforme em termos de eficiência, variando entre 9,5 a 12,9 %. Já células com emissor B apresentaram eficiência de fotoconversão com pouca variação entre 13,5 a 13,7 %. Da mesma forma, validamos as células SHJ adquiridas do Fraunhofer-ISE. Utilizando-se a máscara de sombra adequada, o grid coletor de Ag foi depositado sobre a janela de 1 cm<sup>2</sup> ITO para definir a área ativada da célula. Posteriormente, a célula foi caracterizada em laboratório utilizando condições padrão AM 1.5G, tomando os devidos cuidados para mascarar a área iluminada e evitar reflexões da base metálica. Avaliamos também a adição de uma camada antireflexo (ARC) produzida através da replicação do padrão piramidal de uma célula comercial, utilizando a resina de silicone PDMS. Como esperado, a adição da camada ARC é benéfica para a célula aumentando em 2,12 mA.cm<sup>-2</sup> a densidade de corrente e em 1,57 % o FF. Combinados esses incrementos resultam num acréscimo de 1,2 % na eficiência da célula. Assim, essas células SHJ quando utilizadas como células de fundo, nas configurações tandem propostas, podem contribuir com eficiência de ~ 15%.

### A5.3 Fotônica Integrada

*Newton Frateschi, André Moras, Luiz Barea, Felipe Barbosa*

#### **Objetivos:**

Esse projeto tem 3 objetivos principais:

- desenvolvimento de sensores ópticos com processamento analógico de sinais;
- Estruturas de integração III-V e Material 2D /fotônica de silício; lasers, absorvedores saturáveis; fontes de geração de baixa
- intensidade ou fótons únicos; Fotônica Integrada para produção de criptografia quântica.

#### **Resultados:**

1) Primeiramente, com relação ao desenvolvimento dos sensores ópticos com processamento analógico de sinais, tivemos avanços nas etapas de pós-processamento dos sensores fabricados em SiNOI, particularmente no que diz respeito ao corte dos chips e polimento dos tapers de entrada e saída, e calibração dos processos de litografia óptica e corrosão seletiva para abertura das janelas de detecção. Com isso, foi possível medir o espectro de transmissão de alguns sensores e caracterizar esses dispositivos já fabricados. Além disso, estudamos e desenvolvemos por meio de simulações, possibilidades de implementação de Inteligência Artificial (IA) aos sensores com o intuito de dispensar a necessidade de utilização de lasers sintonizáveis e analisadores de espectro óptico na aplicação dos sensores.

2) Na área de Estruturas de integração III-V e fotônica de silício nós publicamos um artigo “Heterogeneously integrated III-V-on-Si laser with embedded photonic molecule mirrors”, no qual apresentamos nossa contribuição de um novo design de dispositivo utilizando a técnica de integração heterogênea de III-V em Si. O dispositivo permite integrar a funcionalidade de alto ganho de ligas quaternárias de InP (como InGaAsP), tradicionais na fabricação de lasers, com espelhos compactos em silício para formar uma cavidade ótica. Utilizamos um design inovador no qual os espelhos são formados por micro-anéis acoplados de SOI, que permitem desenhar a reflexão espectral dessas estruturas com maior grau de liberdade e fina largura de linha. O trabalho faz parte da tese de doutorado de Guilherme F. M. de Rezende, defendida com sucesso em 29 de maio de 2023.

3) Na área de Estruturas de integração de materiais 2D e fotônica de silício nós avançamos nas diversas frentes. Nós desenvolvemos o nosso protocolo para transferência de diferentes materiais (MoTe<sub>2</sub>, WSe<sub>2</sub>, hBN, grafeno, etc) para diferentes substratos (SiN<sub>x</sub> flat, espelhos de HSQ, Ouro, ponta de fibras). Nós desenvolvemos simulações utilizando FDTD (Lumerical) para quantificar o acoplamento de estruturas com os materiais 2D, nessas simulações ficou clara a necessidade de encapsulamento dos materiais 2D para fotônica integrada, tendo isso em mente, foi desenvolvida uma receita de deposição de nitreto a baixa temperatura utilizando PECVD para encapsulamento de materiais 2D. Em paralelo, nós começamos a caracterizar o 1T'-MoTe<sub>2</sub> como absorvedor saturável, para isso nós transferimos esse material para a ponta de uma fibra óptica. Além disso, chegou o espectrômetro, financiado pelo projeto do INCT de Informação Quântica, e os detectores e o correlacionador de fótons, financiado pelo projeto do CNPQ, para a caracterização dos emissores de fótons únicos.

4) Na área de Fotônica Integrada para produção de criptografia quântica nós finalizamos as discussões em relação a arquitetura do chip Fotônico, incluindo o substrato que utilizaremos na fabricação, o Niobato de Lítio. O material foi escolhido principalmente por se tratar de um material altamente versátil e com excelente capacidade de modulação eletro-óptica, permitindo o uso do chip para aplicação de gigabit e além. Com o planejamento finalizado foi dado o início do design dos componentes individuais do chip. Isso inclui principalmente os interferômetros de Mach Zehnder e linhas de atraso, permitindo o uso do protocolo quântico de troca de chaves BB84 com codificação da informação no domínio do tempo. Nessa frente



começamos a capacitação dos recursos humanos necessários para a fabricação do chip, bem como as simulações iniciais para o design dos componentes individuais do chip.

## A5.4 Elementos de circuitos lógicos de materiais orgânicos

*Henri Boudinov, Johnny Dias, Horst-Günter Rubahn, Rogério Luíz Maltez,*

### **Objetivo:**

Desenvolver tecnologia de fabricação de elementos de circuitos digitais, usando materiais orgânicos como semicondutor e dielétrico. Otimizar a tecnologia de deposição dos materiais orgânicos; Construir, fabricar, caracterizar e otimizar os parâmetros de:

- capacitor Metal-Isolador orgânico-semicondutor orgânico;
- transistor orgânico de efeito de campo (OFET);
- inversor;
- oscilador em anel.

### **Resultados:**

No começo deste projeto já tínhamos algumas experiências iniciais com semicondutores e dielétricos orgânicos. Assim, pudemos concluir que além do polivinil-álcool (PVA) já ser naturalmente um candidato promissor para ser usado como dielétrico em transistores de efeito de campo orgânicos (OFETs) e outros dispositivos orgânicos devido a propriedades como baixa corrente de fuga, alta constante dielétrica e flexibilidade, ao se fazer a engenharia de sua estrutura, podemos obter um material ainda mais adequado. A aplicação de crosslink e de purificação, podem ser usados para otimizar as características do filme, dependendo das propriedades desejadas. A resistividade elétrica e a constante dielétrica são antagônicas: o aumento de uma resulta em uma diminuição da outra, já que ambas são afetadas de maneiras opostas pela mobilidade das cadeias. Isso gera a necessidade de se chegar em um compromisso entre ambas. A metodologia usada nesse estudo se provou eficiente. Foram construídos capacitores Al-PVA-Si. As curvas C-V e I-V, ferramentas amplamente utilizadas para o desenvolvimento e análise de dispositivos e circuitos eletrônicos, forneceram informações precisas sobre as estruturas investigadas. Com base nessas informações, foi possível analisar as amostras de forma detalhada. Como os resultados indicaram, para otimizar o PVA como dielétrico orgânico, é necessário uso de PVA com hidrolização incompleta, realizar os processos de purificação e de crosslink, bem como usar altas velocidades de rotação (4000 rpm) durante a deposição. Existe a hipótese de que a purificação possa quebrar as cadeias poliméricas, gerando mais armadilhas e, conseqüentemente, reduzindo a mobilidade dos elétrons. Isso poderia explicar a contribuição significativa da purificação na redução da corrente de fuga. Um ponto a ser investigado com mais profundidade no futuro é a dependência das características elétricas das camadas dielétricas orgânicas do peso molecular do PVA.

## A.5.5 Desenvolvimento de dispositivos fotônicos ressonantes para detecção e identificação de materiais

*Eduardo Ceretta, Aline Joana R. W. Alves dos Santos, Wladimir Hernandez Flores, Henrique de Castro Silva Junior, Élen Silveira Nalério, Citieli Giongo*

### Objetivo:

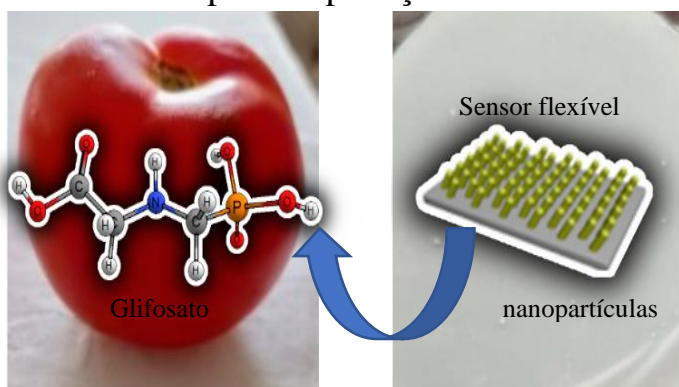
Identificar e contribuir na resolução de problemas relacionados ao meio ambiente e do setor produtivo, por meio da técnica de espectroscopia Raman amplificada por superfície (SERS), utilizando nanopartículas e substratos de baixo custo para o desenvolvimento de sensores. Caracterizar os resultados experimentais para interações intermoleculares utilizando mecânica quântica de nível coupled cluster. Além dos objetivos mencionados, que fazem parte do projeto original, o grupo está também engajado em atividades de divulgação científica, que incluem:

- Realizar oficinas de processos de fabricação de microchips, direcionadas a estudantes do ensino médio;
- Produzir e disseminar materiais didáticos digitais, juntamente com a divulgação científica de temas de Química e Ciências nas redes sociais como Instagram, Facebook e TikTok, através do perfil @projetotransfere; Criar e implementar materiais didáticos e oficinas temáticas para o público escolar, enfocando o protagonismo e o empoderamento feminino nas áreas STEAM (Ciência, Tecnologia, Engenharia, Artes e Matemática).

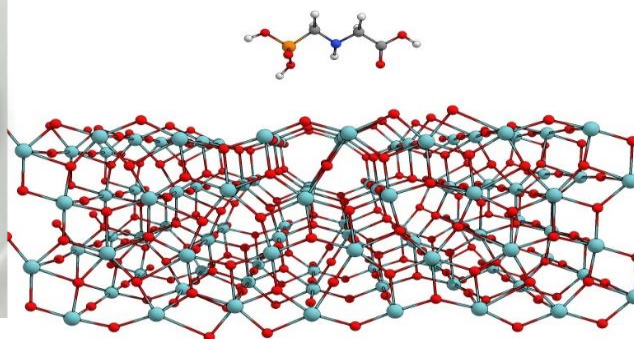
### Resultados:

O objetivo deste trabalho é utilizar a técnica de espectroscopia Raman amplificada por superfície (SERS) para identificar e contribuir na resolução de problemas regionais e nacionais relacionados ao meio ambiente e ao setor produtivo. Para isso, será realizado o desenvolvimento de sensores SERS com o uso de nanopartículas de prata, ouro e materiais alternativos, assim como substratos de materiais provenientes de resíduos, que sejam eficientes e de baixo custo. Além disso, a química computacional será utilizada como uma ferramenta para análise e caracterização dos materiais, aplicando os princípios da mecânica quântica para simular os sistemas químicos e o comportamento molecular em diferentes condições.

### Exemplo de aplicação - SERS



### Simulação computacional



## Área A6 - Materiais e Processos Micro e Nanofabricação,

### Resumo da Área A6:

Stanislav Moshkalev

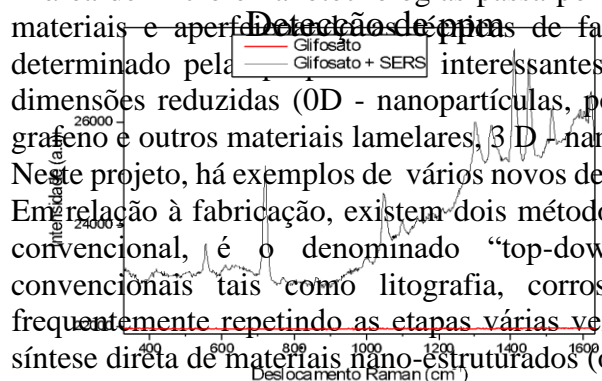
A área de micro e nanotecnologias passa por um período de crescimento rápido, criando novos materiais e aperfeiçoando os processos de fabricação. O interesse crescente por esta área é determinado pela ~~Deteção de pias~~ interessantes e às vezes inéditas dos materiais emergentes de dimensões reduzidas (0D - nanopartículas, pontos quânticos, 1D - nanotubos e nanofios, 2D - grafeno e outros materiais lamelares, 3D - nano materiais porosos).

Neste projeto, há exemplos de vários novos desenvolvimentos na área de micro e nano fabricação. Em relação à fabricação, existem dois métodos principais em nanotecnologia. O primeiro, mais convencional, é o denominado “top-down”, fabricando estruturas usando ferramentas convencionais tais como litografia, corrosão por plasma, processamento por íons etc., ~~frequentemente repetindo as etapas várias vezes~~. O segundo é um método “bottom-up” ou de síntese direta de materiais nano-estruturados (ou blocos construtivos de nanodispositivos) sobre o substrato. Usando o segundo método, é possível produzir estruturas menores. Um exemplo de emprego do método “bottom-up” é a síntese de nanotubos ou nanofibras que podem ser posteriormente agrupados para constituir sensores ou utilizados em dispositivos eletrônicos tais como transistores. No projeto, temos bons exemplos do uso das duas abordagens.

Uma das linhas de desenvolvimento no projeto trata da síntese dos materiais bidimensionais (do topo molibdenita) pelas técnicas de deposição por vapores químicos e sulfurização de filmes, seguida pela caracterização completa dos materiais produzidos, visando otimização e aplicações. Outra linha tem foco na síntese de camadas nanométricas superficiais de semicondutores por feixe de íons. São duas sínteses distintas a partir de precursores diferentes, a saber, GaAs e Si: a) Implantação de íons em GaAs - Sintetizar ligas nanométricas de  $\text{In}_x\text{Ga}_{(1-x)}\text{N}$  ( $0,05 < x < 0,15$ ), por implantações de In, sequenciais às de N, e na mesma penetração média do N. b) Implantações de íons em Si – Sintetizar nanocamadas de SiC por implantação de C em Si.

A terceira linha tem como objetivo uma pesquisa de nanoespumas semicondutoras feitas por magnetron sputtering e irradiação iônica, visando as aplicações desses materiais novos porosos em sensores de gases.

Mais uma linha de desenvolvimento tem foco em estudos de plataformas de tensionamento mecânico baseadas em nanopontes de silício suspensas visando desenvolver dispositivos baseados em nanocompósitos de sistemas metal-carbono sobre as plataformas tensionadas e investigar a sensibilidade dos nanocompósitos em função da tensão mecânica sob estímulos como campos magnéticos, ambientes químicos e moléculas orgânicas. Mais uma linha foca no desenvolvimento de processos de nanofabricação por microondas para produção de novos materiais híbridos (óxido de grafeno reduzido, grafeno, nanopartículas, nanotubos de carbono, pontos quânticos) para variadas aplicações, baseado na necessidade de desenvolvimento de técnicas para síntese de novos nanomateriais sendo rápidas, de baixo custo, limpas (verde), versáteis, com possibilidade de produção em grande escala. Comparando com métodos convencionais, o aquecimento por microondas realiza aquecimento de reagentes em poucos segundos até 1000 C ou mais, sem aquecer o ambiente: alta eficiência energética. Outra linha tem como objetivo o desenvolvimento



dos processos de fabricação de novos materiais compósitos flexíveis em polímeros ou vidros (fritas) e grafeno/nanografite com alta condutividade elétrica e térmica para variadas aplicações: eletrônica flexível e vestível, dissipadores de calor, aquecedores flexíveis, sensores. A sétima linha em desenvolvimento visa a criação de um novo processo de litografia por ponta de prova térmica, com resolução nanométrica. A resolução de litografia confirmada atualmente - 20 nm.

## A6.1 Síntese e processamento de dicalcogenetos de metais de transição

*Cláudio Radtke, Dheryck Schwendler Cabeda, Alexsandro Vieira da Silva, Lidiane Pluczinski, Vitória Cantergi, Gabriel Cruz de Almeida, Eduardo Pitthan Filho*

### Objetivo:

- Síntese de materiais bidimensionais pelas técnicas de deposição por vapores químicos e sulfurização de filmes;
- Análise das estruturas formadas com técnicas espectroscópicas e de espalhamento de íons;
- Dopagem e funcionalização desses materiais utilizando diferentes agentes.

### Resultados:

No ano de 2023, foram desenvolvidas técnicas de síntese de dicalcogenetos de metais de transição, mais especificamente o  $\text{MoS}_2$ . Para tanto, alunos de graduação e pós-graduação testaram técnicas como a utilização de substratos de vidro (Soda-Lime), onde soluções com precursores químicos são pré-depositadas sobre o substrato. Essa estratégia tem uma vantagem pois quando o vidro funde durante a sulfurização, o material pré-depositado tende a se espalhar pelo substrato, facilitando a homogeneidade da reação que, inclusive, ocorre diretamente no substrato, eliminando a necessidade de dispersão do precursor de molibdênio. Na figura 1, mostramos estruturas triangulares de  $\text{MoS}_2$  que são formadas no processo.

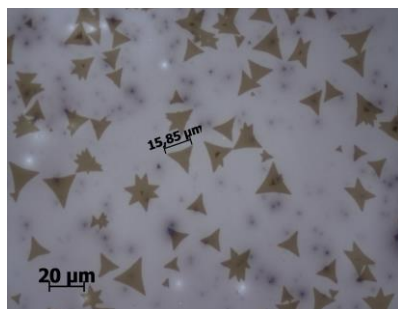


Figura 1 - Microscopia óptica de  $\text{MoS}_2$  sintetizado sobre substrato de vidro.

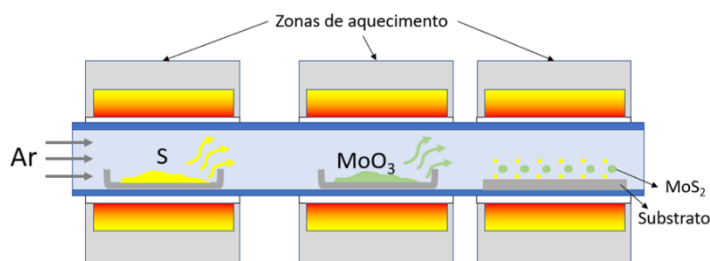


Figura 2 – Esquema do processo de CVD para o crescimento de  $\text{MoS}_2$ . O substrato e os cadinhos onde são colocados os precursores (S e  $\text{MoO}_3$ ) são aquecidos de forma independente. Os vapores formados são arrastados pela injeção de argônio como representado.

Apesar do uso de métodos alternativos de síntese, continuamos trabalhando na implementação do método tradicional para a obtenção do material que servirá como referência de qualidade (Figura 2).

Além dos trabalhos envolvendo a síntese, também trabalhamos nas seguintes temáticas:

1. Mudança da fase cristalina do  $\text{MoS}_2$  por irradiação iônica
2. Encapsulamento de  $\text{MoS}_2$  utilizando funcionalização com líquidos iônicos
3. Deposição por sputtering de camadas de dicalcogenetos de metais de transição.
4. Desenvolvimento de técnicas de transferência do  $\text{MoS}_2$  para substratos de interesse.

Com relação aos temas 1 e 2, foram defendidas duas dissertações de mestrado. Atualmente, estão sendo realizados experimentos complementares e também estão sendo redigidos artigos científicos. Um aluno de doutorado da equipe iniciou em 2023 um estágio sanduíche na Suécia para o desenvolvimento do tópico 3.

## **A6.2 Camadas nanométricas superficiais de semicondutores sintetizados por feixe de íons**

*Rogério Luís Maltez, Henri Boudinov, Eduardo Garcia Ribas, Eduardo Ceretta Moreira*

### **Objetivo:**

Sintetizar camadas nanométricas superficiais de semicondutores por feixe de íons. São duas sínteses distintas a partir de precursores diferentes, a saber, GaAs e Si: a) Implantações de íons em GaAs - Sintetizar ligas nanométricas de  $\text{In}_x\text{Ga}_{(1-x)}\text{N}$  ( $0,05 < x < 0,15$ ), por implantações de In, sequenciais às de N, e na mesma penetração média do N. b) Implantações de íons em Si – Sintetizar nanocamadas de SiC por implantação de C em Si.

Em a) nosso objetivo é intensificar a emissão band-gap em detrimento da emissão por defeitos, em comparação com a situação que reportamos para uma síntese do GaN já realizada, ao se produzir ligas com In. Em b) investigamos uma síntese que ocorre por difusão de C implantado em uma capa superficial de  $\text{SiO}_2$  para a interface  $\text{SiO}_2/\text{Si}$ . Reportamos um raio de captura do C pela interface de apenas 50 nm. Nosso objetivo é ativar uma difusão de longo alcance através de co-implantações de outros íons no  $\text{SiO}_2$ , na mesma região em que o C foi implantado

### **Resultados:**

A atividade a) ainda não iniciou, estamos atrasados na compra de substratos de GaAs e também na compra do laser de 266 nm.

A atividade b) teve uma primeira etapa iniciada onde produzimos amostras co-implantadas com Oxigênio. Da literatura haviam relatos que oxigênio aumentava o comprimento de difusão do C no óxido, porém isso não foi verificado nos presentes resultados: oxigênio em excesso no óxido não promoveu um aumento da captura de C pela interface  $\text{SiO}_2/\text{Si}$ . Partiremos para outras hipóteses, serão testadas: i) inverter a ordem de implantação dos íons, ou seja, primeiro H e então o C; ii) fazer implantações a temperatura ambiente (como realizado nos relatos da literatura) e iii) verificar a influência do H (nos relatos da literatura,  $\text{SiO}_2$  foi obtido por precursores orgânicos)

## A6.3 Desenvolvimento de sensores de gás a partir de espumas semicondutoras nanométricas

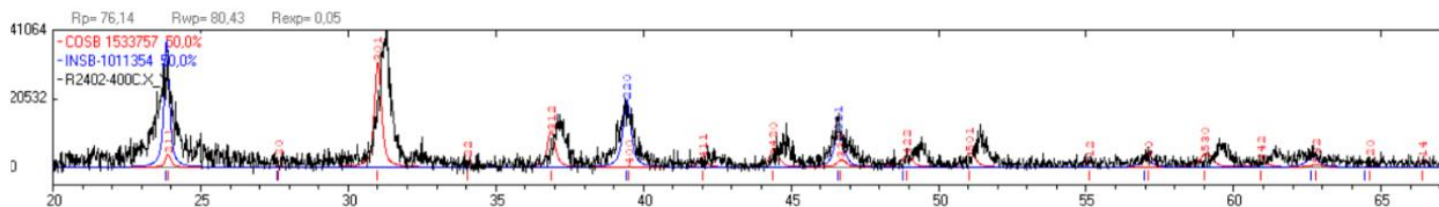
*Raquel Giulian*

### Objetivo:

- Pesquisar sobre nanoespumas semicondutoras feitas por magnetron sputtering e irradiação iônica;
- Investigar propriedades sensoras de nanoespumas de diferentes estequiometrias e níveis de porosidade;
- Otimizar a formação de espumas semicondutoras nanométricas para detecção de gases;

### Resultados:

- Filmes de InSb+Co e InSb+Zn foram depositados;
- Filmes caracterizados por Grazing incidence X-ray diffraction (GIXRD), Rutherford backscattering spectrometry (RBS), particle induced X-ray emission (PIXE);
- InSb+Co - presença de CoSbx + InSb
- InSb+Zn - após annealing a 400 C, Zn não está mais presente nos filmes.



O difratograma acima é representativo das amostras contendo InSb + Co, onde se pode verificar a presença de picos referentes à fase cristalina zinblende do InSb e também a uma fase cristalina de CoSbx.

Para o caso do InSb+Zn, o annealing a 400 C induz a evaporação do Zn da amostra. Annealing a temperaturas mais baixas estão sendo testados e indicam a formação de uma fase cristalina do ZnSbx quando o material é submetido à annealing a 200 C. Novos testes estão em fase de desenvolvimento.



## A6.4 Semicondutores ultra-tensionados sem atuadores para aplicações e nanoeletrônica, spintrônica e sensoriamento químico

Marcos Vinicius Puydinger dos Santos, Maria Glória Caño de Andrade, Lucas Petersen Barbosa Lima

### Objetivo:

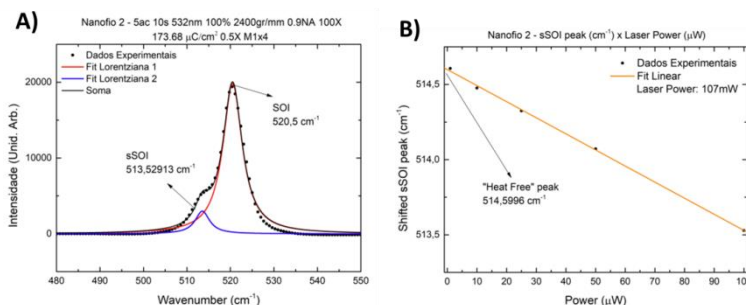
- Desenvolver plataformas de tensionamento mecânico baseadas em nanopontes de silício suspensas;
- Medir a piezoresistência dos nanofios de silício tensionados mecanicamente;
- Investigar o ganho em mobilidade dos portadores em função da tensão mecânica dos nanofios;
- Desenvolver dispositivos baseados em nanocompósitos de sistemas metal-carbono sobre as plataformas tensionadas e investigar a sensibilidade dos nanocompósitos em função da tensão mecânica sob estímulos como campos magnéticos, ambientes químicos e moléculas orgânicas.

### Resultados:

No ano de 2023, quando efetivamente a parte experimental do projeto se iniciou, ingressaram no projeto um estudante de Mestrado e três estudantes de iniciação científica. Durante esse ano, o estudante de Mestrado realizou atividades em sala limpa, incluindo calibrações de dose e otimização de processos nos sistemas de litografia, corrosão por plasma ICP (*inductively coupled plasma*) e corrosão por *buffer* de ácido fluorídrico. Essas etapas são cruciais para o desenvolvimento das nanopontes de silício tensionado (**Figura 1**) e sua otimização minimiza perdas durante o processamento. Além disso, estão sendo realizadas medidas de espectroscopia Raman (**Figura 2A**) dos nanofios para medida do *stress* por meio do deslocamento do pico Raman em relação ao pico de  $520\text{ cm}^{-1}$  do Si não tensionado. Além disso, calibração do *heat free Raman shift* (extrapolação da medida do *Raman shift* que elimina a influência da potência do laser do espectrômetro sobre a rede cristalina dos nanofios), como mostrado na **Figura 2B**.

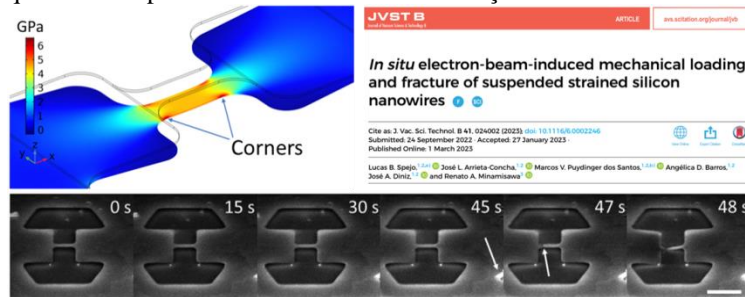


**Figura 1:** Otimização do processos de litografia e corrosão para fabricação das nanopontes de silício tensionado. A) Imagem de microscopia óptica mostrando um grupo de dispositivos logo após a litografia. B) Microscopia eletrônica de varredura (MEV) de um nanofios de 500 nm de largura antes do processo de corrosão e C) MEV de uma nanoponte de 120 nm de largura após a corrosão por ácido fluorídrico (apresentando *underetch*, o que é essencial para o processo de *stress*).



**Figura 2:** A) Medidas de espectroscopia Raman dos nanofios de silício tensionado em lâmina sSOI (*strained silicon-on-insulator*) para medida da tensão mecânica dos nanofios. B) Extração do Raman shift em função da potência do laser do espectrômetro para extração do *heat free Raman shift*.

Como resultado dos trabalhos preliminares desenvolvidos em 2023, publicamos um artigo na *Journal of Vacuum Science and Technology B* (JVST-B, DOI: [10.1116/6.0002246](https://doi.org/10.1116/6.0002246)) que reporta a influência do bombardeamento dos nanofios de silício tensionado mecanicamente com elétrons de 10 keV de energia de um microscópio eletrônico de varredura durante o processo de inspeção e microanálise (**Figura 3**). O processo de fratura dos nanofios foi quantificado por um modelo baseado em atração de Coulomb.



**Figura 3:** Artigo publicado na JVST-B no ano de 2023 reportando a influência de um feixe de elétrons de 10 keV de energia sobre os nanofios tensionados mecanicamente. O processo de fratura dos nanofios foi modelado pelo modelo de atração de Coulomb

## 6.5 Síntese de novos materiais nanoestruturados por micro-ondas

*Stanislav Moshkalev, Silvia Nista, Larissa Mendes*

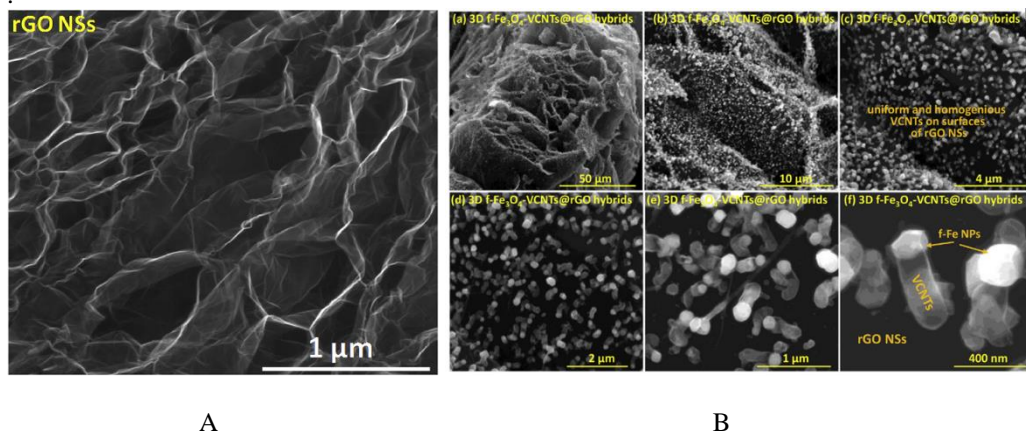
### Objetivo:

- Desenvolver processos de nanofabricação para produção de novos materiais híbridos (óxido de grafeno reduzido, grafeno, nanopartículas, nanotubos de carbono, pontos quânticos) para variadas aplicações
- Motivação: Necessidade de desenvolvimento de técnicas para síntese de novos nanomateriais sendo rápidas, de baixo custo, limpas (verde), versáteis, com possibilidade de produção em grande escala
- Comparando com métodos convencionais, realiza aquecimento de reagentes (GO, sais de metais) em poucos segundos até 1000 C ou mais, sem aquecer o ambiente: alta eficiência energética .

### Resultados:

No ano de 2023, iniciamos desenvolvimento de novos processos de fabricação de materiais gráfiticos a partir de bio-insumos.

Exemplos de fabricação da novos materiais nanoestruturados, incluindo nanotubos e nanopartículas por microondas são apresentados na Fig. 1.



**Figura 1:** Imagens de microscopia eletrônica de varredura de um material nanográfitico processado por microondas.

- A) Material extremamente poroso, obtido pela redução de óxido de grafite, com área superficial muito alta.  
B) Formação de nanotubos de carbono em processo catalisado por nanopartículas de Fe<sub>3</sub>O<sub>4</sub>

Rajesh Kumar, Sumanta Sahoo, Ednan Joanni, Raghvendra Pandey, Wai Kian Tan, Go Kawamura, Stanislav A. Moshkalev, Atsunori Matsuda. Microwave-assisted dry synthesis of hybrid electrode materials for supercapacitors: Nitrogen-doped rGO with homogeneously dispersed CoO nanocrystals. *Journal of Energy Storage*, 68, 107820, 2023.

## 6.6 Materiais condutores compósitos baseados em grafeno e nanografite

*Stanislav Moshkalev, Silvia Nista, Jacobus Swart, Lucia Mei*

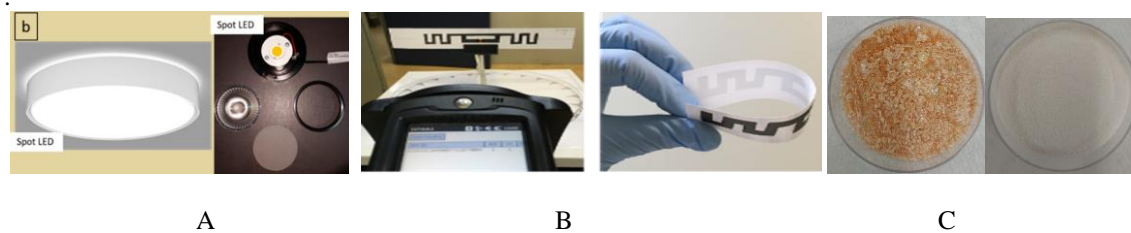
### Objetivo:

- Desenvolver processos de fabricação de novos materiais compósitos flexíveis em polímeros ou vidros (fritas) e grafeno/nanografite com alta condutividade elétrica e térmica para variadas aplicações:
  - eletrônica flexível e vestível,
  - dissipadores de calor,
  - aquecedores flexíveis,
  - sensores

### Resultados:

No ano de 2023, iniciamos o desenvolvimento de novos processos de fabricação de materiais gráfiticos para aquecedores flexíveis, luminárias LED e antenas RFID.

Alguns exemplos de dispositivos fabricados utilizando os novos materiais são apresentados na Fig. 1.



**Figura 1:** Imagens de dispositivos utilizando novos materiais condutores elétricos e térmicos.

- C) Luminárias LED de alta potência.
- D) Antenas de RFID flexíveis
- E) Processo de fabricação de frita com temperatura reduzida (400C) para sensores de pressão piezoresistivos, com granulometria diferente (esquerda: 30 microns, direita: 2 microns)

## 6.7 Litografia por ponta de prova térmica

*Stanislav Moshkalev, Silvia Nista, Hugo Figueroa, Paloma Pellegrini, Luana Vaz*

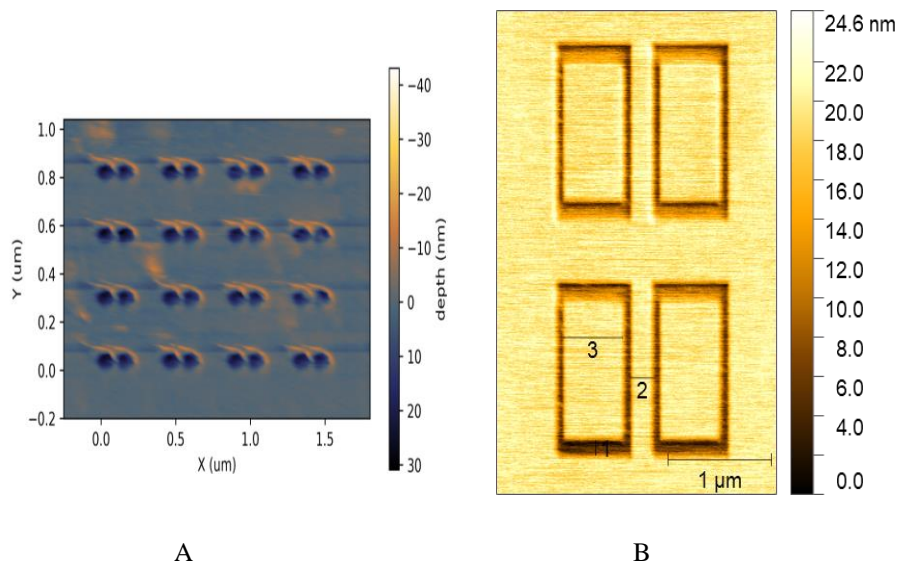
### Objetivo:

- Desenvolver um novo processo de litografia por ponta de prova térmica, com resolução nanométrica.

### Resultados:

No ano de 2023, iniciamos desenvolvimento de novos processos de fabricação de nanoestruturas utilizando a técnica de litografia por ponta de prova térmica. Resolução de litografia confirmada – 20 nm.

Alguns exemplos de estruturas fabricadas são apresentados na Fig. 1..



**Figura 1:** Imagens de dispositivos fabricados utilizando nova técnica de litografia, em resiste PPA/PMMA.

F) Nanoantennas, com gap estre os componentes de 20 nm

G) Metasuperfícies, para aplicações em fotonica

Paloma ES Pellegrini, Silvia VG Nista, Daniel De Lara, Mara Adriana Canesqui, Emilio Carlos Bortolucci, Stanislav Moshkalev. Exploiting Thermal Scanning Probe Lithography for the Fabrication of Micro and Nano Electronic Devices. 2023 International Conference on Optical MEMS and Nanophotonics (OMN) and SBFoton International Optics and Photonics Conference (SBFoton IOPC). 2023/7/31

## Área A7 – Encapsulamento

### **Resumo da Área A7:**

*Ricardo Cotrin Teixeira*

A tecnologia de Empacotamento Eletrônico ou Encapsulamento Eletrônico (Packaging) consiste no projeto e produção de invólucros para dispositivos eletrônicos que vão desde dispositivos semicondutores individuais até sistemas completos, como um computador mainframe ou mesmo um Data Center. Tal invólucro (chamado de cápsula para o caso de circuitos integrados daí a origem do termo encapsulamento) deve considerar proteção contra danos mecânicos, resfriamento, emissão de ruído de radiofrequência e descarga eletrostática. Os padrões de segurança do produto podem ditar características específicas de um produto de consumo, por exemplo, temperatura externa da caixa ou aterramento de peças metálicas expostas. Protótipos e equipamentos industriais feitos em pequenas quantidades podem usar invólucros padronizados disponíveis comercialmente, como racks ou cápsulas pré-fabricadas. Os dispositivos de produção em massa podem ter embalagens altamente especializadas para aumentar o apelo ao consumidor, como é o caso de cartões de crédito e débito. Além da Engenharia Elétrica, o Empacotamento Eletrônico também é uma disciplina importante no campo da engenharia mecânica. (Wikipedia - tradução livre)

Os trabalhos desenvolvidos dentro do escopo do INCT NAMITEC mostram que o Empacotamento Eletrônico vai muito além da fria descrição acadêmica normalmente encontrada em fontes de referência, como a apresentada acima.

Originalmente classificado em 6 níveis (a partir do nível 0 – dentro do chip – até o nível 5 – sistemas ou conjunto de módulos), o Packaging engloba, atualmente, um vasto campo de tecnologias necessárias para interconectar os mais diversos componentes a fim de constituírem um sistema completo. Tais componentes possuem diversas naturezas além do eletrônico, tais como mecânicos (por exemplo MEMS, SAW), ópticos e fotônicos (como câmeras, LEDs e fibra óptica), sensores ambientais e biológicos, componentes para IoT entre vários outros. O melhor exemplo disso são os smartphones e tablets, que possuem sensores de movimentos (componentes mecânicos), telas e câmeras fotográficas/filmadoras com lentes de alta qualidade (componentes ópticos) interconectados a poderosos processadores e memória (componentes eletrônicos) para o seu funcionamento. Conectores de fibra óptica empregados para comunicação de internet e TV a cabo são exemplos de componentes fotônicos interconectados a componentes elétricos.

Além de desenvolver as suas próprias tecnologias, o Packaging também adaptou e agregou várias técnicas empregadas originalmente para a fabricação de transistores e demais categorias de microfabricação, como sputtering, corrosões anisotrópicas, entre outras. Além de novos materiais, como o Grafeno e nanoestruturas. Essa multitude de processos e natureza de componentes trouxe ao contexto da indústria eletrônica o conceito de integração híbrida e de More than Moore, ampliando e estendendo o principal guia de desenvolvimento de semicondutores, a Lei de Moore, para áreas não mapeadas nem imaginadas nos primórdios deste importante setor econômico mundial.

## **A7.1 Empacotamento Eletrônico Avançado e Tecnologias de Integração Híbrida**

*Ednan Joanni, Ricardo Cotrin Teixeira*

### **Objetivo:**

- Desenvolver tecnologias de Empacotamento Eletrônico Avançado (MCM, Flip-Chip, SLP (Silicon-like PCB), SiP/SoP (System in/on Package))
- Desenvolver tecnologias de montagem e integração de elementos não eletrônicos (ópticos/fotônicos; mecânicos; magnéticos, fotovoltaicos, energy-harvesting, fluídicos, etc..) a sistemas eletrônicos;
- Prover o INCT NAMITEC com tecnologias de montagem, empacotamento e integração de sistemas necessárias ao desenvolvimento dos dispositivos/sensores/sistemas propostos;
- Colaborar com parceiros comerciais/industriais para o desenvolvimento de tecnologias e/ou padrões tecnológicos;

### **Resultado:**

A atividade será descrita por três subatividades, como vemos abaixo:

#### **A7.1a - Plataforma MCM para estudo de funcionalização de materiais**

*Alexander Flacker, José Luís Arrieta Concha, José Alexandre Diniz (UNICAMP), Ricardo Cotrin Teixeira*

*Colaboração: Antônio Carlos da Costa Telles (DIPAQ/CTI), Talita Mazon (DINAM/CTI), Fernando Cesar Rufino (Bolsista PCI - DIMES/CTI)*

### **Objetivo (Meta 52):**

O objetivo central desta atividade é projetar e construir estruturas como capacitores interdigitados e similares para o estudo de materiais funcionais e a fabricação de sensores. Estruturas como GraFET (FET com canal de grafeno) e eletrodos flexíveis também serão estudadas e padronizadas.

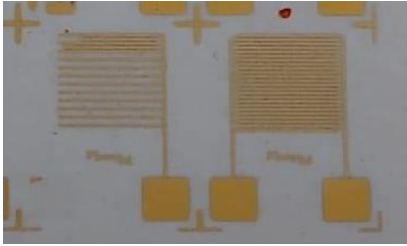
### **Resultados:**

A funcionalização de superfícies é uma área de estudo com vastas aplicações nos mais diversos campos da ciência e tecnologia. A DIMES já foi provocada no passado a contribuir com estudos desta natureza através da preparação de dispositivos para a detecção de diferentes materiais. Empregando técnicas de microfabricação, construímos capacitores interdigitados de Au sobre substratos de alumina que, posteriormente, foram funcionalizados para a detecção de doenças tropicais como dengue e chikungunya, entre outras estruturas, como por exemplo, um transistor de efeito de campo com canal de grafeno (GraFET) para a detecção do SARS-Cov-2.

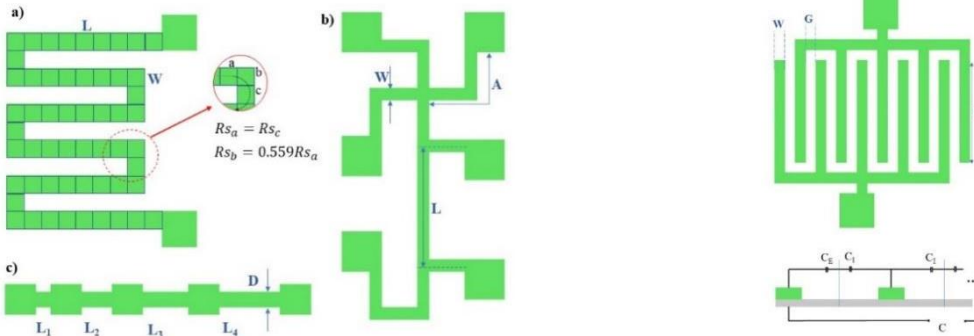
Para a formação de uma plataforma, entretanto, é necessário termos garantia sobre a qualidade e reprodutibilidade dos processos envolvidos. Caso os processos de fabricação apresentem muitas variações, não será possível avaliar a(s) resposta(s) dos dispositivos em quantidade suficiente que permitam elevar o TRL até ou próximo à transferência de tecnologia.

Assim, elaboramos uma série de dispositivos de caracterização que serão tabulados com o passar do tempo para acompanhamento dos nossos processos de fabricação. Esses dados permitirão

avaliar a variação existente nos processos oferecidos e buscar melhorias e/ou correções quando necessário. A primeira rodada de fabricação destas estruturas de acompanhamento já foi realizada e as medidas estão em andamento.



Exemplo de dispositivos com erro de processo. As etapas de fabricação precisam ser avaliadas/melhoradas para garantir que este tipo de problema não se repita.



Algumas das estruturas que serão utilizadas para caracterização mecânica e elétrica dos processos de fabricação da DIMES, para garantir reprodutibilidade e reduzir variância dos dispositivos fabricados.

### A7.1b - Bumps de Solda para interconexão de alta densidade

Melissa Mederos Vidal (Pós-doc NAMITEC), Alexander Falcker, José Luis Arrieta Concha, Ricardo Cotrin Teixeira

#### Objetivo (Meta 53):

O objetivo central desta atividade é desenvolver os processos de litografia profunda e eletrodeposição para a formação de bumps de solda e/ou níquel. Este processo é necessário para a interconexão de dispositivos que demandam alta densidade de contatos como, por exemplo, para a integração 3D de circuitos de imageamento (detectores de radiação, CCD, APS) aos seus circuitos de condicionamento de sinal.

#### Resultados:

Este é um trabalho do tipo "Market Pull Innovation", buscando cooperação e parceria com a empresa PITEC, para evoluir uma plataforma tecnológica de empacotamento local que possa atender novos desafios em soluções eletrônicas avançadas. A solução no caso, trata-se do desenvolvimento de um processo para Chip Scale Packaging de alta densidade (~350 interconexões/mm<sup>2</sup>).

Este é um processo extremamente desafiador para construir uma matriz de interconexão com pitch de 55 μm em uma área de 14mm, integrando diferentes técnicas a saber: litografia profunda, eletrodeposição/formação de bumps de solda e/ou níquel e interconexão dos circuitos sensor e readout por flip chip.

Esta atividade acabou de ser iniciada, com a contratação da bolsista de pós-doutorado Ph.D. Melissa Mederos Vidal, que está fazendo um levantamento dos materiais necessários para o desenvolvimento dos processos de formação de bumps i.e., fotorresistes com espessura adequada e soluções para o processo de eletroformação.



### A7.1c - Plataforma de Empacotamento Eletro-Fotônico

Célio Antônio Finardi (CPTEn-FAPESP), José Eduardo Cyrino Mattar (DTI-NAMITEC), Alexander Flacker, Ricardo Cotrin Teixeira

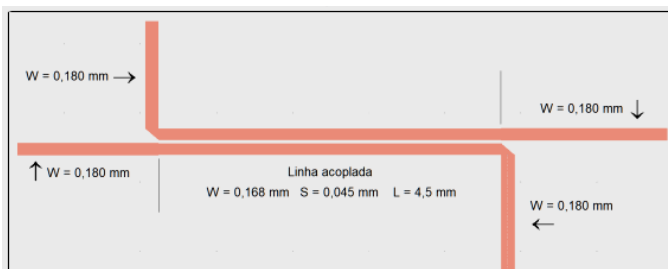
Colaboração: Fatima Salete Correra (LME/EPUSP)

#### Objetivo (Meta 54):

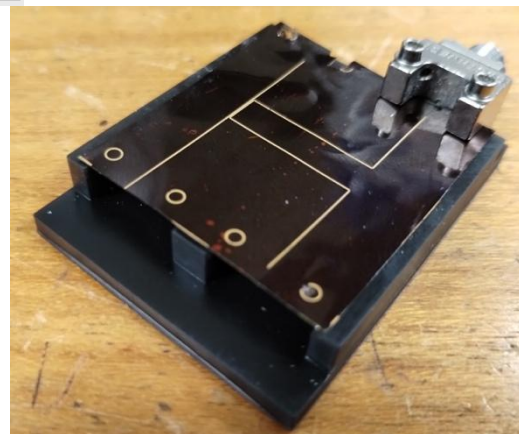
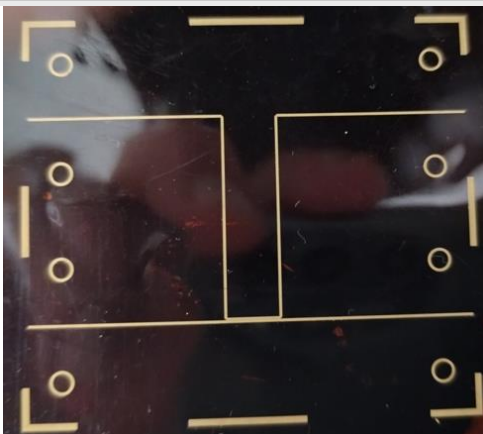
O objetivo central desta atividade é definir e fabricar estruturas básicas para interconexão eletrofotônica empregando tecnologias utilizadas no processo de interconexão/fabricação de substratos MCM (Multi Chip Modules). Os resultados permitirão projetar e construir estruturas padronizadas para teste de circuitos eletrofotônicos.

#### Resultados:

Dispositivos e aplicações fotônicas operam em RF, normalmente na faixa de GHz. Uma tendência nessa área é o uso de substratos flexíveis, porque normalmente são mais leves e baratos, fácil de configurar e de se conformar em diferentes superfícies, apresentando baixo custo de fabricação em relação à sua contraparte rígida. Assim, iniciamos o desenvolvimento de processos de metalização de baixo custo e de fotogração para crescimento seletivo de trilhas. Estes processos são baseados na tecnologia de substratos MCM, já disponíveis na DIMES/CTI, e adaptados/ajustados para substratos flexíveis. O substrato em questão é o polímero kapton, que é um tipo de poliimida, com constante dielétrica (3,4 ~ 3,5), alta resistividade ( $10^{17}\Omega\cdot\text{cm}$ ), boa estabilidade elétrica e mecânica em uma ampla faixa de temperatura e resistente a muitos agentes químicos e solventes orgânicos, com. Essas características o tornam um material atraente para RF e compatível com processos fisico-químicos de fabricação MCM. A tecnologia foi demonstrada prototipando-se um acoplador direcional em 10 GHz.



Principais figuras de mérito para projeto do acoplador direcional de 10 GHz



(esquerda) Acoplador fabricado sobre Kapton empregando processos da tecnologia MCM e dispositivo montado sobre base para caracterização elétrica (direita).

A caracterização do dispositivo está em andamento e poderá ser apresentada em breve.

## **A7.2 Desenvolvimento de cateter implantável para monitorização de pressão e temperatura intracranianas**

*Jéferson Cardoso do Rosário, Henri Boudinov,*

### **Objetivo:**

Desenvolvimento de encapsulamento de microtransdutor de pressão para aplicação em cateter de monitorização de pressão intracraniana, atendendo os itens abaixo:

- Pesquisar materiais biocompatíveis;
- Propor desenho conceitual de encapsulamento com sensor comercial;
- Comparar desempenho com substratos poliméricos e cerâmicos;
- Realizar estudo clínico comprovando a eficácia do dispositivo proposto;
- Criar modelo computacional para projeto de sensor de pressão;
- Fabricar protótipo funcional do sensor empregando técnicas de microfabricação

### **Resultados:**

Durante o ano de 2023 foi criado um desenho conceitual do cateter e realizada a prototipação dele, utilizando micro sensor comercial. Em paralelo, a empresa participante começou a comercializar um cateter com projeto similar, usando mesma tecnologia

### A7.3 Simulação e Caracterização do Desempenho Térmico de Encapsulamentos Avançados (WLCSP)

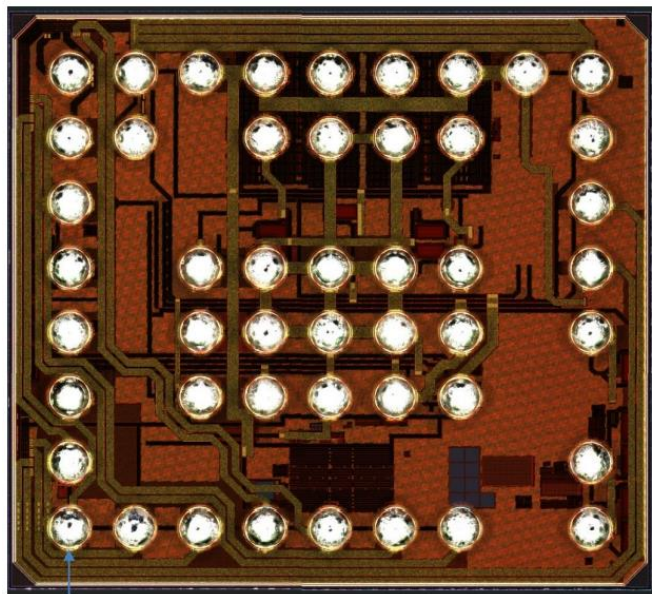
*Celso Renato Peter, Sandro Binsfeld Ferreira, Luíse Cambruzzi Dalló, Tayná Copes Rodrigues, Samuel Tavares Maraschin, Axey Gabriel Muller Endres*

#### **Objetivos:**

Desenvolver uma metodologia para o projeto térmico de encapsulamentos avançados do tipo WLCSP (*Wafer Level Chip Scale Package*), por meio da simulação e caracterização das resistências térmicas ( $\Theta_{ja}$  e  $\Theta_{jc}$ ).

#### **Resultados:**

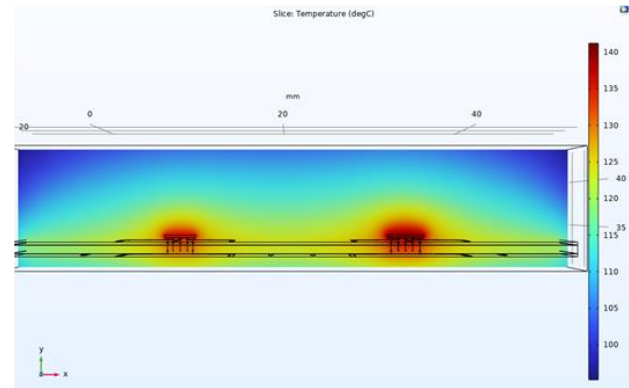
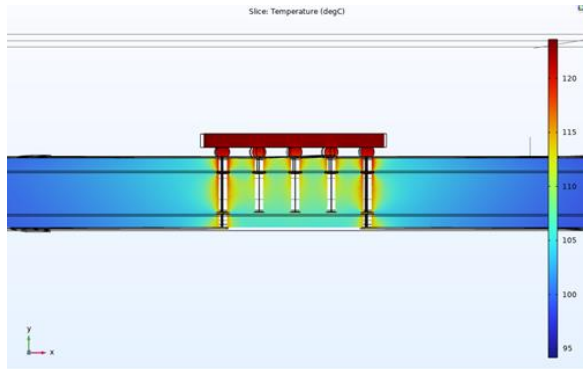
- Projeto de 2 encapsulamentos WLCSP para 2 produtos (ASICs) da Chipus.
- Simulações empregando o software COMSOL Multiphysics para diferentes configurações de placas e montagens.
- Simulações empregando ferramentas Ansys.
- Projeto e fabricação da primeira placa de caracterização.
- Realizadas medidas de bancada empregando a primeira placa de caracterização e a primeira rodada de chips encapsulados.
- A primeira rodada de fabricação dos chips (1st Silicon) apresentou alguns problemas que já foram corrigidos e a segunda rodada (2nd Silicon) está em fabricação na Foundry com previsão de entrega em abril/24, chips desta rodada serão encapsulados para a realizarmos caracterização térmica final do encapsulamento.



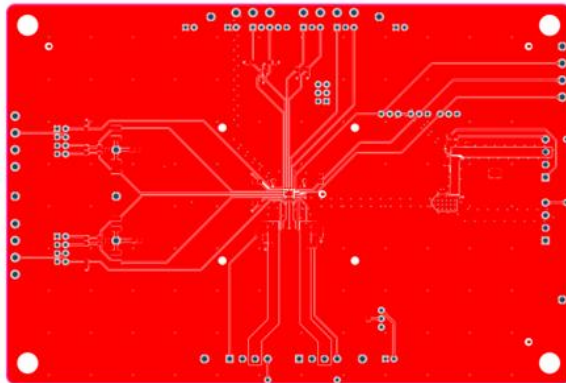
**Itt Chip e Chipus desenvolvem encapsulamento do tipo WLCSP Fan In para 2 novos ASICs.**

Dois novos chips de aplicação específica (ASICs) projetados pela Chipus empregarão encapsulamento do tipo WLCSP Fan In ou Wafer Level Chip Scale Package Fan In. Este tipo de

encapsulamento possui alto desempenho térmico e elétrico e não emprega bases metálicas (lead frames) ou substratos, mas requer etapas de fotolitografia na fabricação.



Resultados de Simulações Térmicas do encapsulamento empregando o software COMSOL Multiphysics.



$$t_4 := (ts_4 - ts_3) \cdot a = 4.2056 \text{ K}$$

$$P_{OUT} := 1.57 \text{ W}$$

$$P_D := P_{IN4} - P_{OUT} = 0.374 \text{ W}$$

$$b := \frac{t_4}{P_D} = 11.2449 \frac{\text{K}}{\text{W}}$$

Primeira Placa de Caracterização e resultados de medidas de resistência térmica junção/ambiente ( $\Theta_{ja}$ ).

## **Área A8 - Divulgação e Disseminação Científica**

### ***Resumo da Área A8***

*Linnyer Ruiz,*

## **A8.1 Escola 4.0 - Desenvolvimento de oficinas envolvendo assuntos de Ciências, Tecnologia e Engenharia para professores e alunos do ensino médio.**

*Fabiano Fruett*

### **Objetivos:**

Divulgação e despertar do interesse dos jovens aos assuntos envolvendo Ciência, Tecnologia e Engenharia. Formataremos oficinas em torno de contextos relacionados aos interesses da Namitec.

Divulgação das ações do Namitec para o público jovem, usando uma linguagem que desperdice seu interesse por Ciências, Tecnologia e Engenharia.

Relacionar, na medida do possível, os conteúdos do novo Ensino médio aos temas do projeto.

Divulgar à sociedade nossos esforços no meio científico para desenvolvimento de temas com impacto na ciência, economia e sociedade.

### **Resultados:**

No ano de 2023 oferecemos oficinas para 9 escolas do ensino fundamental a médio (tabela abaixo), envolvendo 11 professores e 575 alunos na maioria da rede pública de ensino. Tivemos um artigo publicado na TechRxiv. July 10, 2023. DOI: 10.36227/techrxiv.23613843.v1 e mais um artigo em fase final de revisão de edição na IEEE Transactions on Education.

Além disto, participamos do CAFIN-Unicamp, Universidade de portas abertas na Unicamp e oferecemos duas oficinas práticas no Latinoware. Os detalhes são indicados a seguir:

Participação no CAFIN: Durante as férias de inverno, proporcionamos uma oficina bem legal de Placa Base para 90 alunos de uma escola pública de Campinas. Os estudantes mergulharam na proposta conectando componentes e explorando o mundo da tecnologia de maneira prática e envolvente.

Presença na Unicamp de Portas Abertas: Marcamos presença no evento "Unicamp de Portas Abertas", compartilhando a magia da Placa Base com visitantes específicos. Através de projeções interativas, os participantes experimentaram em primeira mão como a eletrônica pode ser acessível e divertida.

Oficina na Latinoware com Sorteio de Kits: A comunidade do Latinoware também teve a oportunidade de vivenciar o Projeto Placa Base. Realizamos um workshop envolvente com 20 participantes, oferecendo não apenas conhecimento prático, mas também a chance de levar a experiência para casa. Sorteamos 10 kits entre os participantes, incentivando o aprendizado contínuo fora do ambiente escolar.

Cidade	TIPO	Nome	Estudantes	QTDE
Campinas	Estadual PEI	EE. Ruy Rodrigues	3 turmas no Ensino médio	92
Campinas	Estadual	EE Prof. Carlos Alberto Galhiego	3 turmas de fundamental 2	90
Campinas	Estadual PEI	EE Dr. Telêmaco Paioli Melges	Grupo do projeto ENERGIZAR	15
Itatiba	Municipal	EMEB Nazareth de Siqueira Rangel Barbosa	3 turmas do 8ano Fund. 2	62
Itatiba	Municipal	EMEB Prof Inês Prado Zamboni	3 turmas do 8ano Fund. 2	90
Itatiba	Municipal	EMEB Philomena Salvia Zupardo	7ano A e B, 8ano A e B e 1 9anoB Fund 2	125
Itaitba	Particular	Colégio Anglo Itatiba	2 turmas 5ano Fund. 1	45
Itatiba	Particular	Colégio NEXT	Oficina no contraturno - 6ano à 1 médio)	11
Itatiba	Municipal	EMEB Basílio Consoline	2 turmas de 8ano Fund 2	45





## **A8.2 Manna Educação**

*Linnyer Beatrys Ruiz Aylon, Juliana Verga Shirabayashi, Letica Toledo Maia Zoby, Thais Regina de Moura Braga Silva, Rodrigo Calvo, Antonio Alfredo Ferreira Loureiro, Fabricio Aguiar Silva, Ayslan Trevizan Possebom, Rodrigo Clemente Thom de Souza.*

### **Objetivos:**

Desenvolver estratégias de popularização da ciência em temas tais como: microeletrônica, semicondutores, chips, IoT, IoD, IA, entre outros que possam contribuir com o surgimento de uma nova geração de profissionais na área.

### **Resultados:**

Foram realizados diversos eventos para alunos de primeiro e segundo grau como programa STEM:

Janeiro-Fevereiro/2023 - Manna Férias das Feras na Escola Gonçalo Moreno Gutierrez – Cianorte – PR. 110 participantes, sendo 23 estudantes de escola pública, 08 universitários e 79 visitantes.

22 e 23/02/2023 - Manna Flash BootCamp de Pensamento Computacional e Inteligência Artificial. Virtual. 58 professores

22 e 23/02/2023 - Manna Flash BootCamp de Pensamento Computacional e Inteligência Artificial. Virtual. 58 professores

11-13/03/2023 - Manna Weekend Bootcamp. Rio Hotel Bourbon, Maringá – PR. 80 participantes

06/05/2023 - Manna Agro BootCampo. Expoingá – Maringá – PR. 216 participantes, sendo 133 estudantes de escolas públicas, 24 professores de escolas públicas, 59 convidados

07/05/2023 - Manna Galáxias BootCamp. Expoingá – Maringá – PR. 112 professores

Manna Flash BootCamp. UEM – Campus Cianorte. 300 alunos e 20 professores

28 e 30/03/2023 - MannaTalks BootCamp. Virtual com média de 137 participantes

04/05/2023 - Manna Flash BootCamp Educação 5.0, Hotel Rafain, Foz do Iguaçu - PR. 2000 professores e 500 convidados

19/05/2023 - Manna LiFi BootCamp em comemoração do Dia Internacional da Luz - Colégio de Aplicação Pedagógica da UEM. 100 estudantes.

16/05/2023 - Manna LiFi BootCamp em comemoração do Dia Internacional da Luz. Instituto de Educação Estadual de Maringá. 150 estudantes

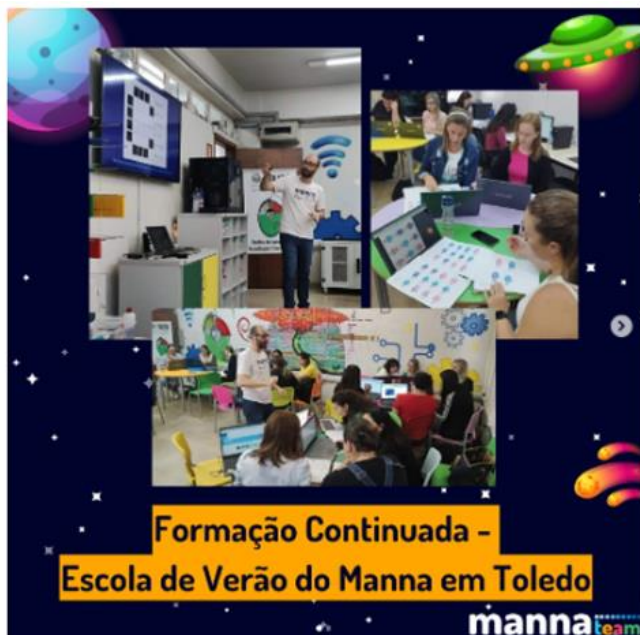
26/05/2023 - Manna Games Bootcamp - Colégio Estadual Tânia Varella Ferreira – Maringá PR. 50 estudantes

07/06/2023 - Manna Games Bootcamp - Colégio Estadual Alfredo Moisés Maluf – Maringá – PR. 50 estudantes

12/06/2023 - Manna Games Bootcamp - Colégio Adaile Maria Leite – Maringá – PR. 50 estudantes  
12 à 14/10/2023 - Manna BraX BootCamp. Museu Oscar Niemeyer – Curitiba – PR. 110 participantes.

12 à 14/10/2023 - Manna Experience BootCamp. Museu Oscar Niemeyer – Curitiba – PR. Aproximadamente 2000 visitantes

Bootcamp Manna AppSec - Construindo aplicações seguras, Virtual com duração de 10 horas



### **A8.3 Página Web, mídias sociais e webinars**

*Jacobus Swart, Valter Salles*

#### **Resumo:**

Fazemos divulgação geral do INCT via página web, mídias sociais, notícias em geral e webinários.

A página web visa divulgar informações e notícias sobre o INCT ao público externo e interno e servir de repositório de resultados, notícias e estrutura do INCT. Ela está em constante evolução. O endereço website é <https://namitec.org.br/>

A partir de 2014 deveremos contratar um aluno de iniciação científica da área de comunicações para melhorar e cuidar do site, bem como de divulgação de notícias nas mídias sociais.

Ainda não foi possível oferecer webinários gerais relacionados aos temas do NAMITEC em 2023. Esta atividade será organizada a partir de 2024 começando com um webinar para cada uma das 8 áreas de atuação do NAMITEC, com um webinar ao mês.

Estamos elaborando uma biblioteca de vídeos curtos de concluintes de doutorado e mestrado sobre sua tese/dissertação em linguagem simples para o público em geral. Podemos dizer que o site está em contínua construção e melhoria.

#### A8.4 Formação de Recursos Humanos:

O INCT tem como um dos objetivos mais relevantes a formação de recursos humanos na área. Atuamos na formação de pessoas em vários níveis: pós-doutorado, doutorado, mestrado, graduação (trabalhos de iniciação científica, IC, e trabalhos de conclusão de curso, TCC), bem como de nível médio (descrito nos itens 8.1 e 8.2 acima). A tabela abaixo resume os indicadores do ano de 2023:

Nível	Participação	Formados	Em andamento
Pós doutorado	18	7	22
Doutorado	70	20	98
Mestrado	58	46	76
IC	105	73	102
TCC	Não disponível	Não disponível	Não disponível
Nível médio - STEM	-	2775	-

#### Organização de Eventos:

Os membros do NAMITEC organizaram vários eventos ao longo do ano contribuindo, como atividade de extensão acadêmica, na formação de recursos humanos, além dos já mencionados nos itens 8.1 e 8.2 acima. A tabela seguinte lista estes eventos organizados:

Evento Científicos	Data	Local	Número de inscritos
Escola de Microeletrônica do Nordeste	13-16/12/23	Aracajú, Virtual	700
Escola de SAW	15/12/23	Aracajú, SE	65
1º Workshop sobre Sensores a Ondas Acústicas de Superfície	11-13/05/23	Natal, RN	25
IX Jornada Paranaense de Microeletrônica - Seminários de Microeletrônica do Paraná	8-9/11/2023	Curitiba, PR	50
2023 7th International Symposium on Instrumentation Systems, Circuits and Transducers (INSCIT)	29/8 – 01/09/2023	Rio De Janeiro, RJ	50
2023 Symposium on Microelectronics Technology and Devices	29/8 – 01/09/2023	Rio De Janeiro, RJ	100
2023 EDS Brazil Mini-colloquium	28/08/2023	Rio de Janeiro, RF	60
Oficina de Microssistemas e Sensores Aplicados na Área Médica	36h	São Paulo, SP	
2nd IEEE APS Northeast Brazil Section Workshop	21-23/08/2023	João Pessoa, PB	100
XVII Workshop on Semiconductors and Micro & Nano Technology (SEMINATEC)	29-31/03/2023	Campinas, SP	150
2º Workshop de Indústria Fotônica e Empreendedorismo	30-31/10/2023	Campinas, SP	

Oficina – montando meu primeiro circuito eletrônico	Xx/11/2023	Campinas, SP	30
---	------------	--------------	----

Evento para programas STEM	Data	Local	Número de inscritos
Escola Cidadã Integral Técnica Professor Bráulio Maia Júnior	04/04/2023	Campina Grande, PB	600
Escola Cidadã Integral Professor Itan Pereira	03/04/2023	Campina Grande, PB	200
Escola Cidadã Integral Técnica ECIT Raul Córdula	05/04/2023	Campina Grande, PB	150
Manna Férias das Feras na Escola Gonçalo Moreno Gutierrez	Jan-fev 2023	Cianorte, PR	102
Manna Flash BootCamp de Pensamento Computacional e Inteligência Artificial	22-23/02/2023	Virtual	58
Manna Weekend Bootcamp	11-13/03/2023	Maringá, PR	80
Manna Agro BootCampo. Expoingá	06/05/2023	Maringá, PR	216
Manna Galáxias BootCamp. Expoingá	07/05/2023	Maringá, PR	112
Manna Flash BootCamp, UEM		Cianorte, PR	320
MannaTalks BootCamp	28 e 30/03/2023	Virtual	137
Manna Flash BootCamp Educação 5.0	04/05/2023	Foz de Iguaçu, PR	2500 (expo)
Manna LiFi BootCamp, Comemoração do Dia Internacional da Luz	16 e 19/05/2023	Maringá, PR	250
Manna Games Bootcamp	26/05, 07 e 12/06/2023	Maringá, PR	150
Manna BraX BootCamp	12-14/10/2023	Curitiba, PR	110
Manna Experience BootCamp	12-14/10/2023	Curitiba, PR	2000 (expo)
Bootcamp Manna AppSec - Construindo aplicações seguras		Virtual (10h)	
Oficina Placa Base – Escola 4.0, CAFIN	Xx/07/2023	Campinas, SP	90
UNICAMP Portas Abertas, Escola 4.0	19/08/2023	Campinas, SP	200
Outros – ver item 8.1 e 8.2			

## A8.5 Workshops NAMITEC

O plano do trabalho inclui a organização de dois workshops ao ano. Considerando que o recurso do CNPq foi liberado em meados de 2023, não foi possível organizar um WS no primeiro semestre. Assim organizamos:

- Várias reuniões virtuais ao longo do ano e um presencial em 29 de agosto de 2023 junto ao evento Chip in Rio, Rio de Janeiro, RJ, com participação de 13 pessoas membros do NAMITEC e presentes no evento.

- Um WS virtual em 5 e 6 de outubro de 2023. Tivemos apresentações e discussões sobre todas as 50 atividades do NAMITEC e tivemos os seguintes números de participações, somando um total de 108 pessoas:

Status	Número
Membro efetivo	44
Colaborador no país	6
Colaborador no exterior	1
Pós-doc	4
Aluno de doutorado	20
Aluno de mestrado	11
Aluno de IC	18
Apoio técnico	1
Em branco	3
<b>Total</b>	<b>108</b>

Para 2024 pre vemos a organização de dois workshops, um em março na UNICAMP e outro em agosto junto ao Chip on the Cliffs em João Pessoa.

## A8.6 Interação e parcerias com o setor empresarial

A tabela abaixo relaciona as várias empresas interagindo ou colaborando nas diversas atividades do NAMITEC, totalizando 26 empresas.

Empresa	Atividade	Instituição Líder
Ecosolo Gestão Ambiental de Resíduos LTDA	A1.2	UFPB
SYSTEM AMBLOCKCHAIN	A1.2	UFPB
FIT Instituto de Tecnologia	A1.5	UEM
EMBRAPA AMAZONIA	A1.5	UEM
ENERGISA PARAIBA DISTRIBUIDORA DE ENERGIA SA	A2.5	UFPB
NXP Semiconductors, Holanda	A3.2	UFRGS
ST Microelectronics, Itália	A3.2	UFRGS
MTG2i Soluções Ltda	A3.7	FEI
Cadence	A3.8	UNISINOS
MILMEDIC	A4.1	USP
Toth Lifecare	A4.6, A7.2	UNISINOS
Biosens	A4.6	UNISINOS
HT Micron	A4.6	UNISINOS
Chipus	A4.6, A7.3	UNISINOS
CELSE - Centrais Elétricas de Sergipe S.A	A4.8	UFS
BYD Energy do Brasil Ltda	A5.2	CTI
AlfaSense	A5.3	IFGW/UNICAMP
MK Photonics	A5.3	IFGW/UNICAMP
CELERA FIBRAS	A6.6	CCSNano/UNICAMP
DUBLAUTO	A6.6	CCSNano/UNICAMP
AUTOCOAT	A6.6	CCSNano/UNICAMP
NACIONAL DE GRAFITE	A6.6	CCSNano/UNICAMP
FLEX IC	A6.6	CCSNano/UNICAMP
PiTEC/Lumentum	A7.1	CTI
HpBIO	A7.2	UFRGS
HwIT/HwBR	A8.1	FEEC/UNICAMP

## A8.7 Internacionalização

A tabela abaixo relaciona as várias parcerias internacionais nas diversas atividades do NAMITEC, totalizando 31 instituições do exterior, algumas das quais colaborando em várias atividades e instituições no país, por exemplo CEA-Leti e imec.

Instituição e país	Atividade	Instituição Líder
Université de La Guianne, França	A1.1, A4.8	UFCCG, UFS
Université de Bordeaux, França	A1.1, A1.6, A4.8	UFCCG, UFPR, UFS
University of Washington Tacoma (UWT), USA	A1.2	UFPB
Universidade de Ottawa, Canadá	A1.5	UEM
Universidade de Aveiro, Portugal	A1.6	UFPR
CEA-Leti, França	A2.1, A2.4, A3.5, A3.6	FEI
Cornell University, USA	A2.1	UNICAMP
Soochow University, China	A2.3, A3.2	UFRGS
Universidad Tecnológica Nacional, Argentina	A2.3	UFRGS
New Jersey Institute of Technology (NJIT), USA	A2.4	FEI
ENSICAEN/INSA-Rouen, França	A2.7	UFRN
Univ of Applied Sciences and Arts Northwestern, Suíça	A3.1, A6.4	UNICAMP
Arizona State Univ (ASU), USA	A3.3	UFRGS
Universidad de Sevilla, Espanha	A3.4	FEI
ISPGAYA, Portugal	A3.4	FEI
CINVESTAV, México	A3.5, A3.6	FEI
Université Catholique de Louvain, Bélgica	A3.7	FEI
KU Leuven, Bélgica	A3.7	FEI
Imec, Bélgica	A3.7, A3.10, A3.11, A5.3, A6.4	FEI, USP, UNICAMP
DTU, Dinamarca	A3.8, A5.4	UNISINOS, UFRGS
University of Huddersfield, UK	A4.4	UFCCG
University of Pisa, Itália	A4.5	UFCCG
Sungkyunkwan University Seoul < Corrêa do Sul	A4.6	UNISINOS
Universidade de Ghent, Bélgica	A5.3	UNICAMP
Universidade de Uppsala, Suécia	A6.1	UFRGS
ANU, Austrália	A6.3	UFRGS
ANSTO, Austrália	A6.3	UFRGS
Indian Institute of Technology Jodhpur, Índia	A6.3	UFRGS
SPT, Suíça	A7.2	UFRGS
Electron Device Society – IEEE, USA	A8.1	UNICAMP
Rede Ciência Viva, Portugal	A8.2	UEM



## Indicadores

Segue um resumo dos indicadores dos resultados mais relevantes do NAMITEC

	Meta Anual	2023
<b>Produtividade Científica e Tecnológica</b>		
<b>Publicações</b>		
Livros	-	-
Capítulos de Livros	-	-
Revistas Nacionais	-	12
Revistas Indexadas ISI	40	114
<b>Eventos Científicos e Tecnológicos</b>		
Conferências Nacionais	70	50
Conferências Internacionais		73
Resumos em Conferências Nacionais	-	14
Resumos em Conferências Internacionais	-	9
<b>Outros</b>		
Software	-	0
Patentes de produtos	4	6
Patentes de processos		
<b>Formação de Recursos Humanos</b>		
<b>Concluídos</b>		
Iniciação Científica	60	74
Mestrado	50	46
Doutorado	20	20
Pos-docs	-	7
<b>Em andamento</b>		
Iniciação Científica	-	102
Mestrado	-	76
Doutorado	-	98
Pos-docs	-	22
<b>Transferência Tecnológica ao Setor Empresarial</b>		
Cooperações com empresas	20	26
<b>Educação e difusão científica</b>		
Organização de Eventos Científicos	-	12
Colloquia NAMITEC	-	0
Organização de Cursos Curtos	-	-
Organização de eventos STEM	-	28
Workshops NAMITEC	-	1
Participação em exposições e workshops	-	2
Palestras e mesas redondas para público geral	-	40

## Conclusões

Podemos afirmar que o INCT NAMITEC cumpriu com sucesso os objetivos do programa INCT do CNPq/MCTI, quer seja:

- Realizar pesquisa de vanguarda, de padrão competitivo internacional, contribuindo efetivamente para o desenvolvimento nacional
- Formação de recursos humanos
- Transferência de conhecimentos, tecnologias e inovação para a sociedade
- Transferência de conhecimentos, tecnologias e inovação para o setor produtivo e/ou setor público
- Internacionalização.

Pelos resultados e dados apresentados no relatório observa-se que todos estes objetivos foram alcançados satisfatoriamente, sendo que vários indicadores ficaram bem acima dos mencionados como metas na proposta submetida originalmente.

Mesmo assim, vale ressaltar as dificuldades encontradas na organização dos trabalhos da rede NAMITEC:

- O recurso muito limitado para uma área essencialmente experimental: R\$ 6 mi para 21 grupos em 17 instituições com 86 pesquisadores membros para 5 anos (R\$ 14.000,00/pesquisador/ano).
- Atraso na liberação do recurso, com primeira parcela recebida em final de julho de 2023.
- Falta de apoio administrativo para gestão. Isto foi aliviado por concessão de uma bolsa pós-doc pela UNICAMP para auxiliar nesta tarefa.
- Limitado número e valor de bolsas para colaboradores e alunos.
- Outros.